



ЭЛЕКТРОННАЯ ТЕХНИКА В АВТОМАТИКЕ

4

ЭЛЕКТРОННАЯ ТЕХНИКА В АВТОМАТИКЕ

СБОРНИК СТАТЕЙ

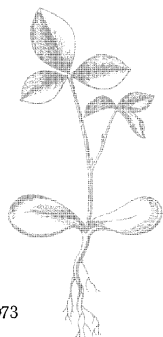
под редакцией
Ю. И. КОНЕВА

В Ы П У С К

4



МОСКВА — «СОВЕТСКОЕ РАДИО» — 1973



Scan AAW

«Электронная техника в автоматике». Сборник статей под ред. Ю. И. Конева. Вып. 4. М., изд-во «Советское радио», 1973, 128 с.

Сборник полностью посвящен изложению методов применения интегральных полупроводниковых схем в устройствах автоматического управления и преобразователях электрической энергии.

Публикуемые статьи посвящены двум направлениям интегральной техники: разработке и применению специальных силовых интегральных схем и использованию готовых интегральных схем массового производства. Статьи охватывают следующую тематику: усилители переменного тока; импульсные усилители мощности; стабилизаторы и преобразователи постоянного напряжения; инверторы; широтно-импульсные преобразователи; аналого-цифровые преобразователи и др. Излагаются общие методы проектирования, методы расчета, примеры практического выполнения устройств.

Сборник предназначен для специалистов, занимающихся разработкой электронных устройств автоматического управления и для студентов соответствующих специальностей.

Редакционная коллегия:

Ю. И. Конев (отв. редактор), **С. С. Букреев**, **А. П. Голубев**,
Г. Н. Гулякович, **Д. А. Лисичкин**, **В. А. Царьков**, **А. И. Шукин**.

ЭЛЕКТРОННАЯ ТЕХНИКА В АВТОМАТИКЕ

Сборник статей под редакцией Ю. И. Конева

Выпуск 4

Редактор **И. М. Волкова**

Художественный редактор **З. Е. Вендрова**

Технический редактор **З. Н. Ратникова**

Корректоры

Сдано в набор 11/IV 1972 г.	Подписано к печати 11/XII 1972 г.	T-16768
Формат 84×108 ³ / ₃₂	Бумага типографская № 2	Объем 6,72 усл. п. л.
7,120 уч. изд. л.	Тираж 11 400 экз.	Зак. 1368
		Цена 36 коп.

Издательство «Советское радио», Москва, Главпочтамт, п/я 693

Московская типография № 10 «Союзполиграфпрома»
при Государственном Комитете Совета Министров СССР
по делам издательств, полиграфии и книжной торговли.
Москва, М-114, Шлюзовая наб., 10.

ЭНЕРГЕТИЧЕСКИЕ ВОЗМОЖНОСТИ МИНИАТЮРИЗАЦИИ СИЛОВЫХ ПОЛУПРОВОДНИКОВЫХ ИНТЕГРАЛЬНЫХ УСТРОЙСТВ

Основной задачей проектирования силовых полупроводниковых устройств является получение максимальной энергетической плотности, т. е. максимума выходной мощности в единице объема устройства. При заданной мощности в нагрузке это означает достижение минимального объема устройства, т. е. его миниатюризацию.

В области разработки маломощных ИС достигнуты значительные успехи. Силовые интегральные схемы находятся в начальной стадии их развития. Методы их проектирования только еще зарождаются, но и в этом классе устройств необходима максимально возможная унификация типовых схем. В силовых ИС должны быть тщательно учтены особенности их применения и возможные режимы для того, чтобы типовые схемы были максимально универсальными в пределах данного класса устройств. Ниже излагаются некоторые принципы проектирования силовых ИС, основанные на учете особенностей их типовых режимов и областей применения.

Некоторые особенности планарных транзисторов. Для реализации силовых интегральных схем наибольшее значение имеют кремниевые планарные транзисторы (КТ805, КТ903, КТ908 и т. п.), имеющие поверхность, стойкую к внешним воздействиям, вольтамперные характеристики с малым выходным сопротивлением в области насыщения, хорошие частотные свойства. Отметим два важнейших свойства таких транзисторов, которые оказывают существенное влияние на схемотехнические решения.

Малая крутизна характеристики $I_K = f(U_{бэ})$ при напряжениях $U_{бэ} < (0,5-0,6)$ В позволяет считать запертым состоянием транзистора не режим отсечки, а начало активной области, если $U_{бэ}$ в отпирающей полярности не превышает 0,3—0,4 В. Поэтому в большинстве случаев

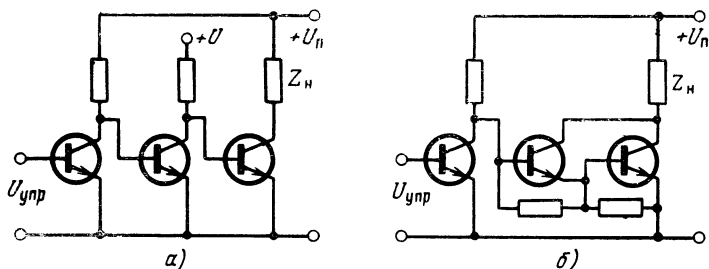


Рис. 1. Схемы усилителей в режиме переключения на кремниевых транзисторах без источников запирающего напряжения:

а — с противофазно работающими транзисторами и непрерывно потребляемой мощностью в предварительных каскадах; б — с синфазно работающими оконечными транзисторами.

можно исключить источник запирающего напряжения, что существенно упрощает схемы и конструкции (рис. 1).

Хорошие частотные свойства в активной области, обеспечивающие переключение тока 5—10 А за время менее 1 мкс, позволяют не применять форсирования переходных режимов в цепи управления, что еще раз подтверждает возможность исключения источника запирающего напряжения.

Однако следует отметить, что время рассасывания высокочастотных мощных транзисторов может составлять несколько микросекунд, что усложняет их использование в мостовых схемах, имеющих последовательно включенные и поочередно переключаемые транзисторы.

Оптимальный режим цепи управления. В [1] было отмечено, что при определенном коэффициенте насыщения мощность, рассеиваемая в насыщенном транзисторе, минимальна. При интегральном конструировании нужно учитывать мощность, рассеиваемую не только в полупроводниковых приборах, но и в пассивных элементах схем [2]. При увеличении тока базы выходное сопротивление насыщенного транзистора уменьшается и поэтому уменьшается мощность, рассеиваемая при данном I_K в выходной цепи транзистора. Одновременно увеличивается мощ-

ность, рассеиваемая во входной цепи, равная произведению тока базы I_6 на э. д. с. источника в цепи базы E_c .

Суммарная рассеиваемая мощность $P_\Sigma = E_c I_6 + U_{кэ} I_k$ будет минимальной при оптимальном токе базы и минимальной величине E_c . Однако уменьшение E_c ограничено изменениями I_6 при изменениях коллекторного тока.

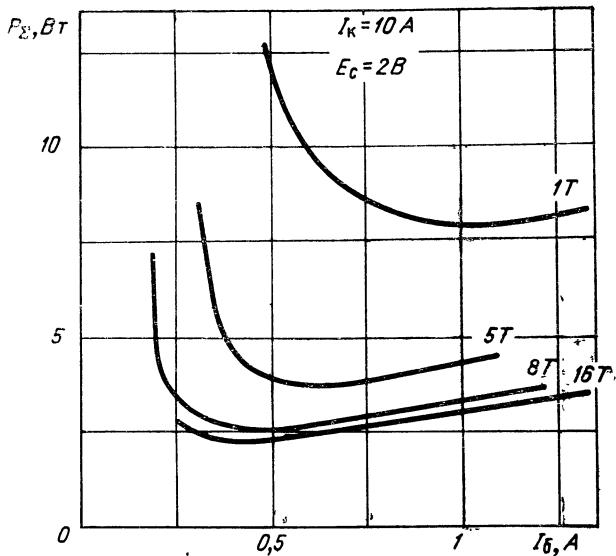


Рис. 2. Зависимость суммарной рассеиваемой мощности от базового тока при различном количестве параллельно включенных транзисторов КТ908.

Анализ выходных характеристик в области насыщения $U_{кэ} = f(I_k, I_6)$ показал, что оптимальный базовый ток уменьшается с увеличением количества параллельно включенных транзисторов. Расчет, выполненный на основе экспериментальных исследований, подтверждает это явление. На рис. 2 изображены зависимости суммарной рассеиваемой мощности от базового тока для одного транзистора и пяти, восьми и шестнадцати параллельно включенных. Очевидно, что правильный выбор величины базового тока позволяет существенно уменьшить суммарную рассеиваемую мощность.

Оптимальное количество параллельно включенных транзисторов. При некотором количестве параллельно включенных транзисторов достигается минимальный размер транзисторной сборки. Для этого поверхность, необходимая для их размещения при плотной установке на плоскости S_{Γ} , должна равняться необходимой поверхности теплоотвода S_T . Тогда минимальная поверхность и оптимальное количество параллельно включенных транзисторов определяются [4] следующими выражениями:

$$S_{\text{мин}} = \frac{I_{\kappa} S_{\tau 0} E_c}{2K_i} + I_{\kappa} \sqrt{\left(\frac{S_{\tau 0} E_c}{2K_i}\right)^2 + S_{\tau 0} R_1 S_1}, \quad (1)$$

$$n_{\text{опт}} = \frac{S_{\text{мин}}}{S_1}, \quad (2)$$

где $S_{\tau 0}$ — поверхность теплоотвода на 1 Вт рассеиваемой мощности; I_{κ} — коллекторный ток; E_c — э. д. с. источника в цепи базы; K_i — отношение I_{κ} к I_b ; R_1 — выходное сопротивление одного транзистора; S_1 — площадь, занимаемая одним транзистором.

Выражения (1) и (2) справедливы при независимости выходного сопротивления насыщенного транзистора от тока базы. В действительности выходное сопротивление увеличивается при уменьшении тока базы. Поэтому при увеличении количества параллельно включенных транзисторов рассеиваемая мощность и необходимая поверхность теплоотвода S_T будут уменьшаться не по теоретически предельной гиперболе, а медленнее (рис. 3). Из-за этого минимально возможная поверхность $S_T = S_{\Gamma}$ увеличится по сравнению с величиной, определяемой (1), и минимально возможный размер транзисторной сборки будет достигнут при большем количестве параллельно включенных транзисторов.

Однако общие выводы о возможности уменьшения размера конструкции путем увеличения количества параллельно включенных транзисторов до некоторого оптимального количества остаются справедливыми. Расчеты и экспериментальные исследования показывают, что по совокупности конструктивных, энергетических и экономических требований можно ограничиться количеством параллельно включенных транзисторов меньше оптимального (рис. 3).

Значительное дополнительное уменьшение рассеиваемой мощности можно получить путем оптимизации величины тока базы (рис. 2).

В качестве примера рассмотрим параметры транзисторной сборки, состоящей из 8 параллельно соединенных транзисторов типа КТ908. Обозначим этот прибор для сокращения при дальнейшем изложении символом 8Т. На рис. 4 изображены входные и выход-

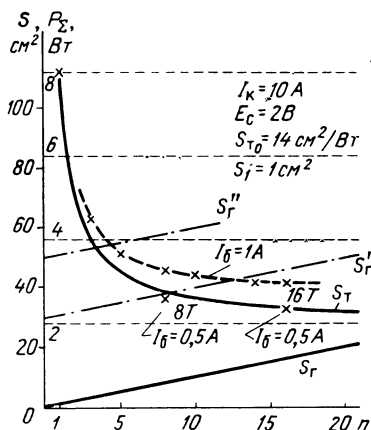


Рис. 3. Зависимость поверхности, необходимой для размещения транзисторов S_T , и поверхности, необходимой для отвода тепла S_T , от количества параллельно включенных транзисторов.

× — результаты экспериментов.

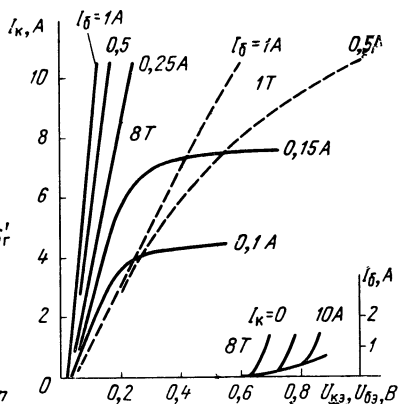


Рис. 4. Сравнение вольтамперных характеристик одного транзистора (1Т) (---) и восьми параллельно включенных (8Т) (—).

ные характеристики 8Т в области насыщения. Для сравнения там же приведены характеристики одиночного транзистора, обозначенные символом 1Т.

Обобщая расчетные и экспериментальные характеристики, приведенные на рис. 2, 3, 4, можно заметить, что при данных параметрах одиночных транзисторов сборка 8Т является практически оптимальной.

Рассмотрим основные соотношения в статическом режиме при $I_K = 10$ А, $E_c = 2$ В.

Прибор	$U_{к3}$, В	I_B , А	$P_{к3}$, Вт	$P_{упр}$, Вт	P_{Σ} , Вт
1Т	0,6	1	6	2	8
8Т	0,16	0,5	1,6	1	2,6

Дальнейшее увеличение количества параллельно включенных транзисторов бесполезно, достигнутые же результаты — весьма существенны.

При напряжении питания 30 В, токе нагрузки 10 А и $U_{кз} = 0,16$ В мощность в нагрузке равна приблизительно 298 Вт. Тогда к. п. д. каскада в статическом режиме равен 99,1%. При увеличении напряжения питания до 60 В к. п. д. достигает 99,5%.

Сборка 8Т конструктивно выполнена на пластине из окиси бериллия и имеет размеры $34 \times 34 \times 5$ мм (рис. 5). Предполагая использование каскада на основе 8Т при максимальной окружающей температуре $t_c = 50^\circ\text{C}$, допустимая максимальную температуру переходов $t_n = 120^\circ\text{C}$, полагая коэффициент теплоотдачи $K_T = 0,001$ Вт/см²°С и пренебрегая внутренним тепловым сопротивлением конструкции, определим $S_{т0} = 14$ см²/Вт. Тогда требуемая поверхность теплоотвода $S_T = 36$ см². Такая поверхность получена при монтаже сборки 8Т в металлической пластине размером $50 \times 50 \times 8$ мм. Общий объем усилителя по схеме, изображенной на рис. 7,б, вместе с автогенератором вспомогательного напряжения, модулятором с широко-импульсной моду-

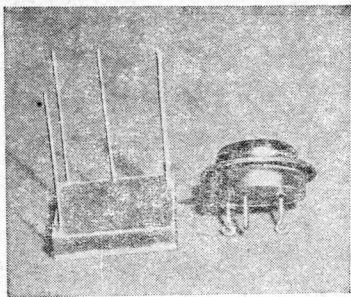


Рис. 5. Интегральная сборка 8Т и транзистор КТ908.

лирующей и предварительным усилителем равен 50 см³, что позволило получить энергетическую плотность порядка 6000 Вт/дм³ при $U_n = 30$ В.

Для сравнения укажем, что при применении одиночного транзистора с характеристиками 1Т (рис. 4) получим $P_p = 8$ Вт, $S_T > 112$ см².

Сравнение выходных характеристик транзисторных каскадов. Обоснованный выбор схемы оконечного каскада требует сравнения выходных характеристик насыщенного транзистора и ненасыщенных составных.

На рис. 6 изображены в качестве примера выходные характеристики одиночного транзистора (1Т), двойного составного (1Т+1), тройного составного (1Т+1+1), транзисторной сборки из восьми параллельно включенных транзисторов (8Т), двойного составного (8Т+1).

Простейшая аппроксимация этих характеристик имеет следующий вид:

1Т	$U_{кз} = 0,06I_{к}$
1Т + 1	$U_{кз} = 0,6 + 0,06I_{к}$
1Т + 1 + 1	$U_{кз} = 1,2 + 0,06I_{к}$
8Т	$U_{кз} = 0,016I_{к}$
8Т + 1	$U_{кз} = 0,6 + 0,02I_{к}$

Для сравнения укажем, что у кремниевого диода можно принять $U_d = 0,6 + 0,04I_d$.

Следует обратить внимание на практическое равенство выходного сопротивления насыщенного транзистора и дифференциального выходного сопротивления ненасыщенного составного, что непосредственно следует из ана-

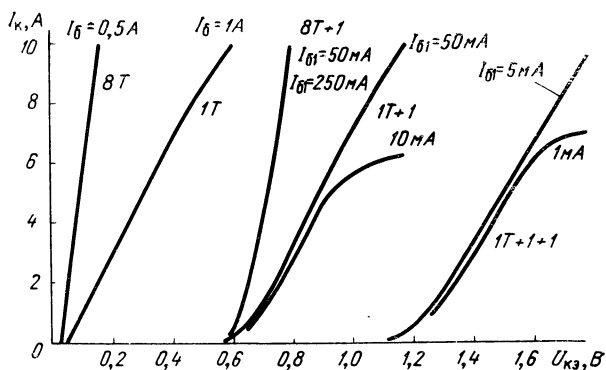


Рис. 6. Сравнение выходных характеристик одного транзистора (1Т), восьми параллельно включенных (8Т), двойного составного (1Т+1), двойного составного (8Т+1), тройного составного (1Т+1+1).

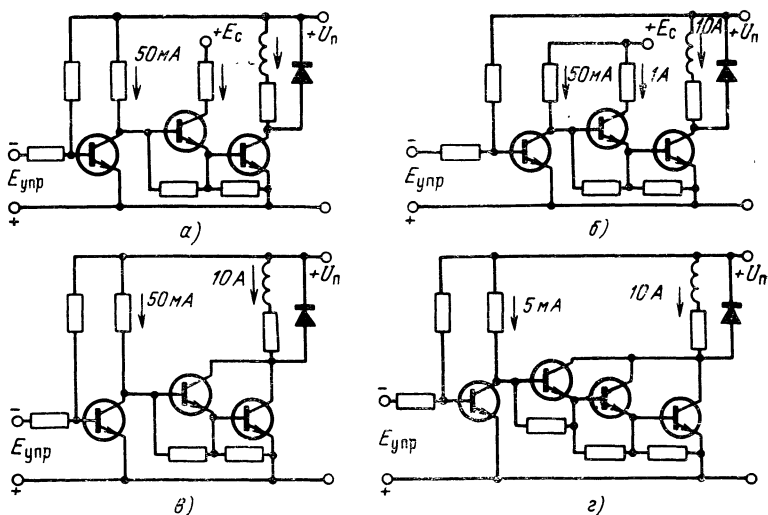


Рис. 7. Четыре схемы транзисторных усилителей, работающих в режиме переключения:

а, б — с источником вспомогательного напряжения и насыщенным оконечным транзистором; в — с двойным составным ненасыщенным транзистором; г — с тройным составным ненасыщенным транзистором.

лиза вольтамперных характеристик транзисторов [2, 3]. Особый интерес представляет двойной составной транзистор (8Т+1), допускающий $I_K=20$ А при $I_{61}=50$ мА и $I_K=60$ А при $I_{61}=250$ мА.

Энергетические соотношения в импульсных регуляторах напряжения. Определим суммарные потери [2] в некоторых типовых схемах, изображенных на рис. 7 при максимальном токе нагрузки, равном 10 А.

В схеме рис. 7,а, полагая $T/\tau \ll 1$, $E_c=2$ В и принимая оконечный транзистор с характеристиками 1Т при $I_6=1$ А, получим

$$P_{кз} = I_m^2 R_{вых} K_3^3 = 6K_3^3 \text{ [Вт]},$$

$$P_d = I_m K_3 (U_0 + I_m K_3 r_d) (1 - K_3) = 6K_3 - 2K_3^2 - 4K_3^3 \text{ [Вт]},$$

$$P_{упр} = 1,5 + 2K_3 \text{ [Вт]},$$

$$P_{\Sigma} = 1,5 + 8K_3 - 2K_3^2 + 2K_3^3 \text{ [Вт]}.$$

В той же схеме, применяя оконечный транзистор с характеристиками 8Т при $I_6=0,5$ А, получим

$$P_{\Sigma} = 1,5 + 7K_3 - 2K_3^2 - 2,4K_3^3 \text{ [Вт]},$$

$$(P_{\Sigma})_{\max} = 4,63 \text{ Вт при } K_3 = 0,75.$$

В схеме рис. 7,б, применяя транзисторы с характеристиками 1Т+1 при $I_{61}=50$ мА, получим

$$P_{\Sigma} = 1,5 + 6K_3 + 4K_3^2 + 2K_3^3 \text{ [Вт]}.$$

В той же схеме, применяя транзисторы с характеристиками 8Т+1 при $I_{61}=50$ мА, получим

$$P_{\Sigma} = 1,5 + 6K_3 + 4K_3^2 - 2K_3^3 \text{ [Вт]}.$$

В схеме рис. 7,г, применяя транзисторы с характеристиками 1Т+1+1 при $I_{61}=5$ мА, получим

$$P_{\Sigma} = 0,15 + 6K_3 + 10K_3^2 + 2K_3^3 \text{ [Вт]}.$$

На рис. 8 изображены рассчитанные зависимости P_{Σ} от K_3 . Штриховыми линиями изображены зависимости $P_{\Sigma}(K_3)$ для каскадов с дополнительными низковольтными

источниками (1Т и 8Т) с учетом к. п. д. автогенератора $\eta=0,5$. Очевидны существенные энергетические преимущества каскада с транзистором 8Т по схеме рис. 7,а.

Следует обратить внимание на преимущества схемы с транзистором 8Т+1 (рис. 7,в) по сравнению с транзистором 1Т (рис. 7,а). Это является весьма наглядным примером того, что в схеме с составным ненасыщенным

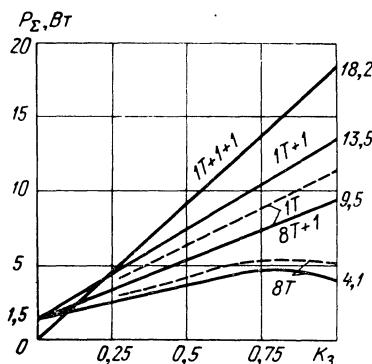


Рис. 8. Зависимость суммарной рассеиваемой мощности от K_3 в импульсных регуляторах напряжения.

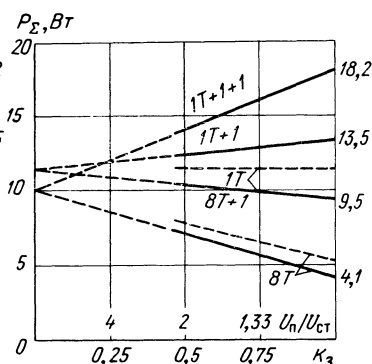


Рис. 9. Зависимость суммарной рассеиваемой мощности от K_3 в импульсных стабилизаторах напряжения.

транзистором (8Т+1) можно иметь меньшую рассеиваемую мощность по сравнению со схемой с одним насыщенным (1Т).

Энергетические соотношения в импульсных стабилизаторах напряжения. Определим суммарные статические потери в ранее рассмотренных трех схемах, используемых в импульсном стабилизаторе постоянного напряжения при стабильном токе нагрузки, равном 10 А.

В схеме рис. 7,а при $T/\tau \ll 1$, $E_c = 2$ В с транзистором 1Т при $I_0 = 1$ А получим

$$P_{кз} = I_H U_{кз} K_3 = 6 K_3 [\text{Вт}],$$

$$P_d = I(U_0 + I_H r_d)(1 - K_3) = 10 - 10 K_3 [\text{Вт}],$$

$$P_{упр} = 1,5 + 2 K_3 [\text{Вт}],$$

$$P_\Sigma = 11,5 - 2 K_3 [\text{Вт}].$$

В той же схеме, применяя оконечный транзистор 8Т при $I_6=0,5$ А, получим

$$P_{\Sigma}=10,5-6,4K_3 \text{ [Вт]}.$$

В схеме рис. 7,в с транзисторами 1Т+1 при $I_{61}=50$ мА получим

$$P_{\Sigma}=11,5+2K_3 \text{ [Вт]}.$$

В той же схеме с транзисторами 8Т+1 при $I_{61}=50$ мА получим

$$P_{\Sigma}=11,5-2K_3 \text{ [Вт]}.$$

В схеме рис. 7,г, применяя транзисторы 1Т+1+1 при $I_{61}=5$ мА, получим

$$P_{\Sigma}=10,15+8K_3 \text{ [Вт]}.$$

На рис. 9 показаны рассчитанные зависимости P_{Σ} от K_3 (обозначения те же, что и на рис. 8). Общие выводы по сравнению различных схем в режиме регулирования напряжения качественно справедливы и для режима стабилизации напряжения. Весьма характерно, что в схеме рис. 7,в без вспомогательных источников с транзисторами 8Т+1 можно получить меньшую рассеиваемую мощность, чем в схеме рис. 7,а с транзистором 1Т и вспомогательным источником.

Особенности импульсных регуляторов электродвигателей постоянного тока. Ток якоря электродвигателя с независимым возбуждением пропорционален моменту на валу двигателя. При $M=\text{const}$ ток якоря не зависит от K_3 , который определяет лишь скорость его вращения. Особенностью данной нагрузки регулятора является необходимость обеспечения пускового тока, который в несколько раз превышает номинальный. При этом в номинальном режиме двигателя потери в цепи управления одиночного транзистора могут превышать потери в его выходной цепи. В этих условиях ярко проявляются достоинства составных ненасыщенных транзисторов и становится рациональным применение тиристоров.

Определение размеров силового интегрального устройства. Выражения (1) и (2) определяют минимальную поверхность теплоотвода и оптимальное количество параллельно включенных транзисторов при условии, что интегральная конструкция состоит только из силовых транзисторов. В действительности к ним всегда добавляются транзисторы и резисторы каскадов предварительного усиления и другие элементы, занимающие опреде-

ленную поверхность и рассеивающие некоторую мощность. Кроме того, не вся поверхность плоской конструкции может быть занята элементами схемы по конструктивным соображениям.

Поэтому выражения (1) и (2) и графическая их иллюстрация на рис. 3 могут быть дополнены данными о необходимой поверхности для размещения различных вспомогательных элементов S_v и о неиспользованной поверхности S_n .

Наличие дополнительной поверхности $S_{\text{доп}} = S_v + S_n$ приводит к подъему прямой S_T на величину $S_{\text{доп}}$ (рис. 3).

Дополнительная мощность $P_{\text{доп}}$ приводит к подъему кривой S_T на величину $S = S_{T0} P_{\text{доп}}$.

Пример. Полагаем величину $S_v = 10 \text{ см}^2$, величину $S_n = 20 \text{ см}^2$. Тогда из конструктивных соображений $S_{\text{доп}} = 30 \text{ см}^2$.

В соответствии с этим расчетом получим на рис. 3 прямую S'_T , которая определит оптимальный тип оконечного транзистора 8Т при $I_0 = 0,5 \text{ А}$ и минимальную площадь конструкции 38 см^2 .

Если необходимая поверхность $S_{\text{доп}}$ возрастет до 50 см^2 , оптимальным типом оконечного транзистора будет 4Т и минимальная площадь конструкции возрастет до 54 см^2 (прямая S''_T).

При оптимальном типе оконечного транзистора и заданных величинах S_v и S_n площадь конструкции будет минимальной при некотором оптимальном значении к. п. д. Если увеличение к. п. д. представляет самостоятельную задачу, следует увеличить площадь переходов оконечного транзистора и, следовательно, площадь конструкции.

Рассмотренные зависимости не претендуют на исчерпывающую полноту, но весьма наглядно иллюстрируют необходимость комплексного анализа конструктивных и энергетических соотношений в силовом устройстве и сильное взаимное влияние составляющих его элементов.

Особенности конструирования силовых интегральных устройств. Размеры любого электронного устройства определяются или необходимой поверхностью теплоотвода, или объемом, занимаемым его деталями. Интегральная технология позволяет уменьшить размеры электронного устройства до такой степени, что оно не будет обладать необходимой поверхностью теплоотвода (помешать этому может только наличие реактивных накопителей

энергии, т. е. индуктивностей и емкостей). Часто именно так и понимают миниатюризацию силовых полупроводниковых устройств. Однако такое понимание миниатюризации является весьма ограниченным, так как подразумевается, что миниатюризированное устройство может быть установлено на теплоотводящем радиаторе, размеры которого неограниченны. Пока в системе таких устройств мало, какой-то смысл в этом есть.

При комплексной миниатюризации системы конструктивная миниатюризация отдельных устройств без учета суммарной необходимой поверхности теплоотвода не является решением задачи. Более того, малые конструктивные размеры отдельных устройств, не опирающиеся на энергетическую оптимизацию, могут привести к увеличению размеров системы по сравнению с теми, которые она могла бы иметь. Это объясняется двумя причинами: во-первых, малые размеры устройства обуславливают локальное выделение тепла и поэтому увеличение необходимой поверхности радиатора; во-вторых, малые размеры устройства не позволяют применить силовой каскад с оптимальными характеристиками, обеспечивающими минимально необходимую поверхность теплоотвода.

Поэтому предельная конструктивно-технологическая миниатюризация силовых полупроводниковых устройств сама по себе не имеет решающего значения. В данном классе устройств конструктивное уменьшение размеров рационально только в меру достигнутых энергетических соотношений.

Системное проектирование. По мере развития и усложнения систем электроавтоматики и энергетики все острее становится необходимость комплексного проектирования всей системы, включающей как источники питания, так и потребители энергии. Некоторые приведенные выше примеры свидетельствуют о том, что имеются большие и пока плохо используемые возможности миниатюризации силовых полупроводниковых устройств. Однако на этом пути имеются как возможности, так и ограничения, определяемые теоретически предельными соотношениями.

Следует отказаться от укоренившегося метода проектирования, при котором разработчик потребителя энергии добивается миниатюризации данного устройства любыми способами и диктует требования к источнику питания. При этом каждый новый номинал напряжения

питания, каждый гальванически развязанный выход усложняют источник питания и препятствуют его миниатюризации. В результате суммарный объем и вес потребителя и источника оказываются не минимальными. Одновременно увеличиваются длительность и стоимость разработки.

Очевидно, что практически во всех случаях нужна миниатюризация не отдельных агрегатов, а системы в целом. Поэтому вопрос о миниатюризации сервоусилителей и статических преобразователей электрической энергии не может рассматриваться только внутри данного класса устройств, так как эффективность этих разработок будет не очень большой, во всяком случае, не максимальной. Для получения максимального эффекта нужно принимать во внимание не только требования потребителя энергии к источнику питания, но и приспособлять потребителя к возможностям источника питания. Этот принцип, распространенный на совокупность источников и потребителей, открывает новые и значительные возможности комплексной миниатюризации систем.

В современных системах часто напрасно расходуются средства и материалы из-за неоправданного предъявления к отдельным агрегатам требований, традиционно сложившихся при ранее применявшихся технических средствах. Например, при помощи электромашинного агрегата преобразование постоянного напряжения в переменное подразумевается как получение синусоидального напряжения, и в данном случае это вполне оправданно. Автоматически распространять это требование на транзисторный преобразователь нельзя, так как в последнем наиболее просто получается прямоугольное напряжение.

Если в системе переменное напряжение в основном выпрямляется, то применение транзисторного преобразования постоянного напряжения в синусоидальное вместо применявшегося электромашинного является технической ошибкой, так как кроме элементарного преобразователя напряжения будут необходимы два фильтра: в преобразователе и в выпрямителе. В результате габариты и вес устройства будут увеличены в несколько раз.

По мере развития полупроводниковой электроники выявляется, что, по крайней мере в автономных системах электропитания радио- и автоматических устройств, синусоидальная форма напряжения стала почти не нужной и во всяком случае не обязательной. Полупроводниковые радиоустройства и ЦВМ требуют низкого постоянного напряжения питания, для всех типов электродвигателей в системах регулируемого электропривода желательно иметь также постоянное напряжение питания, нерегулируемые трехфазные электродвигатели нормально рабо-

тают при прямоугольной или ступенчатой форме напряжения. В ближайшее время следует ожидать широкого распространения бесколлекторных электродвигателей постоянного тока.

Очевидно, что такое положение заставляет существенно пересмотреть принципы построения всей системы, и только в результате комплексного ее проектирования можно определить оптимальные параметры как первичных источников, так и преобразователей энергии и сервоусилителей.

Максимальный отказ от гальванической развязки цепей питания различных потребителей, унификация напряжений их питания, применение двухполярной сети постоянного тока с общей средней точкой всех потребителей, отказ от получения синусоидальных напряжений при значительной мощности — таковы основные требования, способствующие миниатюризации вторичных источников питания и сервоусилителей. При этом основным типом статических преобразователей будет являться самое рациональное устройство — транзисторный импульсный стабилизатор постоянного напряжения. В цепях питания отдельных потребителей могут быть применены дополнительные стабилизаторы непрерывного действия, к. п. д. которых в этом случае будет высоким, так как напряжение их питания будет мало отличающимся от выходного.

Итак, общим принципом комплексной миниатюризации должен быть системный принцип проектирования, начиная с малой системы — агрегата, и кончая тем уровнем, где заканчивается данная система и ее связи с другими системами.

ЛИТЕРАТУРА

1. Конев Ю. И. Полупроводниковые триоды в автоматике. Изд-во «Советское радио», 1960.
2. Конев Ю. И. Транзисторные импульсные устройства управления электродвигателями и электромагнитными механизмами. Изд-во «Энергия», 1964.
3. «Транзисторные схемы автоматического управления. Проектирование и расчет». Под ред. Ю. И. Конева. Изд-во «Советское радио», 1967.
4. Конев Ю. И. Некоторые предельные возможности миниатюризации силовых полупроводниковых устройств. В сб. «Электронная техника в автоматике». Вып. 3. Изд-во «Советское радио», 1972.
5. Головацкий В. А., Конев Ю. И., Машуков Е. В. Силовые полупроводниковые интегральные схемы. В сб. «Электронная техника в автоматике». Вып. 2. Изд-во «Советское радио», 1971.

ИМПУЛЬСНЫЕ РЕГУЛЯТОРЫ ЭЛЕКТРОДВИГАТЕЛЕЙ ПОСТОЯННОГО ТОКА НА СИЛОВЫХ ИНТЕГРАЛЬНЫХ СХЕМАХ

Уменьшение габаритов транзисторных устройств автоматики возможно с переходом к интегральному конструированию силовых блоков. Предпосылкой к созданию малогабаритных интегральных силовых устройств является предельное увеличение их к. п. д.

В основе проектирования экономичных интегральных блоков остаются методы предельного увеличения к. п. д. транзисторных устройств, разработанные для схем на дискретных элементах [1]. К их числу относятся: параллельное включение насыщенных транзисторов, применение составных транзисторов, применение низковольтных насыщающих источников, рекуперативное уменьшение динамических потерь с помощью реактивных элементов и др.

В дополнение к этим методам необходимо применение схем и режимов, оптимальных по величине суммарной мощности, рассеиваемой в элементах силовых каскадов.

Первостепенное значение приобретают вопросы создания малогабаритных, экономичных преобразователей, обеспечивающих работоспособность сложных транзисторных схем и, наряду с этим, вопросы проектирования сложных схем без вспомогательных преобразователей. Ниже изложены методы проектирования силовых интегральных блоков транзисторных регуляторов электродвигателей постоянного тока.

Нереверсивный регулятор электродвигателя. Типовым выходным каскадом регулятора является схема с включающим транзистором и блокирующим диодом. При постоянном моменте на валу двигателя ток якоря равен номинальному, начиная с момента трогания. Электрический расчет регулятора производится на пусковой режим двигателя, а энергетический и тепловой расчет — на номинальный ток $I_{\text{ном}} = \gamma I_m$. Суммарные тепловые потери

В выходном и предоконечном каскадах при $\dot{T}/\tau_{я} \rightarrow 0$ определяются следующим выражением:

$$P_{\Sigma} = P'_{\text{упр}}(1 - K_3) + P''_{\text{упр}}K_3 + U_{кз}I_{\text{ном}}K_3 + I_{к0}U_{\Pi}(1 - K_3) + I_{д0}U_{\Pi}K_3 + U_{дI_{\text{ном}}}(1 - K_3) + P_{\text{дин}}. \quad (1)$$

Для уменьшения суммарной рассеиваемой мощности можно оперировать первыми тремя слагаемыми правой части. Последующие три слагаемых не поддаются изменениям. Динамические потери в мощных диффузионных транзисторах на частотах в единицы килогерц пренебрежимо малы.

Первое слагаемое характеризует тепловые потери в схеме управления при запертом выходном транзисторе. В рационально спроектированной схеме эта составляющая может быть близкой к нулю.

Второе и третье слагаемые характеризуют тепловые потери в схеме управления и в выходных транзисторах за время импульса. Известным приемом уменьшения их суммы является выбор оптимальной степени насыщения транзистора. В рассматриваемых устройствах этот способ неприменим. При номинальном токе якоря степень насыщения транзистора превышает кратность пускового тока, что значительно больше оптимальных значений, так как ток базы соизмерим с коллекторным током. Для уменьшения тепловых потерь за время импульса можно рекомендовать ненасыщенные составные транзисторы с оптимальным числом каскадов.

Входная и выходная цепи одиночного транзистора, находящегося в граничном состоянии, аппроксимируются следующим приближенным выражением:

$$U_{бз}(I_K) = U_{кз}(I_K) = U_0 + rI_K. \quad (2)$$

При этом выходная цепь n -каскадного составного транзистора с $(n-1)$ ненасыщенными каскадами (кроме первого) аппроксимируется следующим выражением:

$$U_{кз}(I_K) = U_0(n-1) + r_n I_K + r_{n-1} \frac{I_K}{B_n} + \dots + r_1 \frac{I_K}{B_n \dots B_2}. \quad (3)$$

Пренебрегая всеми слагаемыми в правой части, кроме первых двух, и принимая коэффициенты усиления транзисторов одинаковыми, получим выражение для тепло-

вых потерь в составном транзисторе совместно с мощностью, потребляемой от вспомогательного преобразователя, насыщающего первый каскад:

$$P_{\Sigma} = I_{\text{ном}} K_3 \left[U_0 (n-1) + I_{\text{ном}} r_n + \frac{I U_{\text{нас}}}{\gamma \eta_{\text{пр}} B^n} \right]. \quad (4)$$

Оптимальное число каскадов определяется следующим выражением:

$$n_{\text{опт}} = \frac{\ln \frac{U_{\text{нас}}}{U_0} \frac{1}{\gamma \eta_{\text{пр}}} + \ln \ln B}{\ln B}. \quad (5)$$

Минимальная величина напряжения насыщающего источника связана с допустимой нестабильностью базового тока. Для кремниевых транзисторов, имеющих $U_0 = 0,6-0,7$ В, напряжение $U_{\text{нас}}$ выбирается в пределах

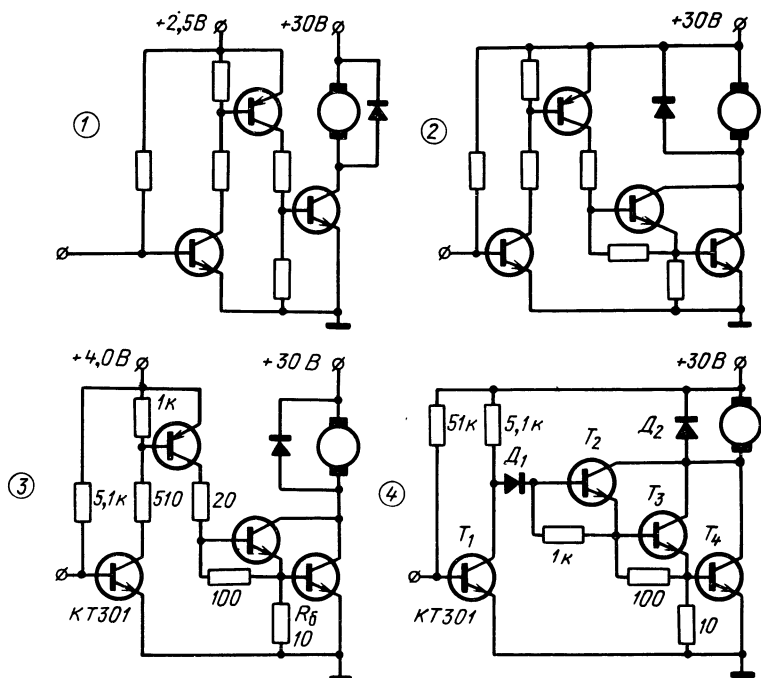


Рис. 1. Принципиальные схемы силовых блоков неререверсивных регуляторов (схемы 1, 2, 3, 4).

2—5 В в зависимости от числа каскадов (при $n < 4$). Полагая $B_{\min} = 10$; $U_0 = 0,6$ В; $\gamma = 0,2$; $\eta_{\text{пр}} = 0,6$, из (5) определим, что оптимальное число каскадов находится в пределах 1,8—2,2.

Таким образом, для оптимизации суммарных тепловых потерь в силовом блоке регулятора с дополнительным преобразователем рекомендуется применять двухкаскадную составную схему с ненасыщенным выходным транзистором.

Если схема регулятора питается от основного источника с напряжением 30—60 В, оптимальное число каскадов согласно (5) находится в пределах 2,7—3,05.

В этом случае следует применять трехкаскадную составную схему с ненасыщенными выходным и предоконечным транзисторами.

На рис. 1 изображены электрические схемы силовых блоков регуляторов с максимальным выходным током 10 А. Сравнение кривых 1—4 на рис. 2 показывает, что схемы 3, 4, выполненные с учетом изложенных ре-

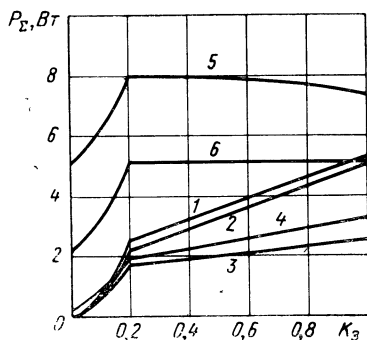


Рис. 2. Зависимости суммарной рассеиваемой мощности от K_z . Кривые соответствуют номерам схем, приведенных на рис. 1 и 4.

комендаций, обладают большей экономичностью, чем схемы 1, 2 с неоптимальным числом каскадов. Схема 3 экономичнее схемы 4, но требует дополнительного преобразователя и мощных p - n - p транзисторов. Эти недостатки делают более предпочтительным применение схемы 4, несмотря на некоторый проигрыш в к. п. д.

Общей особенностью схем является отсутствие принудительного запирающего силовых транзисторов. Температурная стабильность режима, близкого к отсечке, обеспечивается низкоомными резисторами, включенными между выводами базы и эмиттера. При этом дополнительные тепловые потери в цепях управления не превышают 10—15%.

Рассасывание объемного заряда в базах насыщенных транзисторов происходит под действием остаточного напряжения $U_{\text{бн}}$, создающего вытекающий базовый ток

$U_{\text{бп}}/R_6$. Время рассасывания оценивается единицами микросекунд.

Высокие частотные свойства диффузионных транзисторов в активной области обеспечивают времена включения и отключения, не превышающие 1 мкс.

На рис. 3 изображена интегральная конструкция силового блока регулятора по схеме 4. Блок объединяет интегральную сборку $T_3T_4D_2$ и маломощные дискретные

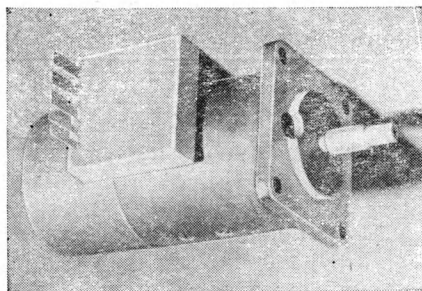


Рис. 3. Внешний вид интегральной конструкции нереверсивного регулятора в сравнении с двигателем Д-25.

элементы. Максимальный к. п. д. блока при $K_3=1$ равен 95%. Тепловые потери в наиболее вероятном режиме привода при $K_3 < 0,3$ и $I_{\text{ном}}=2\text{А}$ составляют 2,0 Вт. Размеры блока $40 \times 40 \times 12$ мм. Блок рассчитан на эксплуатацию без дополнительного радиатора при температуре окружающей среды до $+50^\circ\text{C}$.

Реверсивные регуляторы. Типовым выходным каскадом реверсивных регуляторов является мостовая схема в первом или втором импульсном режиме.

Суммарные тепловые потери в выходном и предооночном каскадах при $T/\tau_{\text{я}} \rightarrow 0$, $P_{\text{дин}}=0$ и $P'_{\text{упр}}=0$ определяются следующими выражениями:

в первом импульсном режиме

$$P_{\Sigma I} = U_{\text{кз}} I_{\text{ном}} (1 + K_3) + 2 \frac{U_{\text{нас}} I_{\text{нас}}}{\eta_{\text{пр}}} + \\ + U_{\text{д}} (1 - K_3) I_{\text{ном}} + 2 U_{\text{ц}} (I_{\text{кз}} + I_{\text{до}}), \quad (6)$$

во втором импульсном режиме

$$P_{\Sigma\Pi} = 2U_{K3}I_{ном}K_3 + \frac{U_{нас}I_{нас}}{\eta_{пр}} + \\ + 2U_{д}I_{ном}(1 - K_3) + 2U_{\Pi}(I_{к0} + I_{до}). \quad (7)$$

Характерной особенностью мостовых схем является наличие не зависящих от K_3 тепловых потерь в цепях управления, что снижает к. п. д. регуляторов в режимах малой нагрузки.

Оптимальное число каскадов в составных транзисторах для первого и второго импульсных режимов определяется следующими выражениями:

$$n_I = \frac{\ln(2U_{нас}/U_0(1 + K_3)(1/\gamma\eta_{пр}) + \ln \ln B}{\ln B}, \quad (8)$$

$$n_{II} = \frac{\ln(U_{нас}/U_0K_3)(1/\gamma\eta_{пр}) + \ln \ln B}{\ln B}. \quad (9)$$

При $K_3=1$ оптимальные значения $n_I=n_{II}$ не отличаются от таковых для неререверсивных регуляторов. Если привод длительно работает в режиме малых K_3 , то оптимальные значения n составляют соответственно:

для $U_{нас}=2 \div 5$ В $n_I=n_{II}=2 \div 2,4$;

для $U_{нас}=30 \div 60$ В $n_I=n_{II}=2,8 \div 3,1$.

Таким образом, рекомендации по выбору оптимального числа каскадов неререверсивных схем остаются справедливыми и для идеально построенных мостовых схем.

Отметим, однако, что необходимость исключения сквозных токов через силовые транзисторы мостовых схем вынуждает усложнять цепи управления и отступать от идеальных структур.

Это сопровождается увеличением тепловых потерь P'_y . Примером может служить схема 5 на рис. 4. Для уменьшения сквозных токов в схеме предусмотрено форсированное запирающее прерывание силовых прерывателей источником $U_{зап}=2,5$ В. При такой структуре неизбежно паразитное взаимодействие вспомогательных источников и возникновение P'_y . В схеме 5, имеющей двухкаскадные силовые прерыватели ($n_{опт}=2$), источники взаимодействуют уже во входных цепях предоконечных транзисторов. Это заметно увеличивает тепловые потери в режиме холостого хода (кривая 5 на рис. 2). Для уменьшения P'_y целесообразно перенести взаимодействие источников на меньший энергетический уровень, дополнив составные

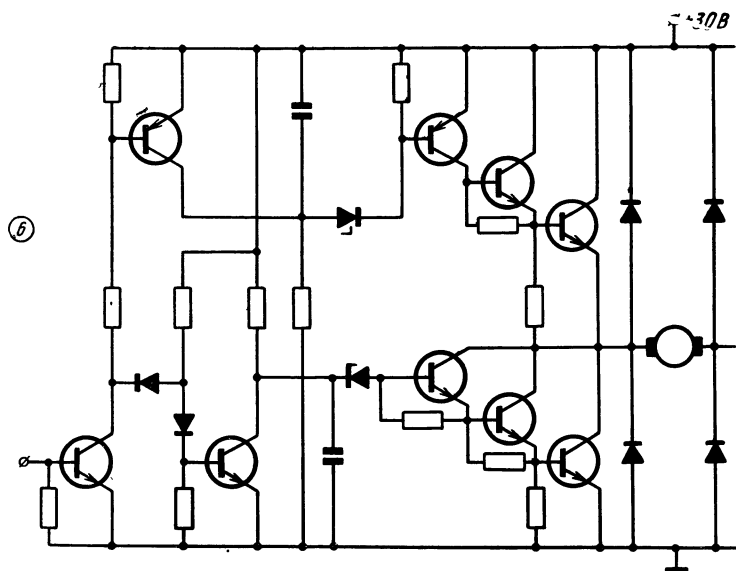
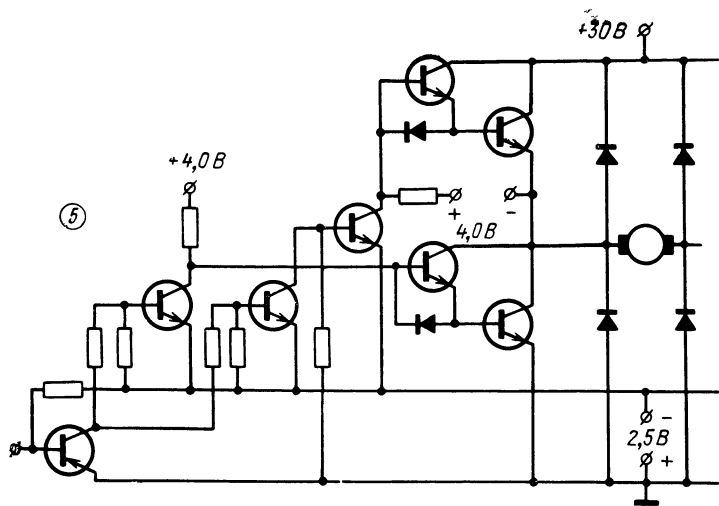


Рис. 4. Принципиальные схемы силовых блоков реверсивных регуляторов (схемы 5, 6).

прерыватели каскада 5 насыщающимися входными транзисторами.

Суммарные тепловые потери в мостовом варианте улучшенной схемы 5, рассчитанной на пусковой ток 10 А, составляют 5,2 Вт при $K_3=1$ и $I_{ном}=2$ А (кривая 6 на рис. 2). Интегральная конструкция силового блока реверсивного регулятора, объединяющая две полумостовых схемы и вспомогательный преобразователь, имеет размеры $100 \times 70 \times 12$ мм. Блок рассчитан на длительную работу в номинальном режиме при $t_c = +50^\circ\text{C}$.

Отрицательный эффект взаимодействия вспомогательных источников усиливается невысокой экономичностью низковольтных преобразователей. По этой причине использование дополнительных источников может стать в ряде случаев энергетически неоправданным. На рис. 4 изображена полумостовая схема реверсивного регулятора без дополнительных источников (схема б). Выходные и предоконечные транзисторы схемы ненасыщены ($n_{опт}=3$). Для исключения сквозных токов предусмотрены R , S -цепи задержки. Суммарные тепловые потери в мостовом варианте, рассчитанном на пусковой ток 10 А, составляет 6,2 Вт при $K_3=1$ и $I_{ном}=2$ А. Объем интегральной конструкции силового блока на 10% больше, чем в предыдущем случае.

ЛИТЕРАТУРА

1. «Транзисторные схемы автоматического управления. Проектирование и расчет». Под ред. Ю. И. Конева. Изд-во «Советское радио», 1967.

В. А. Головацкий, В. И. Мелешин

УДК 621.316.722.1:621.382

ТРАНЗИСТОРНЫЙ ИМПУЛЬСНЫЙ СТАБИЛИЗАТОР ПОСТОЯННОГО НАПРЯЖЕНИЯ НА СИЛОВЫХ ИНТЕГРАЛЬНЫХ СХЕМАХ

Миниатюризация статических преобразователей требует комплексного подхода к их проектированию, расчету и конструированию. Для эффективной миниатюризации необходимо получение малой рассеиваемой мощности во всех элементах, уменьшение размеров силовых и

несиловых полупроводниковых приборов, уменьшение размеров дросселей, трансформаторов и конденсаторов.

В транзисторных импульсных стабилизаторах эти задачи решаются следующими способами: применением оптимального количества параллельно включенных высокочастотных кремниевых транзисторов; конструктивным оформлением силовых транзисторов и диодов в виде интегральной схемы; применением в цепях управления

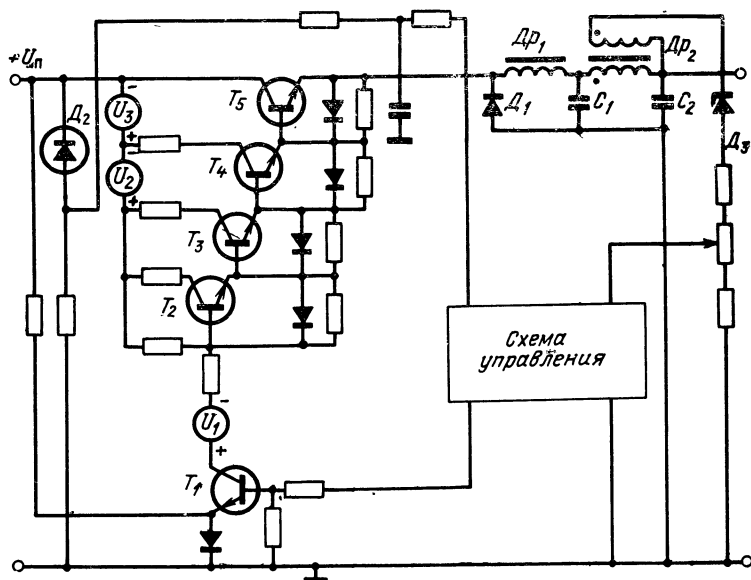


Рис. 1. Принципиальная схема стабилизатора напряжения.

маломощных интегральных схем; применением индуктивно-емкостного сглаживающего фильтра с оптимальным количеством звеньев; повышением частоты переключений; уменьшением потерь за время переключений путем рекуперации энергии.

Критерием рациональности конструкции статического преобразователя является получение такого минимального объема, необходимого для плотного размещения всех элементов, при котором будет получена поверхность, достаточная для обеспечения заданного теплового режима конструкции.

В данной статье излагаются некоторые методы миниатюризации статических преобразователей на приме-

ре схемы транзисторного импульсного стабилизатора постоянного напряжения с последовательным силовым транзистором и последовательным дросселем (рис. 1).

Силовой транзистор T_5 для уменьшения статических потерь представляет собой интегральную сборку из восьми параллельно включенных транзисторов. Для уменьшения мощности, рассеиваемой в цепях управления, использована схема составного транзистора ($T_2—T_5$) с дополнительными низковольтными источниками $U_2 = U_3 = 2$ В. Напряжение коллектор — эмиттер насыщенного транзистора T_5 при $I_K = 10$ А равно 0,2 В.

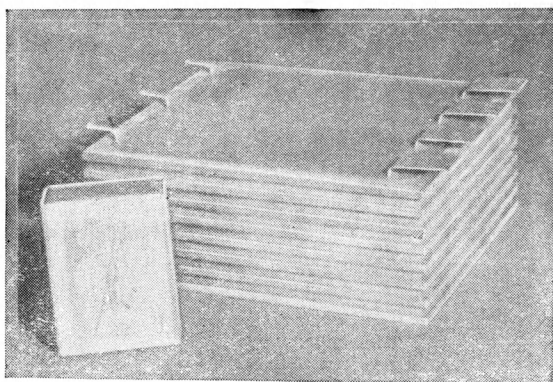


Рис. 2. Внешний вид стабилизатора напряжения.

Структура цепи управления транзисторами $T_2—T_5$ отличается некоторыми особенностями, обусловленными применением силовых транзисторов типа $n-p-n$ при общем отрицательном полюсе источника питания и нагрузки. Схема управления состоит из транзистора T_1 , интегрального УПТ типа 1УТ401 и дополнительного источника запирающего напряжения $U_1 = 4$ В. Транзисторы $T_2—T_5$ и диод D_1 представляют собой силовую интегральную сборку.

В схеме управления стабилизатора применен интегральный усилитель типа 1УТ401Б. Для повышения коэффициентов передачи по цепям обратной связи и входного возмущения применены стабилитроны D_3 и D_2 .

Для уменьшения потерь в силовых транзисторах за время переключения и ограничения импульса обратного

тока через диод D_1 применено не показанное на схеме устройство рекуперации энергии [2]. Частота переключений в данной схеме равна 20 кГц. Для уменьшения габаритов и веса стабилизатора применен двухзвенный сглаживающий фильтр [1].

Дроссели Dp_1 и Dp_2 выполнены на тороидальных сердечниках из альсифера; $S=1 \text{ см}^2$, $d_{\text{ср}}=3 \text{ см}$, $n=70$ витков провода ПЭВ2 диаметром 2,0 мм. Конденсаторы C_1 и C_2 по 1 000 мкФ.

Напряжения U_1 , U_2 , U_3 получены от автогенератора. Транзисторы автогенератора и диоды выпрямителей представляют собой интегральную сборку. Внешний вид стабилизатора показан на рис. 2.

Стабилизатор рассчитан на эксплуатацию при температуре от -50°C до $+50^\circ\text{C}$ без дополнительного теплоотвода. Напряжение на нагрузке стабилизатора равно 24 В при $U_{\text{п}} \geq 24,7 \text{ В}$. При $U_{\text{п}} \leq 24,7 \text{ В}$ напряжение на нагрузке равно ($U_{\text{п}} - 0,7 \text{ В}$).

Схема управления силовыми транзисторами характерна тем, что запирающие транзисторы T_2-T_5 при открытом диоде D_1 осуществляется источником U_1 , а при закрытом D_1 запирающее напряжение равно $U_{\text{п}} + U_1$.

В данной конструкции стабилизатора достигнуто соответствие между требуемой поверхностью теплоотвода (при $P_{\text{макс}}=300 \text{ Вт}$ и $\eta=95\%$) и объемом, необходимым для размещения деталей при плотной их упаковке.

Технические данные стабилизатора

Напряжение на нагрузке, В	$24 \pm 0,2$
Ток нагрузки, А	$0,5 \div 12$
Амплитуда пульсаций, мВ	≤ 30
Напряжение питания, В	$25 \div 40$
Максимальный к. п. д.	0,95
Габаритные размеры стабилизатора . . .	$100 \times 100 \times 40 \text{ мм}$
Удельная мощность, Вт/дм ³	720

ЛИТЕРАТУРА

1. «Транзисторные схемы автоматического управления. Проектирование и расчет». Под ред. Ю. И. Конева. Изд-во «Советское радио», 1967.
2. Машуков Е. В. Уменьшение динамических потерь в транзисторных импульсных усилителях мощности. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 2. Изд-во «Советское радио», 1971.

СТАБИЛИЗИРОВАННЫЕ ПРЕОБРАЗОВАТЕЛИ ПОСТОЯННОГО НАПРЯЖЕНИЯ С ПРИМЕНЕНИЕМ ИНТЕГРАЛЬНЫХ СХЕМ

Стабилизированные преобразователи напряжения (СПН) являются наиболее сложными энергетическими устройствами. Наибольшие трудности в их разработке возникают при следующих требованиях: высоком значении к. п. д. при низких (несколько вольт) выходных напряжениях; гальваническом разделении входа и выхода при значительном изменении тока нагрузки; широком диапазоне изменения температуры окружающей среды; наличии защиты преобразователя с возможностью продолжения нормальной работы после снятия перегрузки или устранения короткого замыкания на выходе; малом весе и размере конструкции.

Удовлетворить указанным требованиям можно лишь при применении кремниевых приборов, широком использовании готовых микросхем, интегральном исполнении силовых транзисторов и диодов, предельном повышении рабочей частоты с целью уменьшения веса и габаритов дросселей, трансформаторов и конденсаторов, выполнении операций гальванического разделения и регулирования напряжения в одном устройстве с однократным преобразованием энергии.

В настоящей работе рассматривается стабилизированный преобразователь постоянного напряжения, основу которого составляет регулируемый преобразователь (РП) с дросселем на входе. Особенности работы такой схемы и основные соотношения были даны в [1].

Принципиальная схема СПН с выходной мощностью 12,5 Вт показана на рис. 1. Особенностью РП является шунтирование входного дросселя Dp_1 цепью, состоящей из последовательно включенных диода D_1 и стабилитрона D_2 . Необходимость включения этих элементов объясняется двумя обстоятельствами. Во-первых, при срабатывании защиты необходимо обеспечить контур для протекания тока входного дросселя. Во-вторых, включение

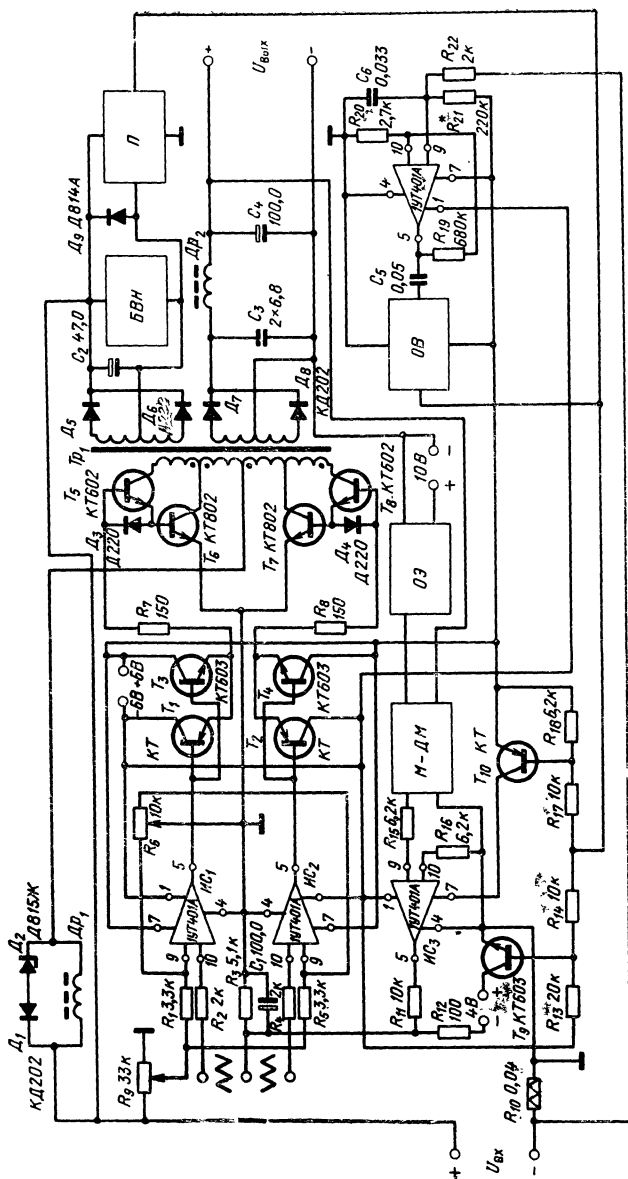


Рис. 1. Принципиальная схема преобразователя.

цепи D_1 — D_2 допускает работу силовых транзисторов с одновременным запирающим обоим плеч РП.

Напряжение стабилизации стабилитрона D_2 определяется выражением

$$U_{\text{ст}} \geq \frac{U_{\text{вх макс}}}{1 - K_{3\text{н}}} - U_{\text{вх мин}}, \quad (1)$$

где $K_{3\text{н}}$ — начальное значение коэффициента заполнения импульсов ($K_{3\text{н}} = 0,05 \div 0,1$).

Верхний предел $U_{\text{ст}}$ ограничен допустимым напряжением на запертых силовых транзисторах.

Другим принципиальным способом осуществления работы дросселя при малых нагрузках или срабатывании защиты является использование двухобмоточного дросселя. При этом вторичная обмотка дросселя с последовательно включенным диодом подключается к источнику входного напряжения для устранения перенапряжений на силовых транзисторах. При изготовлении дросселя необходима максимальная магнитная связь между обмотками.

Особенностью схемы управления силовыми транзисторами является применение интегральных усилителей ($ИС_1$ и $ИС_2$) и эмиттерных повторителей (T_1 , T_3 и T_2 , T_4) в каждом плече схемы. Интегральные усилители преобразуют с помощью пилообразного напряжения медленно меняющийся сигнал обратной связи в последовательность импульсов.

Эмиттерные повторители являются промежуточным каскадом усиления, позволяя создать необходимый ток в базе силового транзистора, выполненного по схеме составного. Подобное управление силовым транзистором (через эмиттерные повторители на транзисторах различного типа проводимости) позволяет добиться малой длительности ($0,4 \div 0,6$ мкс) фронтов коллекторного тока силовых транзисторов.

Рассмотрим сигналы, действующие на входе интегральных усилителей $ИС_1$ и $ИС_2$. Принципиально необходимыми являются три сигнала — обратной связи, линеаризующий и смещения. Напряжение обратной связи и пилообразное поданы на вывод 10 усилителя. На инвертирующий вход 9 подано напряжение смещения от положительного полюса источника питания через потенциометр R_9 , а с помощью потенциометра R_6 производится симметрирование импульсов напряжения, поступающих

на усилитель мощности. Использование входа 9 усилителя позволяет ввести в систему воздействие по основному возмущению — изменению входного напряжения. Изменение величины этого воздействия позволяет выполнить систему статической или астатической. Если начальная установка K_3 производится при максимальном входном напряжении, условие астагизма схемы по основному возмущающему воздействию можно записать следующим образом:

$$\Delta K_3 = -\Delta U_{\text{вх}} \frac{1 - K_{3\text{н}}}{U_{\text{вх макс}}}. \quad (2)$$

В соответствии с соотношением (2) необходимо уменьшать K_3 (уменьшать время перекрытия силовых транзисторов) при возрастании $U_{\text{вх}}$. Найдем необходимое соотношение плеч делителя, с которого поступает смещение на вход усилителя. Входная цепь одного усилителя показана на рис. 2. Обозначив через t_1 момент прохождения сигнала на входе усилителя через нуль, получим

$$\frac{2[t_1(U_{\text{вх мин}}) - T/4]}{T/2} - \frac{2[t_1(U_{\text{вх макс}}) - T/4]}{T/2} = \Delta K_3, \quad (3)$$

где T — период линейризирующего напряжения.

Соотношение (3) можно представить в виде

$$t_1(U_{\text{вх мин}}) - t_1(U_{\text{вх макс}}) = \frac{\Delta K_3}{4} T. \quad (4)$$

Можно показать, что

$$t_1 = \frac{T}{4} \left(1 - \frac{U_{\text{вх}} K_2}{U_m K_1} \right), \quad (5)$$

где U_m — амплитуда линейризирующего напряжения:

$$K_1 = \frac{1}{3} \frac{1 + R_1/R_2 + R_1/R}{1 + R_1/R_2 + \frac{2}{3}(R_1/R)};$$

$$K_2 = \frac{1}{3} \frac{1}{1 + R_1/R_2 + \frac{2}{3} R_1/R}.$$

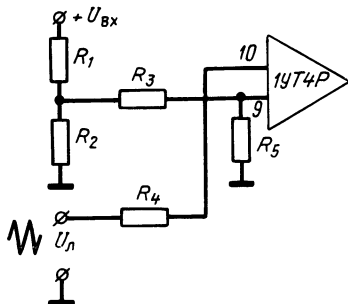


Рис. 2. Входная цепь интегрального усилителя, работающего в качестве широтно-импульсного модулятора.

При выводе соотношений для K_1 и K_2 принималось, что $R=R_3=R_4=R_5$.

Из (5) и (4) получим

$$1 + \frac{R_1}{R_2} + \frac{R_1}{R} = \frac{\Delta U_{вх}}{U_m \Delta K_3}. \quad (6)$$

Сопротивление $R=R_3=R_4=R_5$ выбирается порядка нескольких килоом, амплитуда напряжения U_m для обеспечения крутых фронтов импульсов на выходе усилителя выбирается порядка 300—800 мВ. Из (6) определяем R_1 и R_2 , полагая падение напряжения на R_2 равным 1—1,5 В и $R_2 \approx R_3$.

Глубина обратной связи СПН определяется заданными изменениями выходного напряжения при известных изменениях входного напряжения и тока нагрузки. Если в схему введено компенсирующее воздействие по отклонению $U_{вх}$, то в этом случае глубина обратной связи будет зависеть от внутреннего сопротивления схемы и отклонения тока нагрузки.

Цепь обратной связи содержит: модулятор и демодулятор, выполненные на интегральных прерывателях типа *ИП1* по двухполупериодным схемам, трансформатор, выполненный на сердечнике $K4 \times 2,5 \times 1,2$, а также интегральный усилитель *ИС₃* типа 1УТ401А. Трансформатор в цепи обратной связи обеспечивает гальваническую развязку входа и выхода. Нагрузка усилителя *ИС₃* состоит из резисторов R_3 и R_{11} . С резистора R_3 , шунтированного конденсатором C_1 для обеспечения устойчивости, снимается напряжение обратной связи на входы усилителей *ИС₁*, *ИС₂*.

Опорный элемент получает питание от блока вспомогательных напряжений и с целью уменьшения потребляемого тока выполнен на интегральном прерывателе *ИП1* с токовой стабилизацией. В СПН предусмотрена схема защиты, благодаря чему предотвращается возрастание тока в цепи источника питания. Датчиком является резистор R_{10} , напряжение с которого поступает на вход интегрального усилителя *ИС₄* схемы защиты. Выходное напряжение усилителя через дифференцирующую цепь поступает на одновибратор (ОВ). В исходном состоянии закрыт транзистор T_9 и открыт транзистор T_{10} . Импульс напряжения, вырабатываемый одновибратором, приводит к отключению напряжения +6 В на усилителе обратной связи *ИС₃* и быстрому перезаряду конденсатора C_1 через

резистор R_{12} и открытый транзистор T_9 . В результате на выходах интегральных усилителей $ИС_1$ и $ИС_2$ образуются отрицательные потенциалы и силовые транзисторы запираются. Напряжение на выходе схемы снижается до нуля.

По окончании импульса, вырабатываемого мультивибратором, возрастает напряжение на конденсаторе C_1 , так как транзистор T_9 закрывается, а T_{10} открывается и ток в цепи питания возрастает. Если перегрузка или короткое замыкание на выходе устранены, происходит заряд конденсатора C_3 и схема продолжает работать в нормальном режиме. При сохранении перегрузки или короткого замыкания возрастание тока через резистор R_{10} вызывает новое срабатывание усилителя $ИС_4$ и процесс повторяется. Аналогично работает схема защиты при пробое конденсаторов C_3 или C_4 , пробое силовых диодов или замыкании витков любой из обмоток силового трансформатора.

Блок вспомогательных напряжений (БВН) состоит из автогенератора с выпрямительными диодами и конденсаторами фильтров.

В момент запуска всей схемы автогенератор получает питание от стабилизатора D_9 , подключенного к входному напряжению через транзисторы схемы переключения (П). После нарастания напряжения на выходных обмотках силового трансформатора автогенератор продолжает получать напряжение питания от отдельной обмотки трансформатора Tr_1 через диоды D_5 и D_6 . Это переключение необходимо для повышения к. п. д. преобразователя.

Технические данные стабилизированного преобразователя напряжения, выполненного по схеме рис. 1:

Входное напряжение	$23 \div 34 В$
Выходное напряжение	$5 В \pm 1\%$
Ток нагрузки	$0,25 \div 2,5 А$
Амплитуда пульсаций выходного напряжения	$< 50 мВ$

К. п. д. преобразователя при полной нагрузке в зависимости от величины входного напряжения равен 71—77%. Частота переключений силовых транзисторов равна 10 кГц.

Преобразователь имеет размеры $100 \times 90 \times 25$ мм при выполнении силовой части регулятора напряжения (транзисторы T_5 — T_8 , диоды D_1 — D_8) в виде интегральной схемы.

По такой же схеме (с незначительными изменениями силовой части) выполнен стабилизированный преобразователь с выходным напряжением 27 В и мощностью 70 Вт. К. п. д. 80—85%. Размеры конструкции 100×100×35 мм.

Преобразователи рассчитаны на эксплуатацию при окружающей температуре от —60 до +75 °С.

ЛИТЕРАТУРА

1. Мелёшин В. И., Опадчий Ю. Ф. Многоканальный стабилизированный преобразователь с выходной мощностью 400 Вт. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 3. Изд-во «Советское радио», 1971.

*В. А. Головацкий, Б. А. Кульчев,
Ю. Н. Розно*

УДК 621.313.2:621.382

УСТРОЙСТВО УПРАВЛЕНИЯ БЕСКОЛЛЕКТОРНЫМ ДВИГАТЕЛЕМ ПОСТОЯННОГО ТОКА НА СИЛОВЫХ ИНТЕГРАЛЬНЫХ СХЕМАХ

Наиболее простая структура построения бесколлекторного двигателя постоянного тока (БДПТ) состоит из трех транзисторов, включенных в три фазы двигателя, шунтированные цепочкой из диода и стабилитрона [1, 2]. Датчик положения подает сигнал управления на включение транзистора соответствующей фазы при подходе к ней определенного полюса и на выключение этой фазы при проходе полюса. Осуществление реверса требует логической схемы, изменяющей порядок подключения транзисторов с соответствующими фазами к датчику положения. Дискретное включение фаз над полюсом обуславливает пульсации момента и, как следствие, снижение кратности регулирования скорости вращения. Прямоугольный закон изменения напряжения, подводимого к фазам, в зависимости от угла поворота (времени) обуславливает броски тока в зонах малой величины маг-

нитной индукции, т. е. при входе и выходе полюса индуктора от активной стороны секции. Это приводит к снижению к. п. д. двигателя. Один транзистор, включенный в фазу двигателя, может коммутировать в ней ток только одного направления. Нереверсивный ток в фазах приводит к плохому использованию и, следовательно, к повышению габаритов и веса БДПТ. Необходимость регулирования скорости вращения требует дополнительного регулятора напряжения, подводимого к фазам двигателя.

В схеме управления описываемого БДПТ сделана попытка устранить вышеизложенные недостатки. В качестве силового коммутатора применен мост из четырех транзисторов на каждую фазу при одном источнике питания (или схема из двух транзисторов при двух источниках питания).

Это устройство совмещает в себе функции регулятора напряжения и коммутатора фаз, обеспечивая также реверсивный ток в фазах. Для получения этих свойств мосты работают в режиме широтно-импульсной модуляции [3].

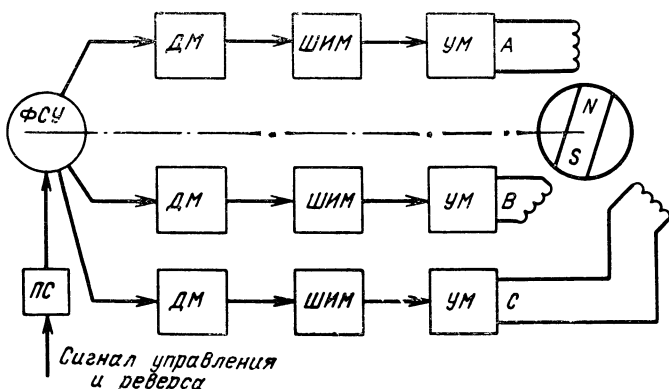
Известно, что при питании трех обмоток статора, сдвинутых в пространстве на 120° синусоидальным трехфазным напряжением, получается неизменный по величине и равномерно вращающийся в пространстве вектор магнитного потока, который при взаимодействии с потоком индуктора обеспечивает постоянство момента двигателя в функции угла поворота вала.

В связи с этим ток, создаваемый каждый мостом в соответствующей фазе, изменяется в данной схеме приблизительно по синусоидальному закону с периодом, равным времени одного оборота вала (при одной паре полюсов). Для управления широтно-импульсным модулятором (ШИМ) применен не датчик положений, создающий прямоугольные импульсы, а трехфазный формирователь сигнала управления (ФСУ). ФСУ создает в фазах двигателя посредством трех ШИМ и трех мостовых силовых коммутаторов трехфазный переменный ток. При таком построении получается конструктивно трехфазная синхронная машина, питаемая управляемым трехфазным инвертором.

Такая схема обеспечивает уменьшение пульсации момента и увеличение кратности регулирования скорости вращения, увеличение к. п. д. машины за счет исключе-

ния бросков тока в зонах малой индукции индуктора, снижение габаритов и веса машины за счет реверсивного тока в фазах. Однако она содержит большое количество элементов и в малых габаритах может быть выполнена только на основе силовых и маломощных интегральных транзисторных схем.

На рисунке показана блок-схема бесколлекторного двигателя постоянного тока. Изменение скорости и ре-



Блок-схема системы управления двигателем.

верс двигателя достигаются изменением величины и фазы напряжения питания ФСУ. Управление двигателем через преобразователь сигнала (ПС) осуществляется напряжением до ± 1 В при мощности до 10 мВт. Частота переключений ШИМ выбирается из условия получения малых пульсаций тока в фазах (около 10 кГц). В зависимости от режима работы силовых транзисторов инвертора в системе осуществляется динамическое или рекуперативное торможение двигателя.

Демодуляторы (ДМ), ШИМ и мостовые предоконечные усилители мощности (УМ) выполнены из стандартных интегральных схем ИП1 и 1УТ401. Силовая часть из 12 силовых транзисторов, 12 силовых диодов и 50 транзисторов малой и средней мощности выполнена в интегральных блоках на пластинах из окиси бериллия.

Весь блок управления БДПТ имеет размеры $100 \times 70 \times 50$ мм. Необходимо учитывать, что этот блок управления представляет собой коммутатор БДПТ и ре-

версивный регулятор машины в автоматизированном приводе.

Данные БДПТ

Мощность на валу при 6000 об/мин	28 Вт
Потребляемая мощность от сети при 6000 об/мин	40 Вт
Коэффициент полезного действия	0,7
Напряжение питания	24 — 32 В
Максимальный ток в фазе (ампл.)	10 А
Номинальный ток в фазе (ампл.)	2 А
Кратность регулирования	70

ЛИТЕРАТУРА

1. Дубенский А. А. Бесконтактные двигатели постоянного тока. Изд-во «Энергия», 1967.
2. Овчинников И. Е., Лебедев Н. И. Бесконтактные двигатели постоянного тока автоматических устройств. Изд-во «Наука», 1966.
3. «Транзисторные схемы автоматического управления. Проектирование и расчет». Под ред. Ю. И. Конева. Изд-во «Советское радио», 1967.

Л. Б. Сомова

УДК 621.375.146:621.382

**ПАРАЛЛЕЛЬНОЕ ВКЛЮЧЕНИЕ
НАСЫЩЕННЫХ ТРАНЗИСТОРОВ**

Потребность в увеличении установленной мощности транзисторов, кажется, не имеет предела. Одним из путей ее увеличения является параллельное включение транзисторов. Развитие интегральной технологии сделало возможным создание на одном кристалле десятков и даже сотен параллельно включенных транзисторов.

Рассмотрим статическое токораспределение между несколькими насыщенными транзисторами, включенными параллельно по схеме с общим эмиттером при работе от источника сигнала в базовой цепи с конечным и бесконечно большим внутренним сопротивлением.

Исходной для анализа выбрана модель Эберса — Молла [1, 2], согласно которой входная характеристика

насыщенного транзистора (рис. 1,а) описывается уравнением

$$U_{эб} = m\varphi_T \ln \frac{I_6 + I_{к}/B_{н}}{I_{э0}} + R_6 I_6, \quad (1)$$

а выходная (рис. 1,а)

$$U_{эк} = m\varphi_T \ln \frac{I_{к} + I_6 (1 + B_{н})}{(I_6 - I_{к}/B) B_{н}}, \quad (2)$$

где $I_{к}$ — коллекторный ток насыщенного транзистора, I_6 — входной ток насыщенного транзистора; $U_{эб}$ — входное напряжение насыщенного транзистора; $U_{эк}$ — выходное напряжение насыщенного транзистора; φ_T — тепло-

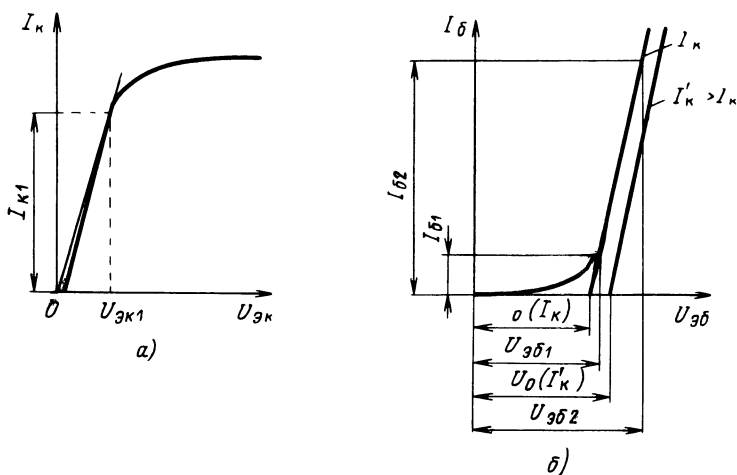


Рис. 1. Выходная (а) и входная (б) статическая характеристика насыщенного транзистора в схеме ОЭ.

вой потенциал; m — коэффициент, учитывающий отличие реального транзистора от идеальной модели, $m \approx 2$ [3, 4]; R_6 — интегральное омическое сопротивление базы транзистора в режиме насыщения; B , $B_{н}$ — интегральные коэффициенты усиления транзисторов по току в схеме с общим эмиттером соответственно при нормальном и инверсном включении; $I_{э0}$ — тепловой ток эмиттерного перехода транзистора.

Оба соотношения нелинейны, однако в большом диапазоне токов применение кусочно-линейной аппроксимации (рис. 1) не приводит к значительным ошибкам. Счи-

таем, что в диапазоне токов

$$I_{61} \leq I_6 \leq I_{62}, \quad (3)$$

где

$$I_{61} = 2I_K/B, \quad I_{62} = 5I_K/B, \quad (4)$$

входное сопротивление $R_{вх}$ и выходное сопротивление $R_{вых}$ транзистора постоянны и равны соответственно интегральным сопротивлениям

$$R_{вх} = \frac{D}{I_K} + R_6, \quad (5)$$

$$R_{вых} = \frac{A}{I_6}, \quad (6)$$

где

$$D = \frac{m\varphi_T B}{3} \ln \frac{5B_K + B}{2B_K + B}, \quad (7)$$

$$A = \frac{2m\varphi_T}{B} \ln \frac{B + 2B_K + 2}{B_K}. \quad (8)$$

Напряжение отсечки U_0 на входной характеристике (рис. 1,б) определяется соотношением

$$U_0 = U_{э61} - I_{61} R_{вх} \quad (9)$$

или, с учетом (4),

$$U_0 = m\varphi_T \ln a I_K - (2D/B), \quad (10)$$

где

$$a = \frac{2B_K + B}{BB_K I_{э0}}. \quad (11)$$

Введенные аппроксимации фактически означают, что мы полагаем входное сопротивление насыщенного транзистора не зависящим от базового тока, а выходное сопротивление не зависящим от коллекторного тока. Заметим, что выражение (10) учитывает влияние коллекторного тока на входную характеристику.

Для схемы параллельного соединения двух транзисторов при работе их от источника базового напряжения E_6 с внутренним сопротивлением $R_{вн}$ можно записать следующую систему уравнений:

$$E_6 - (I_{61} + I_{62}) R_{вн} = I_{61} R_{61} + \frac{I_{61} D_1}{I_{K1}} + U_{01}, \quad (12)$$

$$E_6 - (I_{61} + I_{62}) R_{BH} = I_{62} R_{B2} + \frac{I_{62} D_2}{I_{K2}} + U_{02}, \quad (13)$$

$$\frac{A_1 I_{K1}}{I_{61}} = \frac{A_2 I_{K2}}{I_{62}}, \quad (14)$$

$$I_{K1} + I_{K2} = I_K, \quad (15)$$

где I_{K1} , I_{K2} , I_{61} , I_{62} — коллекторные и базовые токи соответственно 1-го и 2-го транзисторов; I_K — общий коллекторный ток.

Коэффициенты A и D , напряжение U_0 определяются формулами (7), (8), (10).

Решив систему уравнений (12) — (15) для двух транзисторов, получив аналогичным способом выражения для токов трех, четырех параллельно включенных транзисторов, методом математической индукции можно получить формулы для вычисления токов коллектора и базы i -го транзистора из группы в n параллельно включенных транзисторов:

$$I_{Ki} = \frac{I_K + I_K R_{BH} \sum_{s=1}^n \frac{1 - C_{si}}{R_{6s}} + \sum_{s=1}^n \left[\frac{A_i R_{6i} C_{si}}{A_s R_{6s}} + \frac{R_{BH} (1 - C_{si}) (A_s - A_i)}{A_s R_{6s}} \right] + \sum_{s=1}^n \frac{A_s D_s - A_i D_i C_{si}}{A_s R_{6s}}}{\rightarrow + \frac{A_i R_{6i}}{I_K} \sum_{\substack{s=1, \\ s \neq i, \\ p < p}}^n \frac{(A_s - A_p) (C_{si} - C_{pi})}{A_s A_p R_{6s} R_{6p}}}, \quad (16)$$

$$I_{6i} = \frac{E_6 - U_{0i}}{R_{6i} + R_{BH} \sum_{s=1}^n \frac{A_s I_{Ks}}{A_i I_{Ki}}}, \quad (17)$$

где

$$C_{si} = \frac{E_6 - U_{0s}}{E_6 - U_{0i}}; \quad s = 1, 2, 3, \dots, l-1, l, l+1, \dots, n.$$

Устремляя E_6 и R_{BH} в (16) и (17) к бесконечности, можем получить выражение для i -х коллекторного и ба-

зового токов параллельно включенных транзисторов при работе от источника тока I_6 во входной цепи:

$$I_{\kappa i} = \frac{I_{\kappa} + \sum_{s=1}^n \left[\frac{I_{\kappa} U_{si}}{I_6 R_{6s}} + \frac{A_s D_s - A_i D_i}{A_s R_{6s}} \right]}{\sum_{s=1}^n \left[\frac{A_i R_{6i}}{A_s R_{6s}} + \frac{U_{si}(A_s - A_i)}{I_6 A_s R_{6s}} \right]} + \sum_{\substack{s, p=1 \\ s \neq i, p \neq i \\ s < p}}^n \frac{(A_s - A_p) U_{sp} A_i R_{6i}}{A_s A_p R_{6s} R_{6p} I_6}, \quad (18)$$

$$I_{6i} = \frac{A_i I_{\kappa i} I_6}{\sum_{s=1}^n A_s I_{\kappa s}}, \quad (19)$$

где

$$U_{si} = U_{0s} - U_{0i}.$$

Анализ формул (16) и (18) показывает, что из-за влияния коллекторного тока транзистора на его входную характеристику (10) в группе n параллельно включенных транзисторов действует отрицательная обратная связь. Действительно, увеличение коллекторного тока i -го транзистора (например, от I_{κ} до I'_{κ}) приводит к росту напряжения отсечки U_{0i} (рис. 1,б). Входная характеристика этого транзистора смещается вправо, вызывая уменьшение его базового тока. Это, согласно (6), ведет к увеличению выходного сопротивления i -го транзистора, а следовательно, к уменьшению его коллекторного тока.

Для ориентировочных расчетов формулы (16) и (18) можно упростить, отбросив в числителе и знаменателе члены второго порядка малости и считая $C_{si} \approx 1$. Тогда коллекторный ток i -го транзистора в обеих схемах определится выражением

$$I_{\kappa i} \approx \frac{I_{\kappa}}{\sum_{s=1}^n \frac{A_i R_{6i}}{A_s R_{6s}}}, \quad (20)$$

а базовые токи — выражением (19).

На рис. 2 приведены экспериментальные и расчетные величины коллекторных токов шести параллельно вклю-

ченных транзисторов типа МП26 с параметрами, лежащими в следующих пределах: $B=10 \div 30$; $B_{и}=1,1 \div 2,5$; $I_{э0}=2 \div 3$ мкА; $R_б=6 \div 10,5$ Ом.

Расчет коллекторных токов производился по формулам (16) и (18) методом последовательных приближений.

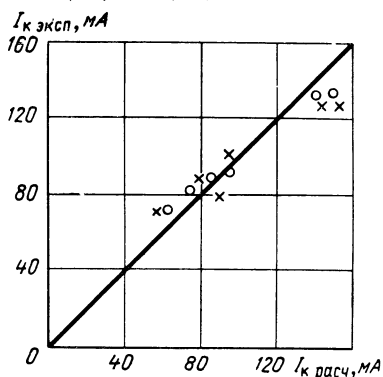


Рис. 2. Сравнение расчетных и экспериментальных статических коллекторных токов шести параллельно включенных транзисторов.
 $\times - I_б = \text{const}$; $\circ - E_б = \text{const}$.

Экспериментальные данные удовлетворительно совпадают с расчетными.

Анализ полученных формул и эксперимент показывают, что коллекторные и базовые токи параллельно включенных транзисторов не одинаковы, причем коллекторный ток i -го транзистора тем больше, чем больше его параметры B , $B_{и}$, $I_{э0}$ и чем меньше сопротивление $R_б$. Поскольку напряжения $U_{эб}$ и $U_{эк}$ у всех транзисторов одинаковы, мощность, рассеиваемая каж-

дым транзистором, пропорциональна его коллекторному току. В результате транзистор, пропускающий больший ток, будет греться сильнее, что приведет к росту его параметров B , $B_{и}$ и $I_{э0}$ и тем самым увеличит начальную неравномерность токораспределения.

Интегральная технология позволяет создавать большое количество параллельно включенных транзисторов на общей подложке. В результате передачи тепла по ней температура всех транзисторов будет выравниваться. Таким образом, неравномерность токораспределения будет уменьшаться и тем успешнее, чем меньше тепловое сопротивление подложки и чем теснее тепловой контакт между транзисторами.

ЛИТЕРАТУРА

1. Молл Дж., Эберес Дж. «Вопросы радиолокационной техники», 1955, № 4.
2. Молл Дж. В сб. «Расчет и проектирование полупроводниковых приборов». Под ред. Глебова. Оборонгиз, 1963.
3. Baldinger E., Simmen A. ZAMP, 1968, v. 19, № 1.
4. Rey G. Solid-State El., 1969, v. 12.

СТАБИЛИЗАТОР ПОСТОЯННОГО НАПЯЖЕНИЯ НА ИНТЕГРАЛЬНЫХ СХЕМАХ

Интегральные схемы в настоящее время широко внедряются во вторичных источниках питания. В [1, 2] имеются сведения о применении таких схем в качестве источника опорного напряжения и усилительного элемента транзисторных стабилизаторов.

Применение интегральной схемы в качестве усилительного элемента стабилизаторов позволяет значительно снизить температурный дрейф выходного напряжения, сведя его до величины, определяемой нестабильностью выходного делителя и ТКН опорного стабилизатора. Другое преимущество при использовании интегрального усилителя заключается в возможности получения большого коэффициента стабилизации и малой величины выходного сопротивления. Улучшение этих параметров, как известно, связано с повышением общего коэффициента усиления по току разомкнутой системы.

Однако использование интегрального усилителя при выходной мощности более 0,3—0,5 Вт принципиально не может привести к уменьшению габаритов устройства, которые определяются требуемой поверхностью теплоотвода для силового транзистора. К. п. д. непрерывного стабилизатора, если пренебречь потреблением энергии схемой управления, опорным элементом и вспомогательными цепями, равен отношению выходного напряжения к входному. Следовательно, значительная мощность, теряемая в стабилизаторе, определит его поверхность при заданной предельной температуре коллекторного перехода регулирующего транзистора и известной величине теплового сопротивления.

Широко распространенный интегральный усилитель 1УТ401 может быть применен в стабилизаторе, как показано на рис. 1. Напряжение рассогласования подается на вход усилителя (выводы 9—10). Нагрузкой усилителя является пересчитанное транзисторами T_1 и T_2 сопротивление нагрузки. Особенностью применения интегрального усилителя 1УТ401 в такой схеме является то, что для его питания не требуется источник со средней точкой.

В схеме стабилизатора, показанной на рис. 2, предусмотрена защита регулирующего элемента при перегрузках и коротком замыкании. Измерительным сопротивлением служит резистор R_5 , напряжение

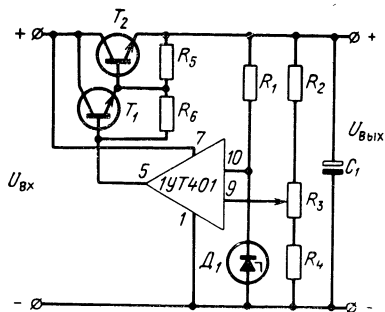


Рис. 1. Схема стабилизатора напряжения с использованием интегрального усилителя 1УТ401.

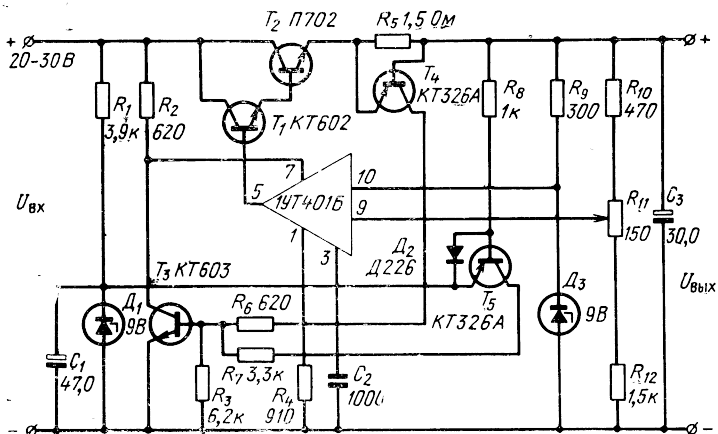


Рис. 2. Схема стабилизатора напряжения с защитой от перегрузок и короткого замыкания.

с которого подается на вход кремниевого транзистора T_4 . Если в схеме отсутствуют вспомогательный стабилитрон D_1 (вместе с элементами R_1 и C_1) и транзистор T_5 (с диодом D_2 и резисторами R_7 и R_8), ток регулирующего транзистора остается примерно постоянным от момента начала протекания тока коллектора транзистора T_4 до короткого замыкания в нагрузке. Ограничение тока происходит в результате понижения потенциала вывода 7 усилителя при перегрузке из-за отпирания транзистора T_3 . Недостаток такой защиты — повышенное выделение мощности в регулирующем транзисторе при больших перегрузках и коротком замыкании, что может привести к выходу из строя стабилизатора. При включении стабилитрона D_1 и транзистора T_5 вольтамперная характеристика стабилизатора становится иной. Если перегрузка незначительная, ток на выходе схемы ограничивается, а напряжение уменьшается. Как только $U_{\text{вых}}$ достигнет значения несколько меньшего, чем напряжение стабилизации D_1 , происходит возрастание коллекторного тока транзистора T_5 , насыщается транзистор T_3 и уменьшается до нуля ток на выходе. При такой схеме требуется повторное включение стабилизатора после срабатывания защиты.

При выполнении сопротивлений делителя из константана и при-



Рис. 3. Конструкция стабилизатора с применением интегральных схем.

менении термокомпенсированного стабилитрона Д818Е схема обеспечивает стабильность выходного напряжения в пределах 0,1% при изменении температуры окружающей среды от -60 до $+60^{\circ}\text{C}$. Стабилизатор по схеме рис. 2 имеет следующие данные: $U_{\text{вх}}=20\div 30\text{ В}$, $U_{\text{вых}}=12,6\text{ В}$, $I_{\text{н}}=0\div 400\text{ мА}$.

Бескорпусные силовые транзисторы стабилизатора (T_1 , T_2) представляют собой интегральную схему на подложке из BeO , что позволило существенно уменьшить объем стабилизатора и снизить тепловое сопротивление. Стабилизатор имеет размеры $55 \times 50 \times 12\text{ мм}$. При температуре окружающей среды $t_c=+50^{\circ}\text{C}$ допустимая мощность рассеяния составляет 3 Вт. Внешний вид стабилизатора показан на рис. 3.

ЛИТЕРАТУРА

1. Орехов В. И., Сиротко В. К. Перспективы использования интегральных схем в источниках питания. «Вопросы радиоэлектроники». Сер. общетехническая, 1969, вып. 2.
2. Митина Т. Д., Розанов В. М. Компенсационный стабилизатор постоянного напряжения в гибридно-пленочном исполнении. Сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 2. Изд-во «Советское радио», 1971.

А. В. Горбач, В. П. Слынько

УДК 621.316.722.1-181.4

МИКРОЭЛЕКТРОННЫЙ ИСТОЧНИК ЭТАЛОННОГО НАПЯЖЕНИЯ

В цифровых вычислительных машинах, телеметрии и измерительных приборах необходимы источники эталонного напряжения, обладающие высокой точностью установки номинального значения с поддержанием этой точности во времени при воздействии различных дестабилизирующих факторов: изменения питающих напряжений, нагрузки, температуры и т. д. В качестве таких источников широко используют линейные стабилизаторы напряжения. Как известно, исполнение линейного стабилизатора может быть полностью интегральным или гибридно-пленочным [1].

Для проектирования источников эталонного напряжения наиболее целесообразным является способ, основанный на совмещении преимуществ интегрального и гибридно-пленочного исполнения, что позволяет использовать перспективные элементы и отдельные узлы, унифицировать конструкцию, упростить регулировку и обеспечить температурную стабильность. Один из вариантов практического исполнения и схемы такого источника эталонного напряжения представлены на рис. 1 и 2.

Основными элементами источника эталонного напряжения являются операционный усилитель постоянного тока (УПТ), источник тока для обеспечения постоянства режима опорного элемента (T_1 — T_3 , R_1 — R_2), регулирующий элемент (T_4), делитель выходного напряжения (R_3 , R_4) и схема токовой защиты (T_5 , R_5 — R_8).

В связи с трудностью получить опорное напряжение с очень малым температурным дрейфом, предусмотрено внешнее подключение опорного элемента (D_1).

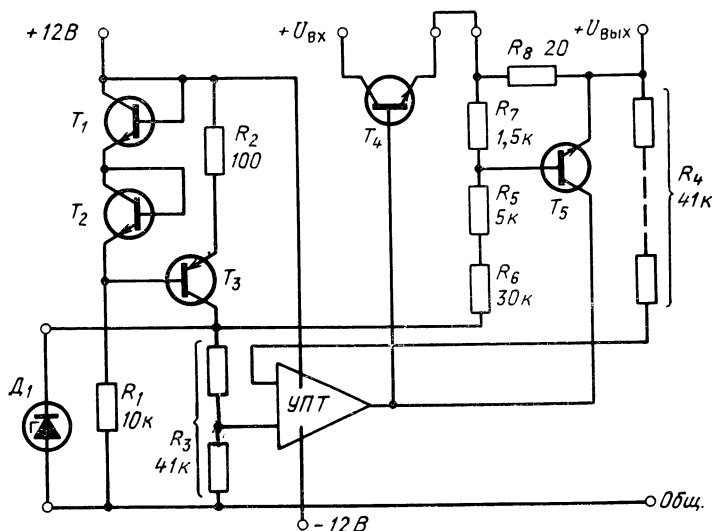


Рис. 1. Принципиальная схема стабилизатора напряжения.

Особенностью схемы является наличие токовой защиты, позволяющей в случае перегрузки или короткого замыкания по выходу полностью закрыть регулирующий транзистор T_4 по цепи R_5 — R_8 , T_5 . Указанное свойство важно не только в период эксплуатации, но и на этапе изготовления, поскольку оно создает своеобразную технологическую защиту микросхемы от случайных замыканий при электрической проверке.

Для обеспечения высокой точности стабилизации в источнике напряжения применен операционный усилитель постоянного тока с дифференциальным входом [2]. Использование в усилителе простых интегральных схем и парных транзисторов позволяет получить следующие параметры: коэффициент усиления $\geq 20\,000$; входное сопротивление $\geq 10^8$ Ом; дрейф напряжения смещения, приведенный ко входу, менее $15\text{ мкВ}/^\circ\text{C}$.

Конструктивно усилитель выполнен на отдельной подложке размерами 16×20 мм с последующим соединением с другими элементами стабилизатора на подложке размерами 24×30 мм. Такое исполнение микросхемного источника опорного напряжения делает возможным получить по одной топологии и в одном технологическом цикле различные модификации стабилизаторов напря-

жения положительного или отрицательного знака и максимально упростить регулировку в условиях серийного производства.

Переход к модификациям разного знака по приведенной схеме достигается заменой транзисторов на их эквиваленты *p-n-p*, *n-p-n* типа и обратным включением диодов. При этом полярность питания регулирующего транзистора и опорного источника также должна быть изменена.

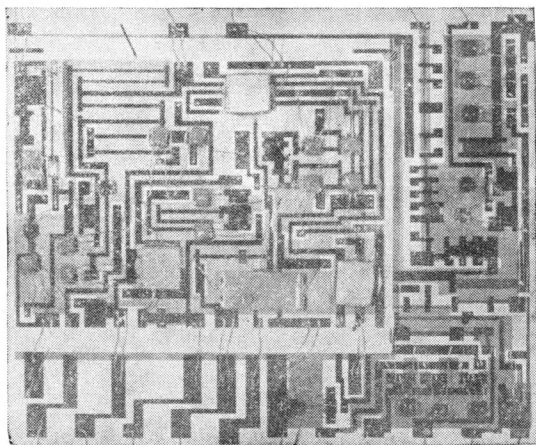


Рис. 2. Конструкция источника эталонного напряжения.
Масштаб 2,3 : 1.

При работе с термокомпенсированным опорным элементом типа Д818Е (лучше КС196) рассматриваемый источник эталонного напряжения позволяет получить следующие технические характеристики:

Выходное напряжение, В	от 1 до 7
Точность установки выходного напряжения, мВ	не хуже 1
Ток нагрузки, мА	0 — 10
Коэффициент стабилизации	более 10 000
Температурный коэффициент напряжения, мВ/°С	0,1
Пределы изменения температуры окружающей среды, °С	— 50 ÷ + 65 °С
Питающие напряжения, В	+ 12,6 ± 5%; — 12,6 ± 5%
Ток, потребляемый усилителем, мА	не более 3
Ток, потребляемый опорным элементом, мА	10

Следует заметить, что наряду с указанным интервалом установочных напряжений могут быть получены напряжения менее 1 В и более 7 В при токе в нагрузке до 30 мА. В этом случае питание регулирующего транзистора желательно выполнять отдельно, не допуская выделения мощности на его коллекторе более 50 мВт. Подключение дополнительного регулирующего транзистора позволяет получать токи нагрузки более 30 мА. При низких номиналах выходных напряжений (до 4 В) и некотором ухудшении параметров допускается снижение напряжений питания усилителя до +6 и —6 В.

ЛИТЕРАТУРА

1. Розанов В. М., Митина И. Л. Компенсационный стабилизатор постоянного напряжения в гибридно-пленочном исполнении. В сб. «Электронная техника в автоматике». Вып. 2. Изд-во «Советское радио», 1971.
2. Павлов Ю. В., Мартыненко Я. Д. Усилитель постоянного тока. Авторское свидетельство № 240752. «Бюллетень изобретений», 1969, № 13.

*А. Г. Калинина, Ю. И. Шишкова,
А. И. Щукин*

УДК 621.375.132:621.382

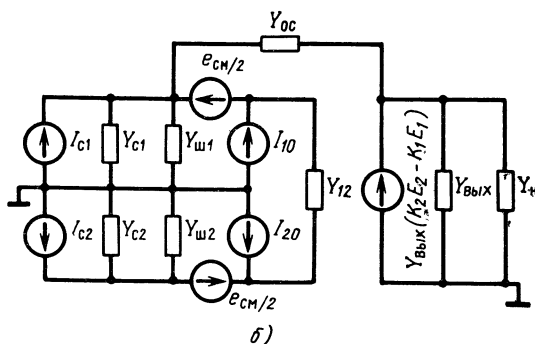
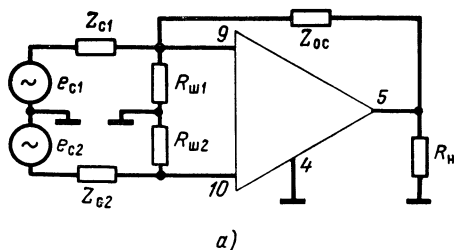
РАСЧЕТ НАПРЯЖЕНИЯ СМЕЩЕНИЯ НУЛЯ РЕШАЮЩИХ УСИЛИТЕЛЕЙ

В операционных усилительных устройствах при отсутствии сигналов на входе, на выходе может действовать так называемое начальное напряжение смещения нуля. В процессе работы это напряжение может изменяться, и если не принять специальных мер, оно может достигнуть значительной величины и внести существенную погрешность в работу операционного устройства.

При разработке операционного усилительного устройства на интегральных микросхемах проектировщик испытывает трудности при оценке и учете этого напряжения по контролируемым параметрам микросхемы. В литературе такая методика не описана. Поэтому в настоящей статье приводится расчет напряжения смещения нуля (как постоянной, так и дрейфовой его составляющих) опе-

рационного усилителя, выполненного на линейных интегральных микросхемах. В качестве исходных используются контролируемые параметры микросхем.

На рисунке представлены принципиальная и эквивалентная схемы включения линейной интегральной микросхемы для наиболее типового применения — операцион-



Принципиальная (а) и эквивалентная (б) схемы включения усилителя.

ного усилителя. На рисунке приняты следующие обозначения:

Z_{oc} , Y_{oc} — сопротивление и проводимость цепи обратной связи соответственно,

Z_{c1} , Y_{c1} , Z_{c2} , Y_{c2} — сопротивления и проводимости источника сигнала входов 1 и 2 соответственно (клеммы 9 и 10);

$R_{ш1}$, $R_{ш2}$, $Y_{ш1}$, $Y_{ш2}$ — внешние сопротивления и соответствующие им проводимости, симметрирующие входы 1 и 2;

R_n — сопротивление нагрузки;

$Y_{\text{вых}}, Y_{\text{н}}$ — проводимости выхода микросхемы и нагрузки усилителя соответственно;

I_{c1}, I_{c2} — токи входных источников сигнала;

K_1, K_2 — коэффициенты передачи напряжения по входам 1 и 2.

Параметры микросхемы, характеризующие начальное напряжение смещения нуля усилителя, представлены эквивалентными параметрами Y_{12}, I_{10}, I_{20} и $e_{\text{см}}$. Напряжение на нагрузке операционного усилителя можно представить следующим выражением:

$$U_{\text{н}} = \frac{-I_1 K_1 \frac{Y_{\text{вых}}}{Y_{\text{н}} Y_1} \frac{1 + \frac{Y_{12}}{Y_2} \frac{K_1 - K_2}{K_1}}{\left[\left(1 + \frac{Y_{12} + Y_{0c}}{Y_1} \right) \left(1 + \frac{Y_{12}}{Y_2} \right) - \frac{Y_{12}^2}{Y_1 Y_2} \right]} + I_2 K_1 \frac{Y_{\text{вых}}}{Y_{\text{н}} Y_2} \frac{\left[\left(1 + \frac{Y_{12} + Y_{0c}}{Y_1} \right) \frac{K_1}{K_2} - \frac{Y_{12}}{Y_1} \right]}{\left[\left(1 + \frac{Y_{12} + Y_{0c}}{Y_1} \right) \left(1 + \frac{Y_{12}}{Y_2} \right) - \frac{Y_{12}^2}{Y_1 Y_2} \right]} + \frac{e_{\text{см}} Y_{0c}}{2 Y_{\text{н}}}}{A_1} \rightarrow \quad (1)$$

где

$$A_1 = 1 + K_1 \frac{Y_{0c}}{Y_1} \frac{Y_{\text{вых}}}{Y_{\text{н}}} \left(1 + \frac{Y_{12}}{Y_2} \frac{K_1 - K_2}{K_1} \right) \times \frac{1}{\left[\left(1 + \frac{Y_{12} + Y_{0c}}{Y_1} \right) \left(1 + \frac{Y_{12}}{Y_2} \right) - \frac{Y_{12}^2}{Y_1 Y_2} \right]}$$

характеризует глубину обратной связи усилителя,

$$I_1 = I_{c1} + I_{10} - \frac{e_{\text{см}}}{2} Y_1; \quad I_2 = I_{c2} + I_{20} + \frac{e_{\text{см}}}{2} Y_2;$$

$$Y_1 = Y_{c1} + Y_{\text{ш1}}; \quad Y_2 = Y_{c2} + Y_{\text{ш2}}.$$

При выводе выражения (1) принято единственное допущение: $K_1 Y_{\text{вых}} \gg Y_{0c}$. Полагая $K_1 = K_2 = K$, выражение для выходного напряжения упростится:

$$U_{\text{н}} = \frac{K \frac{Y_{\text{вых}}}{Y_{\text{н}}} \frac{1}{Y_1} \frac{1}{\left[\left(1 + \frac{Y_{12} + Y_{0c}}{Y_1} \right) \left(1 + \frac{Y_{12}}{Y_2} \right) - \frac{Y_{12}^2}{Y_1 Y_2} \right]} \times \frac{1}{\left[\left(1 + \frac{Y_{12} + Y_{0c}}{Y_1} \right) \left(1 + \frac{Y_{12}}{Y_2} \right) - \frac{Y_{12}^2}{Y_1 Y_2} \right]}}{A_2} \rightarrow$$

$$\rightarrow \frac{\times \left[I_2 \frac{Y_1}{Y_2} \left(1 + \frac{Y_{oc}}{Y_1} \right) - I_1 \right] + \frac{e_{cm} Y_{oc}}{2Y_H}}{1}, \quad (2)$$

где

$$A_2 = 1 + K \frac{Y_{oc}}{Y_1} \frac{Y_{вхх}}{Y_H} \frac{1}{\left[\left(1 + \frac{Y_{12} + Y_{oc}}{Y_1} \right) \left(1 + \frac{Y_{12}}{Y_2} \right) - \frac{Y_{12}^2}{Y_1 Y_2} \right]}.$$

При значительной величине глубины обратной связи, т. е. при $A_2 \gg 1$, напряжение на выходе усилителя определяется приближенным выражением

$$U_H \approx \frac{I_2 \frac{Y_1}{Y_2} \left(1 + \frac{Y_{oc}}{Y_1} \right) - I_1}{Y_{oc}}. \quad (3)$$

Приведенные выражения позволяют определить выходное напряжение в зависимости от воздействия различных факторов.

При отсутствии на входе микросхемы помехи $I_{10} = I_{20} = e_{cm} = 0$ напряжение на выходе будет определено только источниками входных сигналов:

$$U_H = -e_{c1} \frac{R_{oc}}{R_{c1}} + e_{c2} \frac{R_{oc}}{R_{c2}} \frac{R_1}{R_2} \left(1 + \frac{R_1}{R_{oc}} \right), \quad (4)$$

где

$$R_1 = \frac{1}{Y_1} = \frac{R_{c1} R_{m1}}{R_{c1} + R_{m1}}; \quad R_2 = \frac{1}{Y_2} = \frac{R_{c2} R_{m2}}{R_{c2} + R_{m2}}.$$

При отсутствии же входных сигналов напряжение на выходе усилителя будет определено только источниками помехи e_{cm} , I_{10} и I_{20} :

$$U_{H0} = R_{oc} \left[I_{20} \frac{R_2}{R_1} \left(1 + \frac{R_1}{R_{oc}} \right) - I_{10} + \frac{e_{cm}}{R_1} \left(1 + \frac{R_1}{2R_{oc}} \right) \right], \quad (5)$$

В приведенных ниже выражениях эквивалентные параметры микросхемы e_{cm} , I_{10} , I_{20} и Y_{12} могут быть определены через соответствующие контролируемые параметры U_{cm} , $I_{вх1}$, $I_{вх2}$, $\Delta I_{вх}$ и $R_{вх}$:

$$e_{cm} = U_{cm} + R_{п} \Delta I_{вх},$$

$$I_{10} = I_{вх1}, \quad I_{20} = I_{вх2}, \quad Y_{12} = 1/R_{вх},$$

где $U_{\text{см}}$ — напряжение смещения нуля; $I_{\text{вх1}}, I_{\text{вх2}}$ — входные токи по входам 1 и 2 соответственно; $\Delta I_{\text{вх}} = I_{\text{вх2}} - I_{\text{вх1}}$ — разность входных токов; $R_{\text{вх}}$ — входное сопротивление между входами 1 и 2; $R_{\text{и}}$ — внешнее сопротивление, подключаемое на входах микросхемы при измерении напряжения смещения нуля $U_{\text{см}}$.

Тогда выражение (5) можно представить следующим образом:

$$U_{\text{н0}} = K_{\text{оc}} U_{\text{эКВ}}, \quad (6)$$

где $K_{\text{оc}} = R_{\text{оc}}/R_{\text{с1}}$ — коэффициент передачи усилителя с обратной связью, и

$$U_{\text{эКВ}} = U_{\text{см}} \left(1 + \frac{R_{\text{с1}}}{R_{\text{ш1}}} \right) \left(1 + \frac{R_1}{2R_{\text{оc}}} \right) + \Delta I_{\text{вх}} R_{\text{с1}} \left(1 + \frac{R_{\text{и}}}{R_1} \right) + I_{\text{вх2}} R_{\text{с1}} \left(\delta R + \frac{R_2}{R_{\text{оc}}} \right) \quad (7)$$

— эквивалентное напряжение смещения нуля, приведенное ко входу усилителя. Здесь $\delta R = (R_2 - R_1)/R_1$.

Составляющие напряжения смещения нуля в выражении (7) независимы и могут иметь различные знаки. При $R_1 \ll R_{\text{оc}}$ и $R_{\text{и}} \ll R_1$ выражение (7) принимает вид

$$U_{\text{эКВ}} = U_{\text{см}} \left(1 + \frac{R_{\text{с1}}}{R_{\text{ш1}}} \right) + \Delta I_{\text{вх}} R_{\text{с1}} + I_{\text{вх2}} R_{\text{с1}} \delta R. \quad (8)$$

Рассмотрим более детально выражение (7). При отсутствии шунтирующего сопротивления на входе усилителя ($R_{\text{ш1}} = \infty$) и $R_1 \ll R_{\text{оc}}$ первая составляющая (I) напряжения смещения нуля

$$U_{\text{эКВ}}(\text{I}) = U_{\text{см}} \left(1 + \frac{R_{\text{с1}}}{R_{\text{ш1}}} \right) \left(1 + \frac{R_1}{2R_{\text{оc}}} \right) \approx U_{\text{см}}.$$

Однако при $R_{\text{с1}}/R_{\text{ш2}} = 10$ это напряжение $U_{\text{эКВ}}(\text{I})$ будет равно $11 U_{\text{см}}$. И если принять, что $R_1/R_{\text{оc}} \approx 1$, это напряжение увеличится до $16,5 U_{\text{см}}$.

Максимальное значение напряжения на выходе усилителя, вызванное напряжением $U_{\text{эКВ}}(\text{I})$ при $U_{\text{см макс}} = 10 \text{ мВ}$, может составить

$$U_{\text{н0}}(\text{I}) = K_{\text{оc}} U_{\text{см}} \left(1 + \frac{R_{\text{с1}}}{R_{\text{ш1}}} \right) \left(1 + \frac{R_1}{2R_{\text{оc}}} \right) = K_{\text{оc}} \cdot 10 \cdot 10^{-3} \left(1 + \frac{10}{1} \right) \left(1 + \frac{1}{2} \right) \approx K_{\text{оc}} \cdot 165 \cdot 10^{-3} \text{ В},$$

которое уже при $K_{\text{оc}} \approx 50$ выведет рабочую точку усилителя в режим насыщения по выходу.

Для большинства случаев применения операционных усилителей справедливо $R_{c1}R_{ш1}/(R_{c1}+R_{ш1}) \gg R_{и}$, тогда вторая составляющая $U_{эКВ}$ (II) напряжения смещения нуля выражения (7) будет равна $U_{эКВ}$ (II) $= \Delta I_{вх} R_{c1}$.

Однако в некоторых частных применениях операционных усилителей сомножитель $(1+R_{и}/R_1)$ может отличаться от единицы и его следует учитывать.

Максимальное значение напряжения на выходе усилителя, вызванное второй составляющей напряжения $U_{эКВ}$ (II) при $\Delta I_{вх \text{ макс}} = 1,5$ мкА, равно $U_{н0}$ (II) $= R_{oc} \times \times 1,5 \cdot 10^{-6}$ В, которое при $R_{oc} = 100$ кОм может составить 0,15 В.

Напряжение смещения нуля на выходе усилителя, вносимое третьей составляющей выражения (7), при выполнении условия симметрии схемы включения усилителя по входам (R_2 должно быть равно $R_1 R_{oc}/(R_1 + R_{oc})$) будет равно нулю. Эта симметрия часто обеспечивается включением шунтирующих сопротивлений $R_{ш1}$ и $R_{ш2}$.

Однако при нарушении условий симметрии усилителя по входам при $R_{oc} = 100$ кОм, $I_{вх2} = 5$ мкА и $\delta R + + R_2/R_{oc} = 0,1$ на выходе усилителя появится напряжение

$$\begin{aligned} U_{н0} \text{ (III)} &= R_{oc} I_{вх2} (\delta R + R_2/R_{oc}) = \\ &= 100 \cdot 10^3 \cdot 5 \cdot 10^{-6} \cdot 0,1 \approx 0,05 \text{ В.} \end{aligned}$$

Начальное напряжение смещения нуля усилителя обычно компенсируют специальной схемой. Переменная (дрейфовая) часть напряжения смещения нуля не может быть скомпенсирована и должна учитываться при проектировании усилителя.

При изменении условий применения усилителя, например при изменении температуры окружающей среды, исходные параметры микросхемы $U_{см}$, $I_{вх}$, $\Delta I_{вх}$ могут измениться. Так, для операционного усилителя, выполненного на интегральных микросхемах, с параметрами в нормальных условиях $K = 2\,000 \div 10\,000$, $U_{см \text{ макс}} = \pm 10$ мВ, $I_{вх} = 8$ мкА, $\Delta I_{вх} = \pm 1,5$ мкА соответствующие максимальные изменения на 1° составляют: $\Delta U_{см} = 20$ мкВ, $\Delta I_{вх} = \pm 60$ нА, $\Delta(\Delta I_{вх}) = \pm 60$ нА.

При обеспечении условия симметрии усилителя по входам $(\delta R + R_2/R_{oc}) = 0$ дрейф уровня входного тока $I_{вх}$ не будет оказывать влияния на выходное напряжение.

Приведенные выражения (6) и (7) позволяют оценить дрейф выходного напряжения усилителя по изменениям исходных параметров микросхемы. Так, при изменении температуры окружающей среды на 50°C изменения параметров микросхемы будут следующими:

$$\Delta U_{\text{см}} = \frac{\Delta U_{\text{см}}}{\Delta T} \Delta t = 20 \left[\frac{\text{мкВ}}{\text{град}} \right] \cdot 50 [\text{град}] = 1 \text{ мВ},$$

$$\Delta (I_{\text{вх}}) = \frac{\Delta (I_{\text{вх}})}{\Delta T} \Delta t = 60 \left[\frac{\text{нА}}{\text{град}} \right] \cdot 50 [\text{град}] = 3 \text{ нА},$$

$$\Delta (I_{\text{вх}}) = \frac{\Delta (I_{\text{вх}})}{\Delta T} \Delta t = 60 \left[\frac{\text{нА}}{\text{град}} \right] \cdot 50 [\text{град}] = 3 \text{ нА}.$$

Для $R_{\text{ос}} = 100 \text{ кОм}$, $R_{\text{с1}} = R_{\text{с2}} = 10 \text{ кОм}$, $R_{\text{ш1}} = R_{\text{ш2}} = 1 \text{ кОм}$, пренебрегая дрейфом сопротивлений, максимальное значение дрейфа выходного напряжения усилителя составит

$$\begin{aligned} \Delta U_{\text{но макс}} = & \frac{R_{\text{ос}}}{R_{\text{с1}}} \left[\Delta U_{\text{см макс}} \left(1 + \frac{R_{\text{с1}}}{R_{\text{ш1}}} \right) \left(1 + \frac{R_1}{2R_{\text{ос}}} \right) + \right. \\ & + \Delta (I_{\text{вх макс}}) R_{\text{с1}} \left(1 + \frac{R_{\text{ш}}}{R_1} \right) + \Delta (I_{\text{вх макс}}) R_{\text{с1}} \times \\ & \times \left(\delta R + \frac{R_2}{R_{\text{ос}}} \right) \left. \right] = \frac{100 \cdot 10^3}{10 \cdot 10^3} \left[1 \cdot 10^{-3} \left(1 + \frac{10 \cdot 10^3}{1 \cdot 10^3} \right) \times \right. \\ & \times \left(1 + \frac{833}{2 \cdot 100 \cdot 10^3} \right) + 3 \cdot 10^{-6} \cdot 10 \cdot 10^3 \left(1 + \frac{75}{833} \right) + \\ & \left. + 3 \cdot 10^{-6} \cdot 10 \cdot 10^3 \left(0 + \frac{833}{100 \cdot 10^3} \right) \right] \approx 0,71 \text{ В}. \end{aligned}$$

Если полученное значение дрейфа выходного напряжения недопустимо, то пересматривают параметры усилителя $K_{\text{ос}}$, $R_{\text{ос}}$, $R_{\text{с1}}$, $R_{\text{ш1}}$. Так при уменьшении $R_{\text{ос}}$ и $R_{\text{с1}}$ до 50 и 5 кОм соответственно максимальное значение дрейфа выходного напряжения не будет превышать 0,36 В. При этом известными методами [1, 2] можно обеспечить необходимую глубину обратной связи и требуемую стабильность коэффициента передачи.

Таким образом, приведенные выше выражения позволяют оценить как постоянную, так и дрейфовую составляющие напряжения смещения нуля операционного усилителя.

ЛИТЕРАТУРА

1. «Операционные устройства ЭВМ и автоматики». Под ред. Д. А. Лисичкина. Изд-во «Советское радио», 1971.
2. Щукин А. И. Статический расчет усилителей с обратной связью. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 3. Изд-во «Советское радио», 1972.

С. С. Букреев

УДК 621.375.132:621.382

СТАТИЧЕСКИЙ РАСЧЕТ ИНТЕГРАЛЬНО-ГИБРИДНЫХ УСИЛИТЕЛЕЙ НИЗКОЙ ЧАСТОТЫ

Стабилизация режима каскадов интегрально-гибридных УНЧ отрицательной обратной связью. Интегрально-гибридные УНЧ включают в себя предварительный усилитель в виде ИС и выходную часть в виде интегрально-гибридной схемы. Первая часть работает в классе А, вторая, как правило, в классе В. В интегрально-гибридных УНЧ «элементарной» ячейкой является интегральный УПТ, режим которого задан и в какой-то мере стабилизирован. Дальнейшие изменения режима могут быть вызваны условиями применения усилителя.

Как и в схемах, на дискретных элементах наиболее универсальным средством стабилизации режима является отрицательная обратная связь (ООС).

По схеме включения во входную цепь интегрального УПТ ООС параллельная, если цепь ОС и источник смещения ($E_{см}$) включены на один и тот же вход усилителя, имеющего симметричную входную цепь. Если они включены на различные входы, то ООС будет последовательной. ООС может быть местной, если охватывает одну ИС, или общей, если охватывает несколько ИС или весь усилитель (рис. 1). Местная ООС применяется, если ИС связаны комплексными цепями и не влияют на режим работы друг друга. Общая ООС применяется при непосредственной связи ИС. Сравнение местной и общей ООС можно провести по глубине ООС и по коли-

честву и габаритам исполнительных дискретных элементов.

Если УНЧ состоит из нескольких ИС, то стабилизация режима местной ООС требуется разная. В первом интегральном УПТ глубина ООС может быть небольшой, так как выходное напряжение мало. Следовательно, изменения режима не приведут к искажению этого напряжения. Наиболее жесткие требования предъявляются к стабилизации режима последней ИС в предварительном усилителе, так как ее максимальное выходное

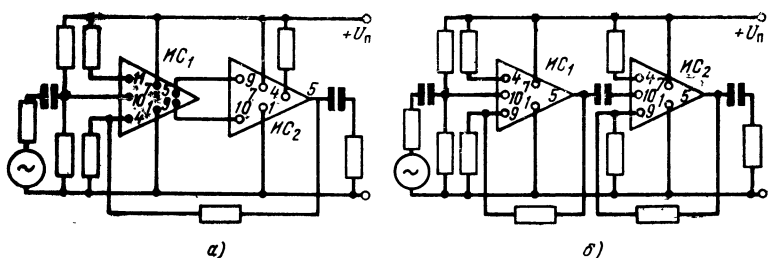


Рис. 1. Структурная схема усилителя с общей (а) и местной (б) ООС.

напряжение близко к предельному, и изменения режима ИС могут вызвать его искажения. При определенных условиях потребность в местной ООС для стабилизации режима может отпасть или выявиться лишь для последней ИС. При непосредственной связи ИС общая ООС для стабилизации режима необходима всегда, так как дрейф первых ИС усиливается последующими и может вызвать недопустимые изменения режима последней ИС. При одинаковом приведенном дрейфе ИС и одинаковых требованиях к изменениям выходного напряжения предварительного усилителя коэффициент передачи цепи ОС в последней ИС усилителя с местными ОС остается неизменным в усилителе с общей ООС.

Количество элементов в усилителе с местными или общей ООС следует определять, учитывая влияние этих цепей на коэффициент усиления по переменному току K_{\sim} . В интегральных УПТ он зависит от того, применен ли в цепи стабилизации режима фильтр низких частот. При отсутствии фильтра K_{\sim} подавляется в той же мере, что и коэффициент усиления по постоянному току K . Поэтому один и тот же коэффициент усиления предва-

рительного усилителя может быть получен различными способами. В связи с этим можно считать, что включение конденсатора C_{oc} эквивалентно увеличению коэффициента усиления усилителя в K_{\sim}/S_u раз. Чем лучше стабилизирован режим, тем больше увеличивается усиление при введении C_{oc} .

Объем УНЧ складывается из объемов интегральных УПТ и дополнительных дискретных деталей. В интегрально-гибридных УНЧ особенно резок контраст между размерами усилительных элементов и реактивных элементов цепей связи. Так, объем интегрального УПТ 1УТ401 составляет 238 мм³, объем конденсаторов К-53 на напряжение 6 В составляет при емкости 100 мкФ — 650 мм³, 10 мкФ — 132 мм³, 3,3 мкФ — 68 мм³, что от объема 1УТ401 соответственно составляет 2,7; 0,56; 0,25. Сокращение количества конденсаторов в цепях связи и уменьшение их емкостей, а также устранение трансформаторов позволяет существенно уменьшить габариты и вес интегрально-гибридных УНЧ. Но в этих усилителях желательно воздерживаться не только от применения реактивных, но и вообще от любых дополнительных дискретных элементов, так как даже маломощный дискретный резистор с учетом размеров его контактных соединений в схеме имеет соизмеримые с ИС размеры (объем резистора ОМЛТ 0,125 Вт составляет примерно $1/7$ от объема 1УТ401).

Оценить объем предварительного усилителя можно следующим образом. Объем деталей (без учета контактных соединений в монтажной схеме) усилителя (рис. 1), в котором режим стабилизируется резистивной цепью ОС (при питании усилителя от одного источника) равен $V_y + V_{cp} + 5V_R$. Если цепь ОС содержит фильтр низких частот, то объем усилителя будет определяться выражением $V_y + V_{cp} + V_{Coc} + 6V_R$ (здесь V_y , V_R , V_{cp} , V_{Coc} — соответственно объемы интегрального УПТ, резисторов, разделительного конденсатора, конденсатора C_{oc}). Считая, что n интегральных УПТ с резистивной ОС, имеющих коэффициент $K_{oc} = S_u$, вместе обеспечивают коэффициент усиления K_{\sim} такой же, как и один интегральный УПТ с комплексной цепью ОС, получим следующее неравенство:

$$\frac{1g K}{1g S_u} \geq 1 + \frac{V_R + V_{Coc}}{V_y + V_{cp} + 5V_R}. \quad (1)$$

Если неравенство (1) выполняется, то меньшим объемом будет обладать УПТ с комплексной цепью ОС, в противном случае выгоднее применение нескольких усилителей с резистивной ОС. (Пример: $K_{\sim} = 2 \cdot 10^3$, $K_{ос} = S_u = 10$, $C_{ос} = 10$ мкФ, $C_p = 3,3$ мкФ, усилитель 1УТ401, конденсаторы К-53, резисторы ОМЛТ 0,125 Вт. Из (1) $3,3 \geq 1,35$, т. е. один УПТ с фильтром в цепи ОС имеет меньшие размеры, чем три УПТ с резистивной ООС).

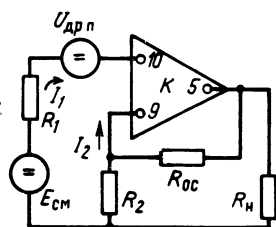


Рис. 2. Эквивалентная схема интегрального УПТ для расчета цепей смещения и стабилизации.

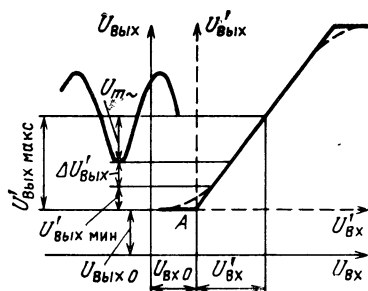


Рис. 3. Характеристика вход—выход интегрального УПТ при питании от одного источника напряжения.

Определение возможных изменений выходного напряжения интегрального УПТ. Обычно интегральные УПТ, имеющие в качестве первого каскада дифференциально-балансную схему с источником тока в общей цепи эмиттеров, требуют двух последовательно включенных источников питания. В усилителях переменного тока можно отказаться от такой схемы питания интегрального УПТ, подключив его к одному источнику питания, э. д. с. которого в этом случае должна равняться сумме э. д. с. источников, указанных в паспорте. Для анализа стабильности режима интегрального УПТ принята схема с одним источником питания (рис. 2), характеристика вход—выход которого для этого случая показана на рис. 3. ООС, стабилизирующая режим, включена на вход усилителя последовательно. При анализе считалось, что оси координат характеристики вход—выход перенесены в точку А, от которой ведется отсчет всех напряжений (отмеченных знаком '). Смещение координат на $U_{вх0}$ и $U_{вых0}$ учтено в расчетных выражениях для элементов цепей смещения и ООС.

При анализе считалось, что $K = \text{const}$ (характеристика вход — выход линейна), $R_{oc} \gg R_{вн} \| R_{вых}$, $R_{вн} \gg R_1(R_2)$. В этом случае входное напряжение можно записать в следующем виде:

$$U = E_{см} - U_{oc} + R_1 I_1 - R_2 I_2 - U_{дрп}, \quad (2)$$

где U_{oc} — напряжение ОС; $U_{дрп}$ — напряжение дрейфа, приведенного ко входу УПТ; I_1, I_2 — входные токи интегрального УПТ; U — напряжение между входами УПТ.

Считая, что $U = U'_{вых}/K$, а $U_{oc} = U_{вых}(R_2/R_2 + R_{oc})$, получаем

$$U'_{вых} = \frac{K(R_{oc} + R_2)}{R_{oc} + (K+1)R_2} \left(E_{см} + U_{дрп} + R_1 I_1 - R_2 I_2 + \frac{R_2 U_{внх0}}{R_2 + R_{oc}} \right). \quad (3)$$

Приняв в качестве независимых (в первом приближении) переменных $E_{см}$, $U_{дрп}$, I_1 , I_2 , K , $U_{внх0}$ можно определить относительное изменение выходного напряжения при изменении указанных параметров

$$\delta U'_{вых} = \frac{K(R_{oc} + R_2)}{R_{oc} + (K+1)R_2} \left[\frac{1}{K} \frac{\Delta K}{K} + \frac{\Delta E_{см} + U_{дрп}}{U'_{внх}} + \frac{R_1 \Delta I_1 - R_2 \Delta I_2}{U'_{внх}} + \frac{R_2}{R_1 + R_{oc}} \frac{\Delta U_{внх0}}{U'_{внх}} \right]. \quad (4)$$

Если воспользоваться обозначениями, введенными в [5] при анализе стабильности режима отдельного усилительного каскада, то

$$S_u = \frac{K(R_{oc} + R_2)}{R_{oc} + (K+1)R_2}, \quad (5)$$

$$A = \frac{1}{K} \frac{\Delta K}{K} + \frac{\Delta E_{см} + U_{дрп}}{U'_{внх}} + \frac{R_1 \Delta I_1 - R_2 \Delta I_2}{U'_{внх}} + \frac{R_2}{R_1 + R_{oc}} \cdot \frac{\Delta U_{внх0}}{U'_{внх}}. \quad (6)$$

(S_u — коэффициент нестабильности выходного напряжения; A — коэффициент вариаций) и тогда получим

$$\delta U'_{вых} = S_u A. \quad (7)$$

Коэффициент S_u может изменяться в широких пределах при изменении сопротивлений R_2 и R_{oc} . При $R_{oc} = \infty$ или $R_2 = 0$, что соответствует отсутствию ООС, стабилизирующей режим УПТ, $S_u = K$. При $R_{oc} = 0$ или $R_2 = \infty$, что соответствует максимальной глубине ООС,

$\dot{S}_u = 1$. По своей сущности коэффициент неустойчивости выходного напряжения является коэффициентом усиления охваченного ООС УПТ.

Действительно,

$$S_u = \frac{K(R_2 + R_{oc})}{R_{oc} + (K+1)R_2} = \frac{K}{\frac{R_{oc} + R_2}{R_{oc} + R_2} + \frac{KR_2}{R_{oc} + R_2}} = \frac{K}{1 + K\beta}.$$

Поэтому чем меньше S_u , т. е. чем меньше коэффициент усиления УПТ по постоянному току, тем меньше изменения выходного напряжения при появлении возмущений на его входе. Если учесть входное ($R_{вх}$) и выходное ($R_{вых}$) сопротивления интегрального УПТ, то выражение для S_u примет следующий вид:

$$S_u = \frac{K[R_2 R_{вх}(R_H + R_{вых}) + R_{oc}(R_2 + R_{вх})(R_H + R_{вых}) + R_H R_{вых}(R_2 + R_{вх}) + R_H R_{вых}(R_2 + R_{вх})]}{R_{oc}(R_2 + R_{вх})(R_H + R_{вых}) + R_H R_{вых}(R_2 + R_{вх}) + (K+1)R_2 R_{вх}(R_H + R_{вых})} \rightarrow \quad (8)$$

Коэффициент вариаций A является записанным в относительной форме (по отношению к выходному напряжению усилителя) входным сигналом УПТ по постоянному току. Удельный вес членов этого выражения неодинаков. Наибольшее влияние на величину A оказывает изменение э. д. с. источника смещения и приведенный ко входу дрейф выходного напряжения, наименьшее — изменения коэффициента усиления УПТ. Для уменьшения влияния члена $\frac{\Delta E_{см} + U_{дрп}}{U'_{вых}}$ на величину A

желательно $E_{см}$ получать от источника стабилизированного напряжения.

Определение допустимых изменений выходного напряжения интегрального УПТ. Предельное соотношение между максимально возможным выходным напряжением и амплитудой усиленного сигнала в интегральном УПТ имеет следующий вид (рис. 3): $U_{вых макс} = U_{m\sim}$. Однако в реальном УПТ такого соотношения

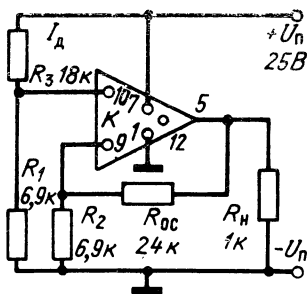


Рис. 4. Принципиальная схема цепей смещения интегрального УПТ.

добиться невозможно, так как выходная характеристика УПТ нелинейна, т. е. $U'_{\text{вых макс}}$ должно быть на величину $U'_{\text{вых мин}}$ больше $U_{m\sim}$. Далее выходное напряжение УПТ подвержено дрейфу. Если это не будет учтено, то при изменении внешних условий (прежде всего температуры окружающей усилитель среды), рабочая точка на выходной характеристике УПТ сместится на величину $\Delta U'_{\text{вых}}$, что приведет к искажению усиливаемого переменного сигнала. Поэтому должно выполняться следующее соотношение между $U_{m\sim}$ и $U'_{\text{вых макс}}$:

$$U'_{\text{вых макс}} = U_{m\sim} + U'_{\text{вых мин}} + \Delta U'_{\text{вых}}. \quad (9)$$

Величины $U'_{\text{вых макс}}$ и $U'_{\text{вых мин}}$ определяются из справочных характеристик УПТ, а напряжение $U_{m\sim}$ известно из характеристик нагрузки. Выражение (9) может быть использовано для определения величины

$$\Delta U'_{\text{вых}} = U'_{\text{вых макс}} - U'_{\text{вых мин}} - U_{m\sim}, \quad (10)$$

что при известном напряжении $U'_{\text{вых макс}}$ позволяет определить относительное изменение выходного напряжения:

$$\delta U'_{\text{вых}} = \Delta U'_{\text{вых}} / U'_{\text{вых макс}}. \quad (11)$$

Расчет элементов цепей смещения и стабилизации режима интегрального УПТ. При формировании цепи смещения от источника питания (рис. 4) сопротивления делителя можно определить, если принять, что ток через него должен быть в q раз больше входного тока УПТ:

$$I_{\text{дел}} = q I_{\text{вх}}, \quad (12)$$

где q можно выбирать в пределах $q = 5 \div 10^2$. Некоторые условия на выбор этого коэффициента могут налагаться при комплексном методе расчета УНЧ с общей ООС по переменному току, составной частью которого является рассматриваемый УПТ. Тогда

$$R_1 = E_{\text{см}} / I_{\text{дел}}, \quad (13)$$

$$R_3 = (U_{\text{п}} - E_{\text{см}}) / I_{\text{дел}}, \quad (14)$$

где

$$E_{\text{см}} = U_{\text{вх0}} + \frac{U'_{\text{вых макс}}}{S_u}, \quad S_u = \frac{\delta U'_{\text{вых}}}{A}, \quad (15)$$

$$A \approx \frac{\Delta E_{\text{см}} + U_{\text{др п}}}{U'_{\text{вх}}} + \frac{\Delta U_{\text{вх0}}}{U'_{\text{вх}}} + \frac{\Delta K}{K^2} + \\ + \left(\frac{U_{\text{вх0}}}{qI_{\text{вх}} U'_{\text{вх}}} + \frac{1}{qI_{\text{вх}}} \right) (\Delta I_1 - \Delta I_2). \quad (16)$$

В этом выражении

$$\Delta E_{\text{см}} = \delta E_{\text{см}} (U_{\text{вх0}} + U'_{\text{вых макс}}), \quad (17)$$

что справедливо для $S_u = 1$. Для $S_u > 1$ расчет по выражению (17) несколько завышает изменения напряжения источника смещения по сравнению с действительным, что ведет к некоторому уменьшению S_u и улучшению стабильности режима УПТ.

С сопротивлением R_1 связана зависимость изменений выходного напряжения УПТ от изменения разности входных токов, т. е. сопротивление R_1 влияет на коэффициент A . При большом сопротивлении R_1 коэффициент вариаций A может оказаться довольно большим, что приведет к нежелательному уменьшению S_u . Если цепь ОС не содержит $C_{\text{ос}}$, то коэффициент $K_{\text{с}}$, равный S_u , будет занижен. Если цепь ОС содержит $C_{\text{ос}}$, то малое значение R_1 ведет к уменьшению сопротивления $R_{\text{ос}}$ и, следовательно, к увеличению $C_{\text{ос}}$. Сопротивления R_1 и R_2 следует выбирать одинаковыми, чтобы не усиливать влияние $\Delta I_{\text{вх}}$ на A и S_u .

По известным S_u и R_2 можно рассчитать сопротивление $R_{\text{ос}}$ из следующего выражения:

$$[R_{\text{ос}} = \frac{S_u + K(S_u - 1)}{K - S_u} R_2.$$

При условиях $K \gg S_u$ и $K \gg 1$ выражение можно упростить:

$$R_{\text{ос}} \approx (S_u - 1) R_2. \quad (18)$$

Выражение (18) определяет $R_{\text{ос}}$ из условия требуемой стабильности режима. Но из условия обеспечения необходимого режима усилителя $R_{\text{ос}}$ не должно превышать значения, полученного из выражения

$$R_{\text{ос}} = \frac{S_u - 1}{S_u} \frac{U'_{\text{вх}}}{qI_{\text{вх}}} + \frac{U_{\text{вх0}} - U_{\text{вх}}}{qI_{\text{вх}}}. \quad (19)$$

Для реализации принимается меньшее значение $R_{\text{ос}}$.

Устойчивость интегрального УПТ при стабилизации режима ООС. В отличие от отдельных каскадов расчет цепи стабилизации УПТ не может быть ограничен только рассмотрением его статического режима, так как при глубокой ООС усилитель может возбудиться. Неотъемлемой частью расчета стабильности режима интегрального УПТ является расчет его устойчивости.

Для анализа устойчивости интегрального УПТ удобен критерий Найквиста применительно к логарифмическим амплитудно-частотным характеристикам (ЛАХ). Частотные свойства интегральных УПТ позволяют рассматривать раздельно ЛАХ для области низких и высоких частот.

Рассмотрим область низких частот. При резистивной цепи ОС частотные свойства интегрального УПТ определяются комплексной цепью связи на входе усилителя. Возбуждение такого усилителя в области низких частот исключено. Поэтому при статическом расчете УПТ нет необходимости как-то оговаривать емкость разделительного конденсатора. Ее выбор производится при формировании желаемой ЛАХ петлевого усиления (ЛАХ $K\beta_{\sim}$) всего усилителя с общей ООС по переменному току.

Если в цепь ОС включен конденсатор $C_{ос}$, то при наличии других комплексных цепей (на входе и выходе УПТ) потенциально создается возможность возбуждения усилителя. Следовательно, выбор этих конденсаторов должен быть связан с расчетом устойчивости УПТ. Этот расчет довольно сложен, так как определяются емкости трех взаимосвязанных цепей. Если на выходе интегрального УПТ имеется каскад с ОК, то расчет можно упростить, исключив из рассмотрения конденсатор выходной цепи [2]. Кроме того, если цепь ОС, стабилизирующая режим, включена последовательно с источником входного сигнала, то в большинстве случаев можно не учитывать и конденсатор $C_{вх}$ (при $R_{вх} \gg R_1 = R_2$). В итоге УПТ сохраняет устойчивость при любом сочетании емкостей конденсаторов $C_{вх}$, $C_{вых}$ и $C_{ос}$. Выбор этих емкостей подчинен формированию желаемой ЛАХ $K\beta_{\sim}$ всего усилителя.

Рассмотрим область высоких частот. Возбуждение УПТ в этой области частот может произойти как за счет внешней, так и за счет паразитной ОС. Устранить это возбуждение можно теми же (апериодическими и форсирующими) цепями коррекции, которые применя-

лись для этих целей в усилителях на дискретных элементах [1, 6]. Обычно в УНЧ нет необходимости расширять полосу рабочих частот интегральных УПТ, поэтому основная коррекция выполняется аperiodически-

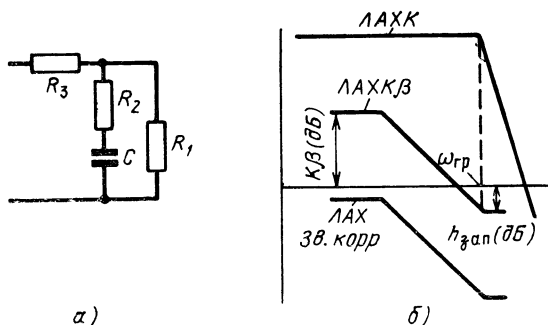


Рис. 5. Принципиальная схема цепи высокочастотной коррекции (а) и ЛАХ интегрального УПТ (б).

ми звеньями (рис. 5), включенными в прямой тракт усиления УПТ (точка 12, рис. 4). Передаточная функция звена имеет вид

$$W(p) = G_0 \frac{T_1 p + 1}{T_2 p + 1}, \quad (20)$$

где R_1 , R_2 — входное и выходное сопротивление цепей, между которыми включено звено коррекции;

$$T_1 = R_2 C, \quad (21)$$

$$T_2 = \left(R_2 + \frac{R_1 R_3}{R_1 + R_3} \right) C. \quad (22)$$

Сопротивление R_2 определяется соотношением

$$R_2 = \frac{T_1}{T_2 - T_1} \frac{R_1 R_3}{R_1 + R_3}. \quad (23)$$

Если звено коррекции включено перед каскадом с ОК, то сопротивление R_1 можно из рассмотрения исключить, принимая $R_1 \gg R_2$ и $R_1 \gg R_3$. В этом случае выражение (23) принимает вид

$$R_2 = \frac{T_1}{T_2 - T_1} R_3. \quad (24)$$

Емкость конденсатора этой корректирующей цепи определяется из выражения

$$C = T_1/R_2. \quad (25)$$

Эта коррекция необходима при введении в УПТ ООС по постоянному току для стабилизации режима. При формировании ЛАХ $K\beta_{\sim}$ всего усилителя переменного тока может потребоваться изменение частотной характеристики этого звена. Произвольное изменение может привести к возбуждению УПТ. Определить границу допустимого изменения емкости корректирующего конденсатора, в пределах которой УПТ сохранит устойчивость (рис. 5,б), можно из следующего выражения:

$$C = \frac{K\beta h_{\text{зап}}}{R_2 \omega_{\text{гр}}}, \quad (26)$$

где $\omega_{\text{гр}}$ — граничная частота усиления интегрального УПТ; $h_{\text{зап}}$ — запас устойчивости по амплитуде (1,6—2,5); $K\beta$ — глубина ОС, стабилизирующей режим. При дальнейших расчетах усилителя емкость C может быть только увеличена.

ЛИТЕРАТУРА

1. Букреев С. С. Синтез низкочастотных цепей коррекции на минимум суммарной емкости. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 1. Изд-во «Советское радио», 1969.
2. Букреев С. С., Конев Ю. И., Малышков Г. М. Интегральные УПТ в усилителях переменного тока. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 2. Изд-во «Советское радио», 1971.
3. Букреев С. С. Частотные свойства усилителей с гальваническими связями. Там же.
4. Букреев С. С. Некоторые особенности проектирования усилителей переменного тока с общей ООС на интегральных схемах. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 3. Изд-во «Советское радио», 1972.
5. Конев Ю. И. Полупроводниковые триоды в автоматике. Изд-во «Советское радио», 1960.
6. «Транзисторные схемы автоматического управления. Проектирование и расчет». Под ред. Ю. И. Конева. Изд-во «Советское радио», 1967.
7. Конев Ю. И. Сравнительный анализ цепей обратной связи в транзисторных каскадах и усилителях переменного тока. В сб. «Электронная техника в автоматике». Вып. 1. Изд-во «Советское радио», 1969.
8. Линн Д., Майер Ч., Гамильтон Д. Анализ и расчет интегральных схем. Ч. 1. Пер. с англ., под ред. Б. И. Ермолаева и П. И. Завалишина. Изд-во «Мир», 1969.

ИНТЕГРАЛЬНО-ГИБРИДНЫЕ УСИЛИТЕЛИ НИЗКОЙ ЧАСТОТЫ

Выпускаемые в настоящее время интегральные УПТ с успехом могут использоваться в усилителях низкой частоты (УНЧ). Дополненные некоторыми дискретными деталями, эти усилители, в основном, выполняют роль предварительных усилителей. Различным сочетанием включений интегральных УПТ можно получить коэффициент усиления по напряжению для переменного сигнала (K) от 20 до 10^6 с почти «плавным» изменением K . Примерный ряд предварительных усилителей может выглядеть следующим образом: 1УТ221 $K=20$; 1УТ401 (с обратной связью или без нее) $K=10 \div 2 \cdot 10^3$; 1УТ221+1УТ401 (с обратной связью или без нее) $K=10^3 \div 5 \cdot 10^4$; 1УТ401+1УТ401 (с обратной связью или без нее) $K=10^3 \div 10^6$. Необходимая стабилизация режима интегрального предварительного усилителя достигается за счет введения отрицательной обратной связи (ООС), причем цепь ОС обычно содержит фильтр низких частот, исключающий уменьшение K .

При применении интегральных УПТ в усилителях переменного тока возможно использование двух структур. В первом варианте ООС, стабилизирующая режим, используется и для изменения параметров усилителя по переменному току. В этом случае в цепи ОС отсутствует фильтр низких частот. Во втором варианте применяются две цепи ОС. Одна для стабилизации режима, вторая для изменения параметров усилителя по переменному току. Это оправдывается возможностью получения большего усиления, так как обычно глубина ОС, необходимая для стабилизации режима, больше, чем глубина ОС по переменному току. Причем цепь ОС, стабилизирующая режим, должна содержать конденсатор $C_{ос}$, а вторая цепь ОС обычно может быть выполнена резистивной.

Примерами разработки УНЧ на основе интегральных УПТ являются следующие схемы.

На рис. 1 показана схема маломощного интегрального УНЧ, в котором использованы интегральные УПТ 1УТ221 и 1УТ401. Симметричный выход первого и симметричный вход второго позволили соединить их непосредственно без дополнительных элементов. Режим стабилизирован общей для двух УПТ цепью ОС. Изменение выходного напряжения не превышает 0,5 В. Коэффициент усиления при наличии $C_{ос}$ равен $5 \cdot 10^4$, а без $C_{ос}$ — около 10^3 . Выходная мощность усилителя без повторителя равна выходной мощности 1УТ401, добавление повторителя увеличивает ее примерно в 10—15 раз (до 80 мВт). На статический режим усилителя подключение повторителя влияния не оказывает.

На рис. 2 показана схема маломощного усилителя на основе двух 1УТ401. Связь с источником сигнала, нагрузкой и между ИС — конденсаторная. Режим каждой интегральной схемы стабилизирован своей цепью ОС. Совместная работа этих УПТ допускает различную степень стабилизации выходного напряжения. В первом

УПТ изменения выходного напряжения получены в пределах $1 \div 1,5$ В, во втором — не более 0,5 В. Более жесткая стабилизация режима вызвана необходимостью получения возможно большей амплитуды переменного напряжения на выходе УНЧ. Выходная мощность усилителя около 80 мВт. При наличии C_o с величина K равна примерно $2 \cdot 10^5$. Если усилитель применяется как законченный УНЧ, то для изменения параметров усилителя по переменному току необходима общая ООС, охватывающая весь усилитель, включая нагрузку.

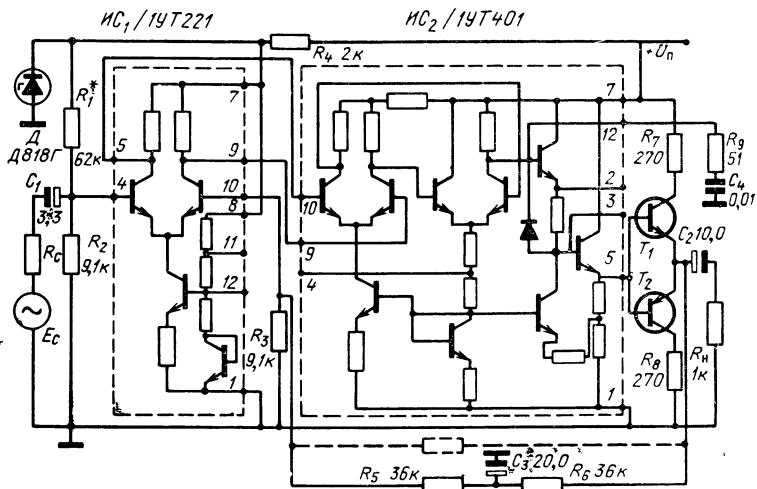


Рис. 1. Маломощный УНЧ на интегральных УПТ типа 19Т221 и 19Т401.

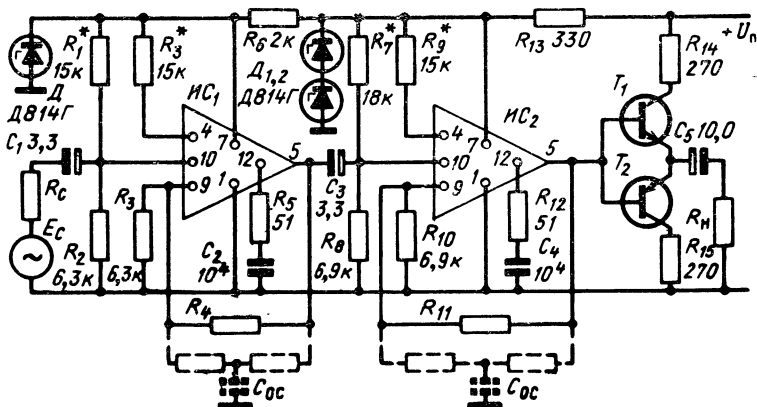


Рис. 2. Маломощный УНЧ на двух интегральных УПТ типа 19Т401 $K=2 \cdot 10^5$ при включении в цепи ОС конденсаторов $C_{oc}=10$ мкФ.

На рис. 3 показана схема интегрально-гибридного усилителя мощности для управления двигателем типа ДГ-5. В качестве предварительного усилителя применена схема, показанная на рис. 1. Предоконечный и оконечный каскады выполнены в виде силового интегрально-гибридного блока на общей подложке из окиси бериллия. Усилитель имеет следующие параметры: выходная мощность 10 Вт; мощность рассеяния около 4 Вт; входное сопротивление 9 кОм; фазовый сдвиг на частоте 400 Гц равен 3° , коэффициент усиления с учетом ОС $K_{ос} = 500 \div 10^3$ (при $K_{\beta 0} = 30 \div 60$). Элемен-

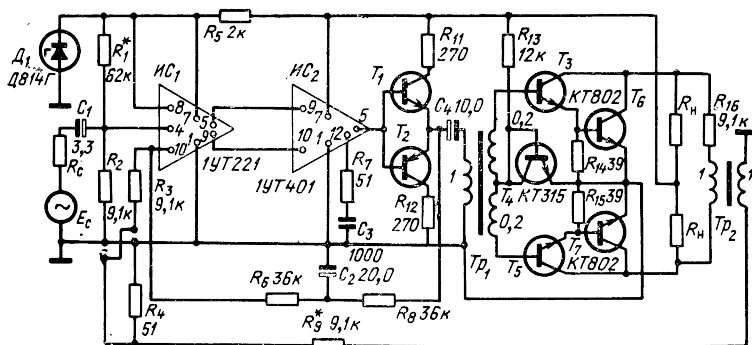


Рис. 3. Интегрально-гибридный УНЧ с выходной мощностью 10 Вт.

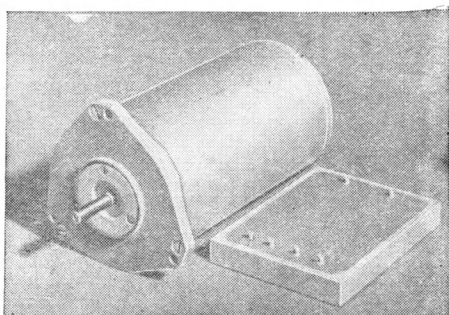


Рис. 4. Конструкция интегрально-гибридного УНЧ с выходной мощностью 10 Вт.

ты усилителя расположены в металлическом корпусе, выполняющем одновременно роль радиатора. Металлический корпус применен для уменьшения теплового сопротивления конструкции. Транзисторы выходного каскада имеют предварительное смещение, но работают в режиме класса В. Применение смещения позволило в некоторой степени скомпенсировать температурные изменения характеристик выходных транзисторов и уменьшить нелинейность характеристики вход — выход.

Стабилизация режима осуществлена цепью ОС, охватывающей весь предварительный усилитель. Весь усилитель, включая и нагрузку, охвачен ООС по переменному току. Для получения напряжения ОС применен микромодульный трансформатор. Для исключения насыщения его сердечника часть сопротивления обратной связи вынесена в первичную обмотку трансформатора. Усилитель устойчив при глубине ОС около 60. Несмотря на работу транзисторов предоконечного и оконечного каскадов в режиме класса В, глубокая ООС по переменному току позволила устранить характерные для этого класса нелинейные искажения. Применение интегральных УПТ и бескорпусных транзисторов в оконечном каскаде позволило получить размеры конструкции, определяемые только требуемой поверхностью теплоотвода. Габаритные размеры усилителя $60 \times 80 \times 12$ мм (рис. 4).

В. В. Баранов, Ю. М. Семенов

УДК 621.376.223

УСИЛИТЕЛЬ НИЗКОЙ ЧАСТОТЫ К2УС245

Микросхема К2УС245 представляет собой пятикаскадный усилитель с непосредственной связью между каскадами и предназначена для применения в качестве предварительного усилителя низких частот совместно с бестрансформаторным усилителем мощности. Может использоваться как усилитель постоянного тока.

На рисунке предварительный усилитель представлен микросхемой К2УС245. Делитель на резисторах R_1 и R_2 служит для подачи напряжения смещения на базу транзистора T_1 . Для повышения входного сопротивления первый каскад собран по схеме с общим коллектором. Напряжение с эмиттера транзистора T_1 через резистор R_3 и навесной конденсатор C_2 подается на базу следующего каскада. Резистор R_3 увеличивает входное сопротивление УНЧ.

Второй каскад на транзисторе T_2 включен по схеме с общим эмиттером. Смещение на базу транзистора T_2 подается с делителя на резисторах R_5 , R_6 , R_{10} .

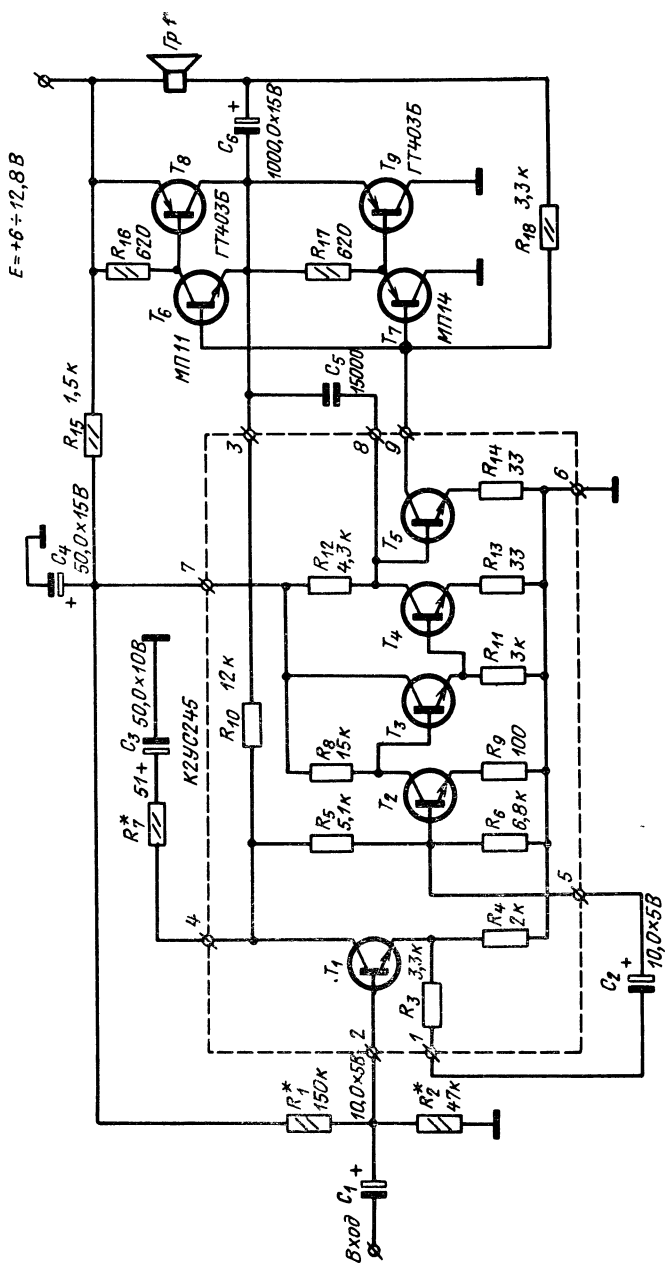
Третий каскад на транзисторе T_3 включен по схеме с общим коллектором и служит для согласования режима по постоянному току второго каскада с последующими.

Четвертый и пятый каскады на транзисторах T_4 и T_5 включены по схеме с общим эмиттером.

Напряжение с выхода микросхемы (вывод 9) поступает на усилитель мощности ($T_6—T_9$).

Резистор R_{15} и конденсатор C_4 образуют фильтр в цепи питания микросхемы. С помощью резисторов R_5 , R_6 , R_{10} с выхода усилителя мощности на второй каскад предварительного УНЧ введена глубокая отрицательная обратная связь по постоянному току.

Каскад на транзисторе T_1 выполняет не только функции эмиттерного повторителя, но и стабилизирующего каскада. Любое изме-



Принципиальная электрическая схема УНЧ на микросхеме К2УС245.

нение напряжения источника питания приводит к изменению напряжения на базе транзистора T_1 . Это ведет к изменению коллекторного тока первого транзистора и, следовательно, к изменению потенциала на базе транзистора T_2 (через R_5 , R_6). Так как последующие каскады соединены между собой гальванически, изменение напряжения на базе транзистора T_2 передается на выход усилителя, причем изменение потенциала на выходе будет направлено в сторону симметрирования усилителя.

Через вывод 3 микросхемы часть выходного напряжения через резистор R_{10} выделяется на RC -цепочке, подключенной к выводу 4 (резистор R_7 и конденсатор C_3). Далее напряжение делится резисторами R_5 , R_6 и в противофазе с входным подводится к базе транзистора T_2 . Таким образом, в схеме реализуется глубокая отрицательная обратная связь (ООС) по переменному току, охватывающая усилитель от второго до последнего каскада. Глубину ООС можно регулировать резистором R_7 .

Благодаря применению отрицательных обратных связей схема обладает высокой стабильностью при изменении напряжения питания и не критична к смене транзисторов. Усилитель сохраняет работоспособность при уменьшении напряжения питания от 12 до 4,5 В, сохраняя при этом симметричность напряжения на выходных каскадах. Конденсатор C_5 используется для коррекции частотной характеристики.

УНЧ на микросхеме К2УС245 имеет следующие параметры:

Ток потребления в „покое“	не более 6 мА
Входное сопротивление	не менее 15 кОм
Неравномерность частотной характеристики в диапазоне частот 80 гц ÷ 12 кГц	не более 1 дБ
Номинальная выходная мощность при $R_n = 4$ Ом и $K_{НИ} \leq 1\%$	не менее 1,8 Вт ($E_n = 12$ В), 0,7 Вт ($E_n = 9$ В), 0,25 Вт ($E_n = 6$ В)
Коэффициент усиления по напряжению	не менее 180
Диапазон рабочих температур	— 30 — + 50 °С

В. А. Гольберг

УДК 621.375.446

РЕЛЕЙНЫЙ УСИЛИТЕЛЬ ДЛЯ ДВИГАТЕЛЯ С ПОСЛЕДОВАТЕЛЬНЫМ ВОЗБУЖДЕНИЕМ

Во многих автоматических системах необходимы стабильные пороговые устройства, имеющие достаточно большую выходную мощность.

На рис. 1 приведена принципиальная схема порогового устройства для управления двигателем постоянного тока с последовательным возбуждением. Особенностью схемы является использование

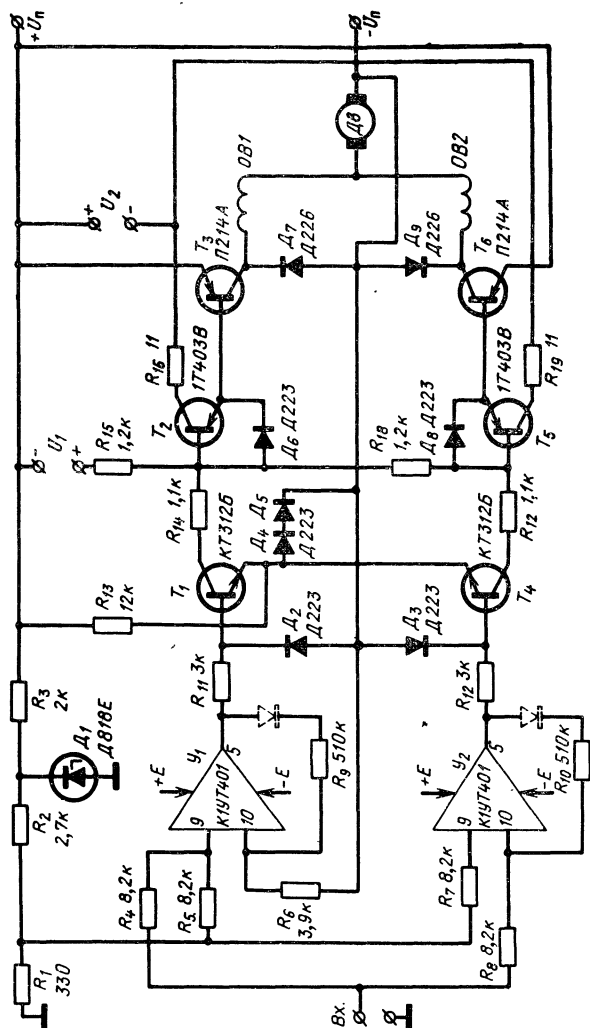


Рис. 1. Принципиальная схема релейного усилителя.

в предварительных каскадах интегральных усилителей постоянного тока, работающих в релейном режиме. Схема работает следующим образом. С нижнего плеча делителя R_1 — R_2 , питаемого от стабилизатора D_1 через резисторы R_5 и R_7 на инвертирующие входы 9 усилителей U_1 и U_2 подается напряжение, определяющее порог срабатывания. Оба усилителя охвачены положительной обратной связью (R_9, R_{10}), которая с выходов 5 подается на неинвертирующие входы 10. При отсутствии сигнала на входе схемы, на выходе усилителей имеется напряжение отрицательной полярности, которое запирает транзисторы T_1 и T_4 . Транзисторы T_2, T_3, T_5, T_6 также будут закрыты, и ток в двигателе отсутствует.

Если на входе действует напряжение, например, отрицательной полярности, то при определенной величине этого напряжения усилитель U_1 лавинообразно переходит в состояние, при котором на выходе появляется максимальное напряжение положительной полярности. При этом транзисторы T_1, T_2, T_3 открываются, и двигатель начинает вращаться в определенном направлении. При наличии на входе сигнала положительной полярности переключается усилитель

U_2 , насыщаются транзисторы T_4, T_5, T_6 , и двигатель вращается в противоположную сторону. С учетом того, что усилитель должен устойчиво работать в температурном диапазоне от -40 до $+60^\circ\text{C}$, при расчете были приняты следующие минимальные коэффициенты усиления по току транзисторов: для транзисторов T_1, T_2, T_4, T_5 $\beta = 10$; для транзисторов T_3, T_6 $\beta = 15$. В схеме применяются известные способы снижения потерь в пассивных и активных элементах — низковольтный источник I_2 для насыщения транзисторов T_2 и T_5 , а также запирающие транзисторы для получения режима отсечки. Дополнительные источники питания имеют следующие данные: $U_1 = 5$ В, $U_2 = 3$ В. Эти напряжения получены от двух выпрямителей, имеющих общий силовой трансформатор. Трансформатор намотан на тороидальном сердечнике размером $20 \times 12 \times 6,5$ мм.

Регулировка напряжения отпущения производится с помощью резисторов в цепи положительной обратной связи (R_9 и R_{10}). Для того чтобы при регулировке не менялось напряжение срабатывания, целесообразно в цепь обратной связи включить диоды, как показано на рис. 1 пунктиром. При испытаниях схемы напряжение срабатывания устанавливалось равным 1 В. Исполнительный двигатель имел пусковой ток 2,5 А.

На рис. 2 приведена зависимость выходного тока усилителя от входного напряжения при разной глубине положительной обратной связи. Изменение напряжений срабатывания и отпущения в температурном диапазоне -40 до $+60^\circ\text{C}$ не превышало 2%. Таким образом, рассмотренная схема релейного усилителя обладает весьма стабильными характеристиками.

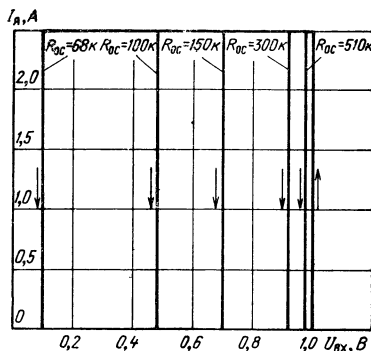


Рис. 2. Зависимость выходного тока усилителя от входного напряжения при различной глубине положительной обратной связи.

ЛИТЕРАТУРА

1. Конев Ю. И. Транзисторные импульсные устройства управления электродвигателями и электромагнитными механизмами. Изд-во «Энергия», 1964.
2. Панкратьев Л. Д., Паппе И. Г., Петров Б. И., Полковников В. А. Импульсные и релейные следящие приводы постоянного тока с полупроводниковыми усилителями. Изд-во «Энергия», 1969.

С. Я. Борисов, В. А. Царьков

УДК 681.142.644.6

ВРЕМЯ-ИМПУЛЬСНОЕ ВЫЧИСЛИТЕЛЬНОЕ УСТРОЙСТВО НА ИНТЕГРАЛЬНЫХ ЭЛЕМЕНТАХ

Время-импульсные вычислительные устройства отличаются от других аналоговых вычислительных устройств повышенной точностью и стабильностью, простотой настройки и хорошей воспроизводимостью в серийном производстве [1]. Основными их недостатками являются относительная сложность схемы и ограниченное быстродействие.

С появлением аналоговых интегральных схем первый из названных недостатков в значительной степени уменьшается. Кроме того, путем некоторого увеличения количества отдельных интегральных схем можно без значительного повышения стоимости устройства расширить круг воспроизводимых им функций.

Быстродействие время-импульсных вычислительных устройств ограничивается динамическими характеристиками широтно-импульсных модуляторов (ШИМ), преобразующих входной непрерывный сигнал в относительную длительность импульсов, и фильтрами, осуществляющими обратное преобразование импульсного сигнала в непрерывный. Известно, что быстродействие фильтра может быть увеличено при увеличении числа звеньев [2, 3]. Многозвенные фильтры эффективны при неизменной или незначительно изменяющейся рабочей частоте. Поэтому кроме собственного высокого быстро-

действия ШИМ время-импульсного вычислительного устройства должен иметь достаточно постоянную рабочую частоту.

Высокая точность вычислительного устройства может быть достигнута при достаточно высокой линейности и стабильности входящих в него схем и элементов. При воспроизведении некоторых функций (например, дробно-степенных) принципиально необходимо, чтобы относительная длительность выходных импульсов изменялась от 0 до 1 при высокой линейности преобразования во всем диапазоне изменения сигнала. Перечисленным требованиям отвечает безгистерезисный релейный ШИМ [4]. Ниже описывается время-импульсное вычислительное устройство на интегральных операционных усилителях, в котором используется указанный ШИМ.

На основе ШИМ, двух перекидных ключей и четырех операционных усилителей можно воспроизводить несколько вычислительных операций. На рис. 1,а приведена блок-схема устройства четырехквadrантного умножения и возведения в квадрат. В этом случае один из входных сигналов (X_1) подается на вход ШИМ, образованного усилителем U_3 и перекидным ключом на транзисторах T_3 и T_4 , на входные зажимы которых подаются опорные напряжения. Другой входной сигнал (X_2) подается на вход масштабного усилителя U_1 , а с его выхода на усилитель U_2 , работающий в режиме инвертирования. При помощи перекидного ключа на транзисторах T_1 и T_2 ко входу выходного усилителя U_4 через фильтр Φ поочередно подключаются выходные сигналы усилителей U_1 и U_2 . При этом на входе усилителя U_4 образуются знакопеременные прямоугольные импульсы, амплитуда которых пропорциональна величине X_2 , а относительная длительность — величине X_1 .

Следовательно, выходная величина Y выходного усилителя U_4 равна произведению входных величин X_1 и X_2 . При $X_1=0$ относительная длительность импульсов ШИМ равна 0,5. Поэтому при изменении знака величины X_1 изменяется полярность выходной величины Y . Таким образом осуществляется четырехквadrантное умножение. При подключении обоих входов к одному источнику сигнала выходная величина, очевидно, равна квадрату входной.

В режиме деления соединения между элементами выполняются по схеме 1,б. При этом относительная дли-

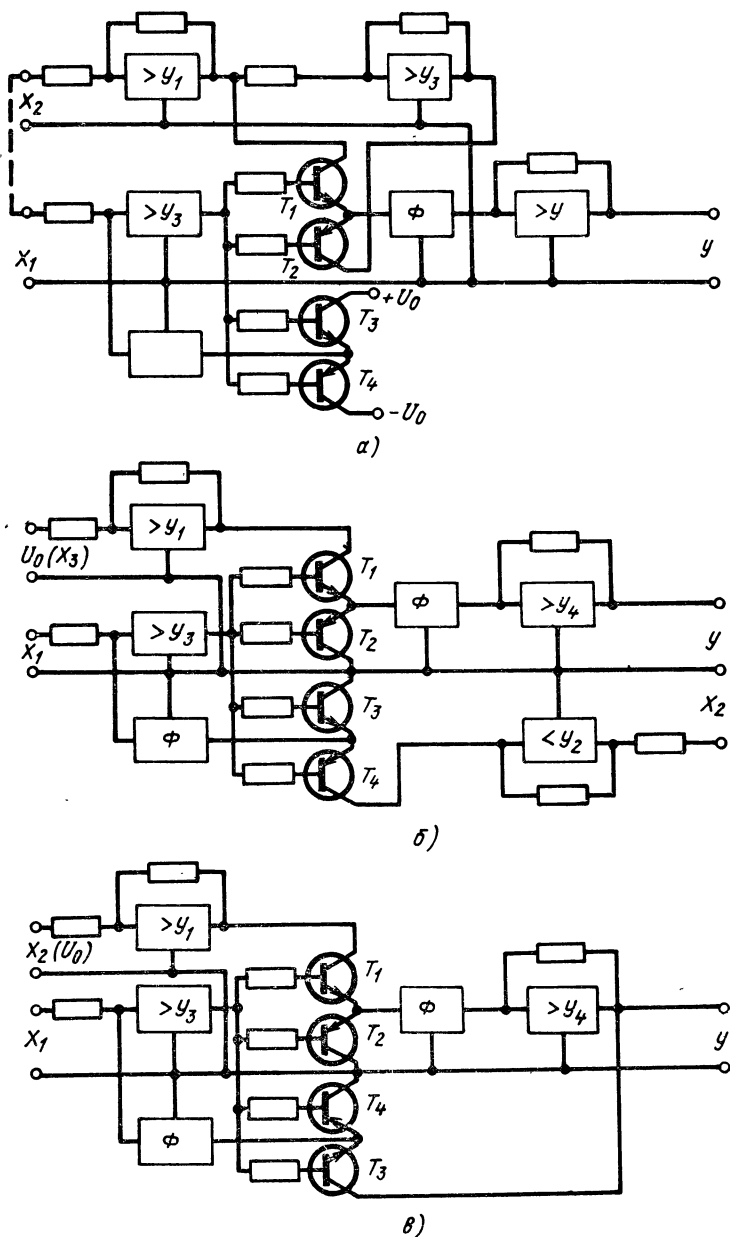


Рис. 1. Блок-схемы вычислительного устройства в режимах:
 а — возведения в квадрат и умножения в четырех квадрантах; б — деления;
 в — извлечения корня из произведения и из одной из величин.

тельность выходных импульсов ШИМ пропорциональна его входной величине X_1 и обратно пропорциональна величине X_2 , которая в этом случае определяет напряжение обратной связи ШИМ. На вход выходного усилителя через ключ на транзисторах T_1 и T_2 подаются однополярные импульсы, амплитуда которых пропорциональна входной величине X_3 (или опорному напряжению U_0), а коэффициент заполнения пропорционален X_1 и обратно пропорционален X_2 . Таким образом, в двух квадрантах воспроизводится зависимость

$$Y = \frac{X_1 X_3}{X_2} \text{ или } Y = U_0 \frac{X_1}{X_2}.$$

При включении элементов по схеме рис. 1, в на вход выходного усилителя при помощи ключа на транзисторах T_1 и T_2 подаются однополярные импульсы, амплитуда которых пропорциональна величине X_2 или U_0 , а коэффициент заполнения пропорционален величине X_1 и обратно пропорционален выходной величине Y . Следовательно, $Y = X_1 \cdot X_2 / Y$ или $Y = \sqrt{X_1 \cdot X_2}$. При постоянной входной величине $X_2 (U_0)$ осуществляется извлечение квадратного корня из входной величины X_1 .

На рис. 2 показана принципиальная схема вычислительного устройства в режиме умножения. Переход к другим режимам работы осуществляется путем переключения перемычек в соответствии с требуемой блок-схемой. Конструктивно вычислительное устройство выполнено на двух печатных платах, расположенных одна над другой. Все внешние выводы выведены на штепсельный разъем МРН-14-1. Ниже приводятся технические характеристики устройства.

Воспроизводимые операции:

$$Y = \frac{X^2}{10}; Y = \frac{X_1 \cdot X_2}{10} \text{ — в четырех квадрантах;}$$

$$Y = \frac{X_1 \cdot X_3}{X_2}; Y = \frac{X_1}{X_2} U_0 \text{ — в двух квадрантах;}$$

$$Y = \sqrt{X_1 \cdot X_2}; Y = \sqrt{10X};$$

Входные сигналы — ± 10 В.

Входные сопротивления — 100 кОм (в режиме возведения в квадрат 50 кОм).

Выходной сигнал — ± 10 В.

Сопротивление нагрузки — 2 кОм.

Приведенная относительная погрешность:

в режимах умножения и возведения в квадрат — не более 0,25 %;

в режиме деления (при $X_2 \geq 0,1$) — не более 0,5 %;

в режиме извлечения корня — не более 0,1 %;

Дополнительная температурная погрешность в диапазоне температур от 0 до 50 °С — не более 0,1 % на 10 °С;

Напряжение питания — $\pm(12 \div 15)$ В.

Габариты — 125×75×40 мм.

ЛИТЕРАТУРА

1. Смоллов В. Б., Угрюмов Е. П. Время-импульсные вычислительные устройства. Изд-во «Энергия», 1968.
2. Борисов С. Я., Головацкий В. А. Стабилизация рабочей частоты релейного стабилизатора напряжения. В сб. «Электронная техника в автоматике», под ред. Ю. И. Конева, вып. 1. Изд-во «Советское радио», 1969.
3. Корн Г., Корн Т. Электронные аналоговые и аналого-цифровые вычислительные машины. Пер. с англ., под ред. Е. В. Доброва. Изд-во «Мир», 1967.
4. Борисов С. Я., Царьков В. А. Широко-импульсные модуляторы на основе интегральных операционных усилителей. См. настоящий сборник. Стр. 84.

М. С. Ройтман, Ю. К. Рыбин

УДК 621.376.4

ШИРОКОПОЛОСНЫЙ ВЫСОКОИЗБИРАТЕЛЬНЫЙ ФАЗОВЫЙ ДЕТЕКТОР

Фазовый детектор (ФД) является одним из наиболее широко применяемых элементов в автоматике и измерительной технике. Однако, несмотря на все многообразие схем, практически отсутствует ФД, имеющий высокую избирательность, малый дрейф нуля, коэффициент передачи больше единицы, значительное входное сопротивление и способность работать в широком диапазоне частот.

Достигнутые в настоящее время успехи микроэлектроники в создании дифференциальных усилителей постоянного тока с малым дрейфом нуля позволяют рассмотреть возможность построения на их базе ФД,

в значительной мере удовлетворяющего всем указанным выше требованиям. Принципиальная схема ФД на основе дифференциального усилительного каскада с токо-

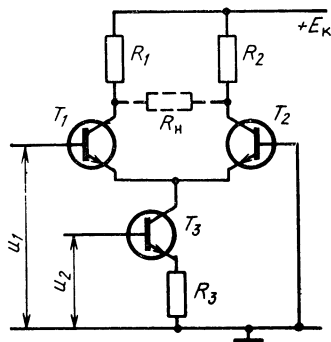


Рис. 1. Принципиальная схема фазового детектора.

стабилизирующим транзистором [1] приведена на рис. 1. В [1] даны рекомендации по выбору режимов работы, однако не проведен анализ влияния высших гармоник в спектрах входного и опорного напряжений на погрешность измерения, не определен «уход нуля» и его зависимость от этих напряжений. В настоящей статье авторы попытались восполнить указанный пробел.

В схеме на рис. 1 u_1 — опорное напряжение, u_2 — входное напряжение. При $u_1=0$ схема представляет собой каскодный усилитель с двумя выходами и эквивалентной крутизной:

$$s_0 = s_1 s_3 \frac{h_{1106}}{2} = s_3 \frac{h_{2106}}{2}, \quad (1)$$

где s_1 , s_3 , h_{1106} , h_{2106} — параметры транзистора в рабочей точке*.

Зависимости s_0 от u_1 могут быть определены с помощью уравнений Эберса — Молла при некоторых упрощениях. Однако они достаточно сложны и мало удобны для анализа. Экспериментальные зависимости, которые приведены на рис. 2, удобно аппроксимировать тригонометрическим полиномом:

$$s = s_0 \left[1 \pm \sin \left(\frac{\pi u_1}{2 u_0} \right) \right]. \quad (2)$$

Тогда выражение для коллекторных токов $i_{K1\sim}$ и $i_{K2\sim}$ можно записать в виде

$$i_{K1\sim} = s_0 \left[1 + \sin \left(\frac{\pi u_1}{2 u_0} \right) \right] u_2 + s'_1 u_1, \quad (3)$$

$$i_{K2\sim} = s_0 \left[1 - \sin \left(\frac{\pi u_1}{2 u_0} \right) \right] u_2 - h_{2106} s'_1 u_1, \quad (3a)$$

где $s'_1 = s_1 / (1 + h_{2106})$.

* Здесь и далее для упрощения полагаем параметры транзисторов T_1 и T_2 одинаковыми.

Представляя s_0 и s'_1 в виде разложения в ряд, полагая $u_1 = U_{m1} \sin \omega t$, $u_2 = U_{m2} \sin (\omega t + \varphi)$ и учитывая, что

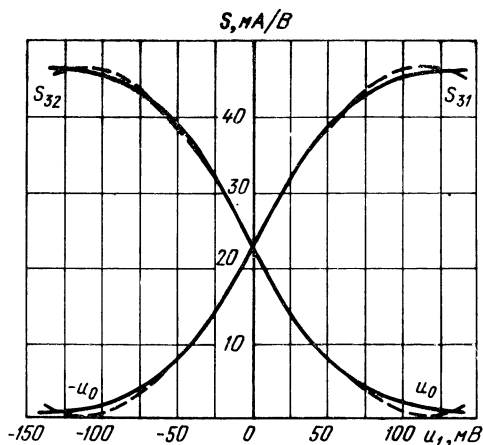


Рис. 2. Характеристика фазового детектора:
— эксперимент; --- аппроксимация.

$$\sin(Z_m \sin \omega t) = 2 \sum_{k=1}^{\infty} J_{2k-1}(Z_m) \sin(2k-1)\omega t, \quad (4)$$

где $J_{2k-1}(Z_m)$ — функция Бесселя, $Z_m = \pi U_{m1}/2u_0$, найдем

$$\begin{aligned} \Delta i_k &= i_{k1} - i_{k2} = 2\alpha S_0 U_{m2}^2 \sum_{k=1}^{\infty} J_{2k-1}(Z_m) \sin(2k-1)\omega t + \\ &+ 2 \left(S_0 + \frac{3}{4} \beta S_0 U_{m2}^2 \right) U_{m2} \sum_{k=1}^{\infty} J_{2k-1}(Z_m) \{ \cos[(\omega t + \varphi) - \\ &- (2k-1)\omega t] - \cos[(\omega t + \varphi) + (2k-1)\omega t] \} - \\ &- \alpha S_0 U_{m2}^2 \sum_{k=1}^{\infty} J_{2k-1}(Z_m) \{ \sin[(2k-1)\omega t - 2(\omega t + \varphi)] + \\ &+ \sin[(2k-1)\omega t + 2(\omega t + \varphi)] \} - \\ &- \frac{1}{2} \beta S_0 U_{m2}^3 \sum_{k=1}^{\infty} J_{2k-1}(Z_m) \{ \cos[3(\omega t + \varphi) - (2k-1)\omega t] - \end{aligned}$$

$$- \cos [3(\omega t + \varphi) + (2k - 1)\omega t] \} + \alpha' S'_1 U_{m1}^2 + 2 \left(S'_1 + \right. \\ \left. + \beta'_1 U_{m1}^2 \right) U_{m1} \sin \omega t - \alpha' S'_1 U_{m1}^2 \cos 2\omega t - \frac{1}{2} \beta' S'_1 U_{m1}^3 \sin 3\omega t, \quad (5)$$

где $s_0 = S_0 (1 + \alpha u_2 + \beta u_2^2)$ и $s'_1 = S'_1 (1 + \alpha' u_1 + \beta' u_1^2)$.

Полезная составляющая выходного постоянного тока в нагрузке равна

$$\Delta i_{\kappa \Pi} = 2 \left(S_0 + \frac{3}{4} \beta S_0 U_{m2}^2 \right) U_{m2} J_1(Z_m) \cos \varphi - \\ - \frac{1}{2} \beta S_0 U_{m2}^3 J_3(Z_m) \cos 3\varphi. \quad (6)$$

Кроме полезной, в выходном токе присутствует и составляющая, обуславливающая «уход нуля» *;

$$\Delta i_{\kappa \gamma} = \alpha' S'_1 U_{m1}^2. \quad (7)$$

Однако эта составляющая незначительна, так как α' , как показано в [2, 3], весьма мала. Полагая

$$u_1 = U_1 + \Delta U_1 = U_{m1} \sin \omega t + \sum_{n=2}^{\infty} U_{m1} K_{\Gamma n} \sin(n\omega t + \varphi_n), \quad (8)$$

$$u_2 = U_2 + \Delta U_2 = U'_{m2} \sin(\omega t + \varphi'_1) + \\ + \sum_{n=2}^{\infty} U'_{m2} K'_{\Gamma p} \sin(p\omega t + \varphi'_p), \quad (9)$$

где $K_{\Gamma n}$ и $K'_{\Gamma p}$ — коэффициенты n -й и p -й гармоник, можно найти влияние высших гармоник в спектрах опорного и входного напряжений на погрешность измерения, т. е. определить избирательность ФД.

Применяя разложение в ряд Тейлора для функции двух переменных, после упрощений получаем

$$\Delta i_{\kappa} = \Delta i_{\kappa 1} + \frac{\alpha}{2} S_0 Z_m J_0(Z_m) U_{m2}^2 K_{\Gamma 2} \sin(2\varphi'_2 - \varphi_2) + \\ + \frac{\beta}{4} S_0 Z_m J_0(Z_m) U_{m2}^3 K_{\Gamma 3} \sin(3\varphi'_3 - \varphi_3) +$$

* Под «уходом нуля» понимается изменение тока в нагрузке при подаче либо напряжения u_1 , либо напряжения u_2 , либо обоих напряжений, но при сдвиге фаз между ними, равном 90° .

$$\begin{aligned}
& + S_0 Z_m J_0(Z_m) U_{m_2} \sum_{n=2}^{\infty} \prod_{p=2}^n K_{\Gamma n} K'_{\Gamma p} \cos(\varphi_n - \varphi'_p) + \\
& + 4 S_0 U_{m_2} \sum_{k=2}^{\infty} \prod_{p=2k-1}^k J_{2k-1}(Z_m) K'_{\Gamma p} \cos \varphi'_p, \quad (10)
\end{aligned}$$

где $\Delta i_{\kappa 1}$ — ток в нагрузке, определенный по формуле (6).

Анализ (10) показывает, что наибольшее влияние на погрешность измерения имеют 2-я и 3-я гармоники в спектре опорного напряжения и 3-я гармоника в спектре входного напряжения. Это влияние можно значи-

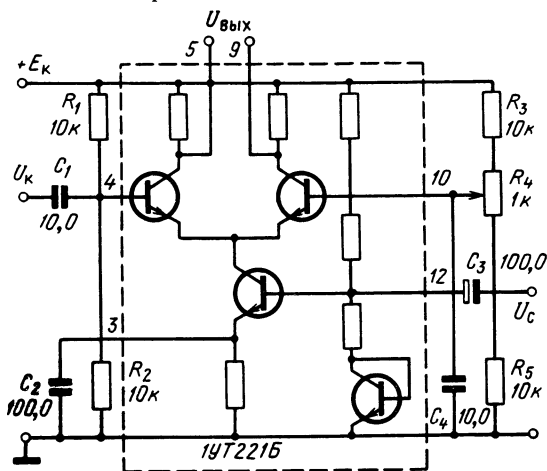


Рис. 3. Практическая схема фазового детектора.

тельно ослабить, введя обратную связь по току (резистор R_3 в схеме на рис. 1), при этом α и β резко уменьшаются по величине, а следовательно, уменьшаются и соответствующие компоненты выходного тока.

Для проверки основных выводов были проведены испытания ФД, принципиальная схема которого приведена на рис. 3. В качестве дифференциального усилителя использована интегральная схема типа 1УТ221Б.

Экспериментально подтверждено, что амплитудная характеристика $U_{\text{вых}} = f(U_c, U_R)_{\varphi=0^\circ}$ линейна при значениях входного сигнала до 20—25 мВ, причем. при

$U_K < 70$ мВ ФД работает с достаточно хорошей избирательностью ко 2-й (до 1%) и 3-й (до 10%) гармоникам входного сигнала; «уход нуля» при напряжениях U_c и U_K до 50 мВ не наблюдается, а в режиме указателя квадратуры при $\varphi = 90^\circ$ $U_{\text{вых}}$ остается на уровне дрейфа усилителя (1—2 мВ); частотный диапазон работы ФД от единиц герц и до мегагерц.

ЛИТЕРАТУРА

1. Newell A. F. A transistor multiplier circuit. Wireless World, 1969, v. 75, June.
2. Иванченко В. Д. Нелинейные искажения в усилителях на транзисторах. В сб. «Полупроводниковые приборы в технике электросвязи» под ред. И. Ф. Николаевского. Вып. 4. Изд-во «Связь», 1969.
3. Riva Be'neteau G. M., Dalla Volta E. Amplitude distortion in transistor amplifiers, Proc. IEE, 1964, v. 111, № 3.

С. Я. Борисов, В. А. Царьков

УДК 621.376.223+621.376.54

ШИРОТНО-ИМПУЛЬСНЫЕ МОДУЛЯТОРЫ НА ОСНОВЕ ИНТЕГРАЛЬНЫХ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ

Классическая схема широтно-импульсного модулятора (ШИМ), содержащего высокочувствительный УПТ с релейной характеристикой, показана на рис. 1, а. ШИМ

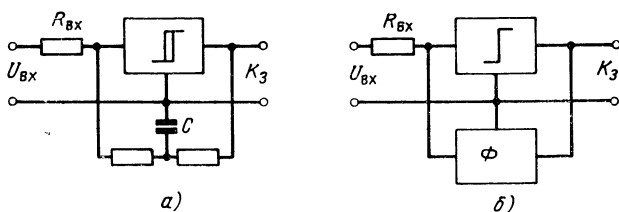


Рис. 1. Блок-схемы релейных ШИМ с гистерезисом (а) и без гистерезиса (б).

представляет собой нелинейную автоколебательную систему, рабочий процесс в которой обеспечивается за счет бесконечно большого усиления прямого тракта (реле) и координатного (в реле) и временного (в фильтре) запаздывания. Рабочие процессы и статические характеристики таких систем исследованы весьма подробно [1, 2, 3]. Статическая характеристика релейного ШИМ имеет существенную нелинейность вблизи $K_3=0$ и $K_3=1$. Погрешность преобразования δ в этих областях равна ширине петли гистерезиса $^*\sigma$ (рис. 2,а, кривая 1). Рабочая частота релейного ШИМ максимальна при $K_3=0,5$ и равна

$$f_{\max} = \frac{1}{2\tau \ln \frac{1+^*\sigma}{1-^*\sigma}} \approx \frac{1}{4\tau^*\sigma}, \quad (1)$$

где τ — постоянная времени фильтра, $^*\sigma$ — относительная ширина петли гистерезиса реле.

Постоянная времени фильтра τ определяет быстродействие ШИМ. Поэтому на основании (1) при заданной максимальной частоте точность ШИМ (рис. 1,а) может быть увеличена только за счет снижения его быстродействия.

В ряде устройств требуется выделение постоянной составляющей из широтно-импульсно модулированного сигнала, которое осуществляется при помощи фильтра. При этом применение малоинерционных многозвенных фильтров оказывается неэффективным вследствие значительного изменения рабочей частоты ШИМ модулятора (рис. 1,а).

Перечисленные недостатки уменьшаются или полностью устраняются в безгистерезисном ШИМ (рис. 1,б). Такой модулятор представляет собой автоколебательную систему с однозначной нелинейностью. Характеристики таких систем определяются частотными характеристиками их линейной части.

Автоколебательные системы с однозначной нелинейностью относительно просто исследуются при помощи приближенных методов гармонической линеаризации [4].

Однозначные нелинейности в первом приближении не влияют на фазовые характеристики контура. Поэтому для них коэффициент гармонической линеаризации q' равен нулю [4] и, как следствие, частота автоколеба-

ний системы с такой нелинейностью не зависит от величины сигнала и формы нелинейности (прямая 2 на рис. 2,б). Известно, что автоколебания в системе имеют место при условии соблюдения баланса фаз и амплитуд [6]. В безгистерезисном ШИМ баланс амплитуд выполняется путем автоматического установления такого соотношения между амплитудой переменной составляющей и

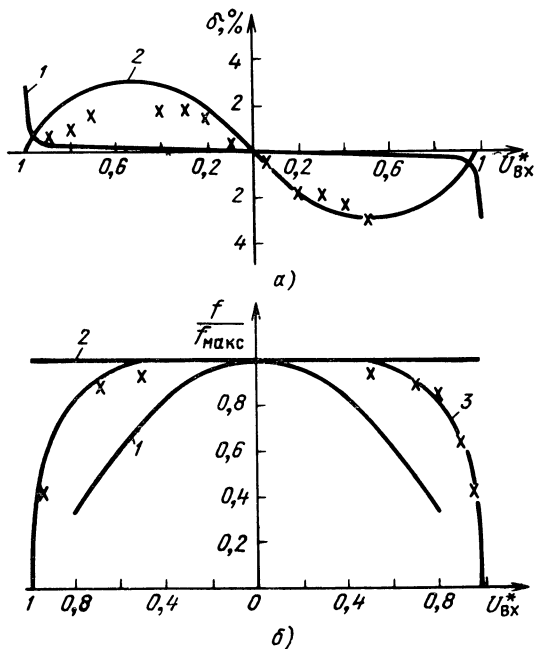


Рис. 2. Статические характеристики релейных ШИМ.

а — зависимость погрешности от величины входного сигнала: 1 — для ШИМ с гистерезисом; 2 — для ШИМ без гистерезиса; 3 — экспериментальные значения для схемы рис. 3,а.

б — зависимость рабочей частоты от величины входного сигнала: 1 — для ШИМ с гистерезисом; 2 — расчет первого приближения; 3 — уточненный расчет; — экспериментальные значения для схемы рис. 3,а.

величиной погрешности на входе нелинейности, которое обеспечивает равенство постоянного входного сигнала сумме постоянной составляющей сигнала обратной связи и погрешности. Фазовые соотношения в безгистерезисном автоколебательном ШИМ определяются только линейной частью. Поэтому рабочая частота такого модулятора равна частоте, на которой фазовый сдвиг линей-

ной части равен 180° . Входное и выходное напряжения и величину гистерезиса удобно представлять в относительной форме ($U_{вх}^*$, σ), разделив их на максимальные величины, соответствующие $K_3=1$.

В дальнейшем будем рассматривать модулятор с симметричной статической характеристикой, в котором при $U_{вх}=0$ $K_3=0,5$, при $U_{вх}=+U_{вх \text{ макс}}$ $K_3=1$, при $U_{вх}=-U_{вх \text{ макс}}$ $K_3=0$. Тогда статическая характеристика идеального ШИМ модулятора описывается уравнением

$$K_3=0,5(U_{вх}^*+1). \quad (2)$$

Погрешность первого приближения по методу гармонической линейаризации максимальна при входном сигнале:

$$(U_{вх}^*)_{\delta \text{ макс}} = \pm \left(0,5 + \frac{2}{\pi q}\right) \quad (3)$$

и равна

$$\delta_{\text{макс}} = \frac{2}{\pi q}, \quad (4)$$

где q — коэффициент гармонической линейаризации.

Можно показать, что на рабочей частоте передаточная функция линейной части равна $(-1/q)$. Поэтому погрешность преобразования безгистерезисного ШИМ тем меньше, чем больше спад амплитудной характеристики линейной части в области от постоянного тока до рабочей частоты. В этом смысле требования к линейной части автоколебательного ШИМ аналогичны требованиям к частотной характеристике абсолютно устойчивого усилителя с обратной связью и для синтеза частотной характеристики в этой области можно применять разработанные для них методы [5].

При уточненном анализе безгистерезисных ШИМ [4] обнаруживается зависимость их рабочей частоты от величины входного сигнала. Она обусловлена возрастанием влияния высших гармоник в области крайних значений K_3 . С изменением входного сигнала рабочая частота безгистерезисного модулятора изменяется значительно меньше, чем модулятора с гистерезисным реле [1], причем изменение рабочей частоты тем меньше, чем круче спад амплитудной характеристики линейной части на частотах выше рабочей. Из уточненного анализа следует также, что максимумы погрешности имеют место

при сигналах, превышающих значения, полученные из (3), и их величины незначительно превышают значения, полученные из (4).

Таким образом, в релейных ШИМ при устранении гистерезиса исключается существенная нелинейность и уменьшается диапазон изменения рабочей частоты. Их рабочие характеристики определяются видом частотной характеристики линейной части, причем рабочая частота равна частоте, на которой фазовый сдвиг линейной части равен 180° . Стабильность этой частоты тем выше, чем круче спад АЧХ линейной части на частотах, больших рабочей, а погрешность преобразования тем меньше, чем больше спад АЧХ линейной части в области между нулевой и рабочей частотами.

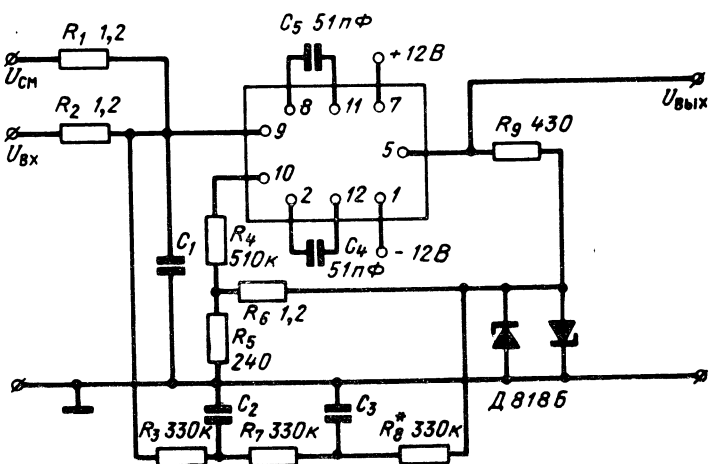
Реализовать статическую характеристику идеального безгистерезисного реле не представляется возможным. Реальная характеристика прямого тракта ШИМ будет иметь либо гистерезис, либо линейный участок с насыщением.

На основе точного метода анализа автоколебательных систем Г. С. Поспелова [7] можно показать, что влияние гистерезиса на рабочие характеристики ШИМ несущественно, если его относительная ширина значительно меньше $1/q$. Поэтому в автоколебательные ШИМ модуляторы целесообразно вводить небольшой гистерезис, поскольку он способствует уменьшению длительности фронтов выходных импульсов модулятора.

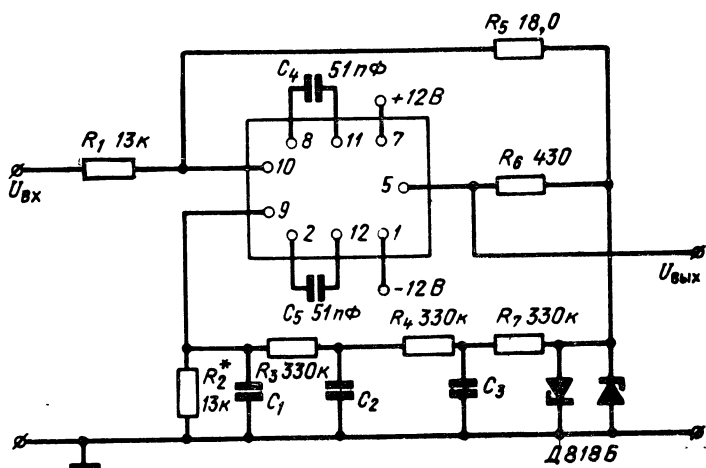
Полученные результаты применены при разработке описанных ниже практических схем. На рис. 3,а приведена принципиальная схема ШИМ на основе операционного усилителя с параллельной обратной связью, рассчитанного на унифицированный входной сигнал ± 10 В и допускающего суммирование сигналов на входе. При одинаковых емкостях в цепи обратной связи коэффициент сглаживания фильтра невелик и характеристика модулятора довольно нелинейна. Зависимость погрешности от величины сигнала в этом случае показана на рис. 2,а. Однако при этом модулятор оказывается малоинерционным и в нем отсутствуют большие емкости. Для обеспечения высокой линейности необходимо увеличить одну из емкостей фильтра (C_1) по сравнению с двумя другими ($C_2 = C_3$). При этом на основании (4) максимальная погрешность преобразования приближенно равна

$$\delta_{\text{maxc}} \approx \frac{2C_2}{\pi C_1}.$$

Для уменьшения влияния емкости C_1 на временные характеристики модулятора ее следует включать на



а)



б)

Рис. 3. Принципиальные схемы ШИМ с параллельной (а) и с последовательной (б) обратной связью,

входе усилителя. Температурный и временной дрейф модулятора определяется соответствующими характеристиками усилителя и ограничительных стабилизаторов и зависит от величины входного сопротивления и суммарного сопротивления обратной связи.

Резистор R_1 предназначен для подстройки нуля входного сигнала. Резисторы R_5 и R_6 образуют цепь положительной обратной связи, причем величина гистерезиса не превышает 0,02%. Резистор R_4 предназначен для симметрирования входной цепи усилителя и уменьшения температурной погрешности, обусловленной дрейфом синфазной составляющей тока входного балансного каскада операционного усилителя. Он должен быть зашунтирован емкостью 0,01 мкФ. Конденсаторы C_4 и C_5 обеспечивают динамическую устойчивость операционного усилителя в разомкнутом состоянии. На рис. 2,а приведена зависимость погрешности модулятора от величины входного сигнала при $C_1=C_2=C_3=120$ пФ (кривая 3). При $C_1=0,015$ мкФ и $C_2=C_3=120$ пФ погрешность преобразования не превышает 0,1%.

На рис. 2,б показана зависимость рабочей частоты этого модулятора от входного сигнала. Минимальное и максимальное значения K_3 соответственно равны 0,002 и 0,998, максимальная рабочая частота модулятора 12 кГц, длительности фронтов выходного напряжения 0,2 мкс.

На рис. 3,б показана схема ШИМ с последовательной обратной связью. В этой схеме обеспечена малая величина максимального входного сигнала (100 мВ) при высоком эквивалентном входном сопротивлении (10 МОм). Рабочие характеристики этого модулятора аналогичны характеристикам модулятора с параллельной связью (рис. 3,а).

ЛИТЕРАТУРА

1. Pannolzer R. Analog to pulse-width converter. Instruments and Control Systems, 1968, v. 41, № 9.
2. Круг К. К., Минина О. М. Электрические регуляторы промышленной автоматики. Госэнергоиздат, 1962.
3. Танацуки Кимаи. Ринкан кэй парасу дзохентё кайро. Денси гидзюцу, 1969, vol. 11, № 7.
4. Попов Е. П., Пальтов И. П. Приближенные методы исследования нелинейных автоматических систем. Физматгиз, 1960.
5. «Транзисторные схемы автоматического управления. Проектирование и расчет». Под ред Ю. И. Конева. Изд-во «Советское радио», 1967.

6. Гоноровский И. С. Радиотехнические цепи и системы. Изд-во «Советское радио», 1966.
7. «Техническая кибернетика». Под ред. В. В. Солодовникова, кн. 3, ч. II. «Машиностроение», 1969.

В. М. Беляков

УДК 621.376.223 + 621.376.54

ШИРОТНО-ИМПУЛЬСНЫЙ МОДУЛЯТОР НА ИНТЕГРАЛЬНОМ УСИЛИТЕЛЕ ПОСТОЯННОГО ТОКА

На рис. 1 приведена принципиальная схема широтно-импульсного модулятора (ШИМ), собранного на интегральном усилителе постоянного тока с дифференциальным входом. На схеме указаны: выходное сопротивление источника входного сигнала R_y ; резисторы смещения неинвертирующего и инвертирующего входов $R_{0н}$ и $R_{0и}$; резистор положительной обратной связи $R_{ос}^+$; резистор отрицательной обратной связи $R_{ос}^-$; сопротивление нагрузки R_n ; конденсатор C и резистор $R_{сц}$ цепи запаздывающей обратной связи.

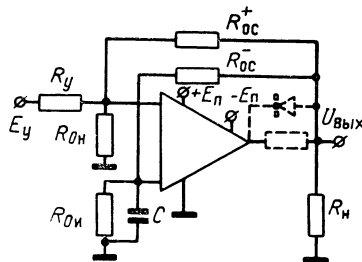


Рис. 1. Принципиальная схема широтно-импульсного модулятора.

Модулятор работает следующим образом. При отсутствии входного сигнала благодаря наличию в схеме достаточно глубокой положительной обратной связи и противодействующей ей запаздывающей отрицательной обратной связи усилитель переключается из одного состояния насыщения в другое, причем длительность этих состояний примерно одинакова. При появлении положительного входного сигнала усилитель будет находиться в режиме насыщения при положительном выходном напряжении относительно большее время, чем при отрицательном. Когда входной сигнал до-

стигнет такой величины, при которой сигнал отрицательной обратной связи уже не сможет переключить усилитель, последний останется в насыщенном состоянии при положительном выходном напряжении. Аналогично работает усилитель и при отрицательном входном сигнале, только при этом увеличивается относительная длительность отрицательного выходного напряжения. Статическая характеристика описанного устройства, построенная как зависимость среднего за период выходного напряжения на нагрузке от величины и знака входного сигнала, приведена на рис. 2.

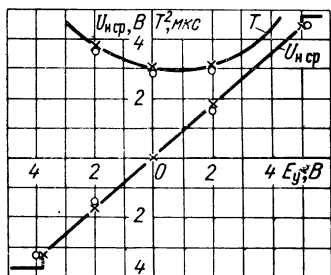


Рис. 2. Статическая характеристика «вход—выход» модулятора.

На рис. 3, а и б приведены принятые эквивалентные схемы ШИМ на интегральном усилителе типа 1УТ401 соответственно для положительного и отрицательного выходного напряжения модулятора. На схемах указаны: статические входные сопротивления неинвертирующего и инвертирующего входов усилителя $R_{вх н}$ и $R_{вх и}$; эквивалентные э. д. с. внутренних цепей смещения усилителя $E_{0 н}$ и $E_{0 и}$; положительное E^+ и отрицательное E^- напряжение на выходе усилителя в режиме холостого хода.

Используя метод узловых напряжений и принимая узел 4 (рис. 3) за базисный, получим следующую систему уравнений:

$$\begin{aligned} \frac{1}{p} \left(\frac{E_y}{R_y} - \frac{E_{0 н}}{R_{вх н}} \right) &= \left(\frac{1}{R_y} + \frac{1}{R_{вх н}} + \frac{1}{R_{0 н}} + \right. \\ &\quad \left. + \frac{1}{R_{ос}^+} \right) U_1^+(p) - \frac{1}{R_{ос}^+} U_2^+(p); \\ \frac{1}{p} \frac{E^+}{R_{вых}^+} &= - \frac{1}{R_{ос}^+} U_1^+(p) + \left(\frac{1}{R_{вых}^+} + \frac{1}{R_{н}^+} + \right. \\ &\quad \left. + \frac{1}{R_{ос}^+} + \frac{1}{R_{ос}^-} \right) U_2^+(p) - \frac{1}{R_{ос}^-} U_3^+(p); \\ -U_c^+(0)C - \frac{1}{p} \frac{E_{0 и}}{R_{вх и}} &= - \frac{1}{R_{ос}^-} U_2^+(p) + \end{aligned} \quad (1)$$

$$+ \left(pC + \frac{1}{R_{0\text{н}}} + \frac{1}{R_{\text{вхн}}} + \frac{1}{R_{\text{ос}}} \right) U_3^+(p).$$

Обозначим

$$1/R_y + 1/R_{\text{вхн}} + 1/R_{\text{ос}}^+ + 1/R_{0\text{н}} = G_{\Sigma\text{н}}^+;$$

$$1/R_{0\text{н}} + 1/R_{\text{вхн}} + 1/R_{\text{ос}}^- = G_{\Sigma\text{н}}^-;$$

$$1/R_{\text{вхн}}^+ + 1/R_{\text{н}}^+ + 1/R_{\text{ос}}^+ + 1/R_{\text{ос}}^- = G_{\text{вых}\Sigma}^+;$$

$$1/R_y = G_y; \quad 1/R_{\text{вхн}} = G_{\text{вхн}};$$

$$1/R_{\text{вхн}} = G_{\text{вхн}}; \quad 1/R_{\text{вхн}}^+ = G_{\text{вхн}}^+;$$

$$1/R_{\text{ос}}^+ = G_{\text{ос}}^+; \quad 1/R_{\text{ос}}^- = G_{\text{ос}}^-;$$

$$1/R_{\text{вхн}}^- = G_{\text{вхн}}^-.$$

Практически всегда выполняются неравенства

$$\frac{(G_{\text{ос}}^+)^2}{G_{\text{вых}\Sigma}^+ G_{\Sigma\text{н}}^+} \ll 1; \quad \frac{G_{\text{ос}}^+ G_{\text{ос}}^-}{G_{\text{вых}\Sigma}^+ G_{\Sigma\text{н}}^+} \ll 1; \quad \frac{(G_{\text{ос}}^-)^2}{G_{\text{вых}\Sigma}^+ G_{\Sigma\text{н}}^+} \ll 1; \quad \frac{G_{\text{ос}}^+ G_{\text{ос}}^-}{G_{\text{вых}\Sigma}^+ G_{\Sigma\text{н}}^+} \ll 1. \quad (2)$$

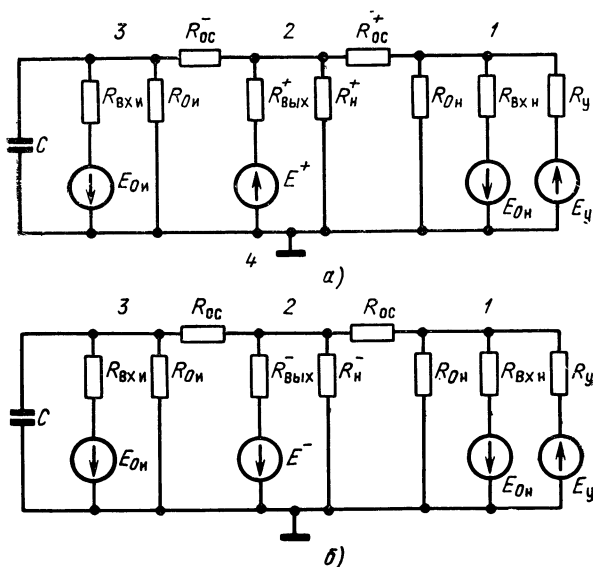


Рис. 3. Эквивалентная схема для положительного (а) и отрицательного (б) выходного напряжения модулятора.

Решая систему уравнений (1) с учетом неравенств (2), получим после преобразований выражения для длительности положительного T_+ и отрицательного T_- импульсов выходного напряжения модулятора:

$$T_+ = \tau \ln \frac{E'_y - E'_{0н} + E'_{0и} - E^+ \frac{G_{\text{ВЫХ}}^+ G_{\text{ОС}}^{-*}}{G_{\text{ВЫХ}}^+} - E^- \frac{G_{\text{ВЫХ}}^- G_{\text{ОС}}^{+*}}{G_{\text{ВЫХ}}^-} - U_{\text{ВХ МАКС}}^-}{E'_y - E'_{0н} + E'_{0и} - E^+ \frac{G_{\text{ВЫХ}}^+}{G_{\text{ВЫХ}}^+} - U_{\text{ВХ МАКС}}^-} \rightarrow$$

$$\rightarrow \frac{-E^+ \frac{G_{\text{ВЫХ}}^+}{G_{\text{ВЫХ}}^+} (G_{\text{ОС}}^{-*} - G_{\text{ОС}}^{+*}) - U_{\text{ВХ МАКС}}^+}{-E^+ \frac{G_{\text{ВЫХ}}^+}{G_{\text{ВЫХ}}^+} (G_{\text{ОС}}^{-*} - G_{\text{ОС}}^{+*}) - U_{\text{ВХ МАКС}}^+}; \quad (3)$$

$$T_- = \tau \ln \frac{E'_y - E'_{0н} + E'_{0и} + E^- \frac{G_{\text{ВЫХ}}^- G_{\text{ОС}}^{-*}}{G_{\text{ВЫХ}}^-} + E^+ \frac{G_{\text{ВЫХ}}^+ G_{\text{ОС}}^{+*}}{G_{\text{ВЫХ}}^+} - U_{\text{ВХ МАКС}}^+}{E'_y - E'_{0н} + E'_{0и} + E^- \frac{G_{\text{ВЫХ}}^-}{G_{\text{ВЫХ}}^-} - U_{\text{ВХ МАКС}}^-} \rightarrow$$

$$\rightarrow \frac{+E^+ \frac{G_{\text{ВЫХ}}^+}{G_{\text{ВЫХ}}^+} (G_{\text{ОС}}^{-*} - G_{\text{ОС}}^{+*}) - U_{\text{ВХ МАКС}}^-}{+E^+ \frac{G_{\text{ВЫХ}}^+}{G_{\text{ВЫХ}}^+} (G_{\text{ОС}}^{-*} - G_{\text{ОС}}^{+*}) - U_{\text{ВХ МАКС}}^-}, \quad (4)$$

где

$$G_y/G_{\Sigma И} = G_y^*; \quad G_{\text{ВХ И}}/G_{\Sigma И} = G_{\text{ВХ И}}^*;$$

$$G_{\text{ОС}}^+/G_{\Sigma И} = G_{\text{ОС}}^{+*}; \quad G_{\text{ОС}}^-/G_{\Sigma И} = G_{\text{ОС}}^{-*};$$

$$G_{\text{ВХ И}}/G_{\Sigma И} = G_{\text{ВХ И}}^*; \quad C/G_{\Sigma И} = \tau; \quad E_y G_y^* = E'_y;$$

$$E_{0н} G_{\text{ВХ И}}^* = E'_{0н}; \quad E_{0и} G_{\text{ВХ И}}^* = E'_{0и}.$$

Предельные значения э. д. с. сигнала управления, при которых среднее значение выходного напряжения модулятора достигает максимального по абсолютному значению, определяются из уравнений (3) и (4) при $T_+ = \infty$ и $T_- = \infty$:

$$E_{y \text{ МАКС}}^+ = \frac{G_{\Sigma И}}{G_y} \left[E'_{0н} - E'_{0и} + \right.$$

$$\left. + E^+ \frac{G_{\text{ВЫХ}}^+}{G_{\text{ВЫХ}}^+} (G_{\text{ОС}}^{-*} - G_{\text{ОС}}^{+*}) + U_{\text{ВХ МАКС}}^+ \right]; \quad (5)$$

$$E_{y \text{ макс}}^- = \frac{G_{\Sigma H}}{G_y} \left[E'_{0H} - E'_{0H} - \right. \\ \left. - E^- \frac{G_{\text{вых}}^-}{G_{\text{вых } \Sigma}^-} (G_{0c}^+ - G_{0c}^{+*}) + U_{\text{вх макс}}^- \right]. \quad (6)$$

Для определения напряжения на нагрузке решим систему уравнений (1) относительно $U_2(p)$, принимая прежние допущения; в результате получим

$$U_2(t) = U_{\text{н ср}}(t) = K_3 \left[(E'_y - E'_{0H}) \frac{G_{0c}^+}{G_{\text{вых } \Sigma}^+} + \right. \\ \left. + E^+ \frac{G_{\text{вых}}^+}{G_{\text{вых } \Sigma}^+} - E'_{0H} \frac{G_{0c}^-}{G_{\text{вых } \Sigma}^+} \right] + (1 - K_3) \times \\ \times \left[(E'_y - E'_{0H}) \frac{G_{0c}^+}{G_{\text{вых } \Sigma}^-} - E^- \frac{G_{\text{вых}}^-}{G_{\text{вых } \Sigma}^-} - E'_{0H} \frac{G_{0c}^-}{G_{\text{вых } \Sigma}^-} \right] + \\ + \frac{\tau}{T} \left[(1 - e^{-T_+/T}) (E'_y - E'_{0H} + E'_{0H} - E^- \frac{G_{\text{вых}}^- G_{0c}^{+*}}{G_{\text{вых } \Sigma}^-} - \right. \\ \left. - U_{\text{вх макс}}^-) \frac{G_{0c}^-}{G_{\text{вых } \Sigma}^+} + (1 - e^{-T_-/T}) (E'_y - E'_{0H} + E'_{0H} + \right. \\ \left. + E^+ \frac{G_{\text{вых}}^+ G_{0c}^{+*}}{G_{\text{вых } \Sigma}^+} - U_{\text{вх макс}}^+) \frac{G_{0c}^-}{G_{\text{вых } \Sigma}^-} \right], \quad (7)$$

где

$$T = T_+ + T_-, \quad K_3 = \frac{T_+}{T}.$$

Приближенное выражение для среднего за период напряжения на нагрузке имеет следующий вид:

$$U_{\text{н ср}} \approx K_3 E^+ \frac{1}{1 + \frac{R_{\text{вых}}^+}{R_H^+}} - (1 - K_3) E^- \frac{1}{1 + \frac{R_{\text{вых}}^-}{R_H^-}}. \quad (8)$$

Здесь R_H^+ и R_H^- — сопротивления нагрузки соответственно для положительного и отрицательного выходного напряжения модулятора.

Проведенные по полученным выражениям расчет и экспериментальная проверка ШИМ на усилителях типа 1УТ401 и 1УТ402 подтвердили правильность принятых допущений и полученных соотношений. В качестве примера на рис. 2 приведены расчетные зависимости для модулятора на усилителе 1УТ401А со следующими параметрами элементов: $R_y = 250 \text{ кОм}$; $R_{0 \text{ и}} = R_{0 \text{ и}} = 7,14 \text{ кОм}$; $R_{0 \text{ с}}^+ = 1,3 \text{ МОм}$; $R_{0 \text{ с}}^- = 200 \text{ кОм}$; $R_{\text{н}} = 5,6 \text{ кОм}$; $C = 0,05 \text{ мкФ}$.

Параметры усилителя: $|U_{\text{вх макс}}^+| \approx |U_{\text{вх макс}}^-| \approx 2,27 \text{ мВ}$; $E^+ = 4,75 \text{ В}$; $E^- = 5 \text{ В}$; $R_{\text{вых}}^+ = 112 \text{ Ом}$; $R_{\text{вых}}^- = 2,08 \text{ кОм}$. Токи смещения входов усилителя имели значения: $-I_{0 \text{ и}} = 0,625 \text{ мкА}$ и $-I_{0 \text{ и}} = 0,59 \text{ мкА}$.

Экспериментальные точки на характеристике рис. 2 отмечены кружками. Как следует из выражений (5) и (6), регулировка крутизны статической характеристики легко осуществляется за счет изменения сопротивления резистора R_y . Так, в приведенном примере без ущерба для точности преобразования за счет уменьшения выходного сопротивления крутизна может быть повышена в пять раз. Неравенство значений $E_{\text{у макс}}^+$ и $E_{\text{у макс}}^-$ на рис. 2 является следствием большого различия выходных параметров усилителя типа 1УТ401 для положительного и отрицательного выходного напряжения. Это неравенство может быть сведено к минимуму включением на выходе усилителя нелинейной цепочки из параллельно включенных диода и резистора, как показано на рис. 1.

ЛИТЕРАТУРА

1. Красовский А. А. и Поспелов Г. С. Основы автоматики и технической кибернетики. Госэнергоиздат, 1962.
2. Беляков В. М. и Елагин Е. Б. Усилитель релейного типа с запаздывающей обратной связью. Авторское свидетельство № 202999. «Бюллетень изобретений», 1967, № 20.

В. М. Поплавко

УДК 621.376.223+621.376.54

ШИРОТНО-ИМПУЛЬСНЫЕ ПРЕОБРАЗОВАТЕЛИ НАПРЯЖЕНИЯ С ИСПОЛЬЗОВАНИЕМ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

В качестве устройств регулируемой длительности импульсов малой и средней точности широко применяются различные схемы ждущих мультивибраторов, а также схемы фантастронного типа. Однако подобные

устройства обладают недостаточной температурной стабильностью.

Применение унифицированных интегральных микросхем позволяет решить данную задачу иным способом, обеспечив больший диапазон регулирования и более высокую точность преобразования.

Любое устройство регулируемой задержки содержит интегратор, компаратор и триггер. В ждущем мультивибраторе и фантастроне данные звенья взаимно совмещены, что позволяет получить достаточно простые схемные решения при минимальном количестве транзисторов.

Если необходимо получить высокие точности, широкий диапазон регулирования и высокую температурную стабильность, целесообразно отдельные звенья выполнять независимыми, что позволяет обеспечить более качественную их работу. Микроминиатюрное исполнение основных звеньев позволяет обеспечить миниатюризацию устройства в целом, несмотря на некоторое его схемное усложнение.

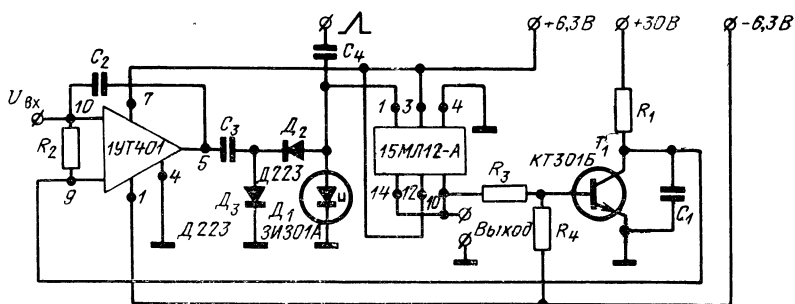


Рис. 1. Схема широтно-импульсного преобразователя, работающего в ждущем режиме.

На рис. 1 показана схема широтно-импульсного преобразователя напряжения, построенная на основе интегральных микросхем. В качестве компаратора использован операционный усилитель постоянного тока типа 19Т401А. Дифференциальный вход данной схемы позволяет осуществлять сравнение преобразуемого входного напряжения с компенсирующим напряжением, вырабатываемым генератором пилообразного напряжения.

Сравнительно низкий уровень дрейфа приведенного ко входу интегрального усилителя постоянного тока ($\Delta I_{\text{вх макс}} = 1,5 \text{ мкА}$, $U_{\text{см0 макс}} = 3 \div 10 \text{ мВ}$) позволяет сравнивать входные напряжения с достаточно высокой точностью. Для повышения коэффициента усиления схемы по переменному току введена емкостная положительная обратная связь. Формирование временного интервала, эквивалентного преобразуемому напряжению, осуществляется с помощью триггера, выполненного на туннельном диоде D_1 типа ЗИ301А и микросхеме типа 15МЛ12-А. Данная микросхема представляет собой универсальный усилитель, выполненный по схеме с общим эмиттером. Имеющееся в микросхеме базовое сопротивление транзистора используется для создания смещения туннельного диода, необходимого для получения двух устойчивых состояний. Применение микросхемы 15МЛ12-А в совместном включении с туннельным диодом позволяет построить триггер, питание которого осуществляется от того же источника, что и компаратор. Запуск триггера в начале цикла преобразования производится положительным импульсом, поступающим на туннельный диод через конденсатор C_4 . Переключение триггера в исходное состояние происходит при формировании импульса на выходе компаратора. Дифференцирование и детектирование выходного импульса компаратора осуществляется конденсатором C_3 и диодами D_2, D_3 .

Генератор пилообразного напряжения представляет собой $R_1 C_1$ интегрирующую цепь с подзарядом через резистор R_2 [1]. Транзистор T_1 выполняет функции разрядного ключа. Использование дискретного транзистора КТ301Б обусловлено высоким питающим напряжением генератора пилообразного напряжения.

Технические данные

Диапазон регулирования	1000
Точность преобразования напряжения во временной интервал	0,3%
Чувствительность	20 мВ
Диапазон изменения управляющего напря- жения	0 — 6,3 В
Рабочий диапазон температур	— 60 ÷ + 60 °С

На рис. 2 изображена схема широтно-импульсного преобразователя напряжения, работающего в автоколебательном режиме. Схема содержит мультивибратор,

управляющий работой генератора пилообразного напряжения, и компаратор, формирующий выходные импульсы с длительностью, пропорциональной управляющему напряжению. Мультивибратор выполнен на двух микросхемах 15МЛ12-А и двух вреязающих конденсаторах C_1 , C_2 . Генератор пилообразного напряжения представляет собой простую интегрирующую цепь R_1 , C_3 с подзарядом от входного напряжения $U_{вх}$ через резистор R_2 . Восстановление генератора пилообразного напряжения осуществляется ключевым транзистором T_1 . Параметры мультивибратора выбираются таким образом, чтобы за время открытого состояния транзистора T_1 конденсатор C_3 успел практически полностью разрядиться.

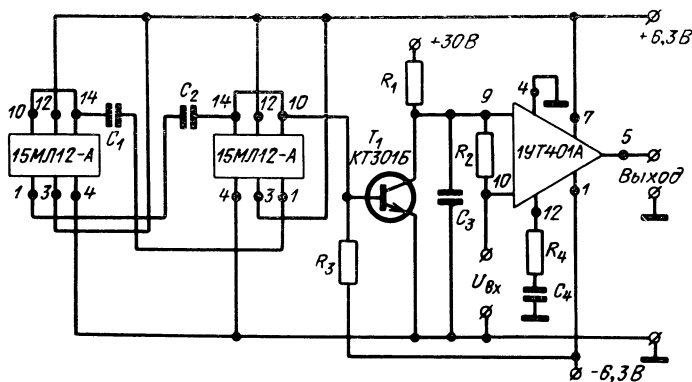


Рис. 2. Схема широтно-импульсного преобразователя, работающего в автоколебательном режиме.

Схема рассматриваемого широтно-импульсного преобразователя обеспечивает диапазон регулирования не хуже 750 при точности 0,3%.

В некоторых случаях возникает необходимость широтно-импульсного преобразования разнополярного напряжения. При построении широтно-импульсных преобразователей разнополярных сигналов применяется генератор линейного напряжения, формирующий двухполярное пилообразное напряжение. Схема подобного генератора показана на рис. 3. Введение емкостной обратной отрицательной связи (конденсатор C_1) позволяет использовать операционный усилитель постоянного тока 1УТ401Б в режиме интегратора.

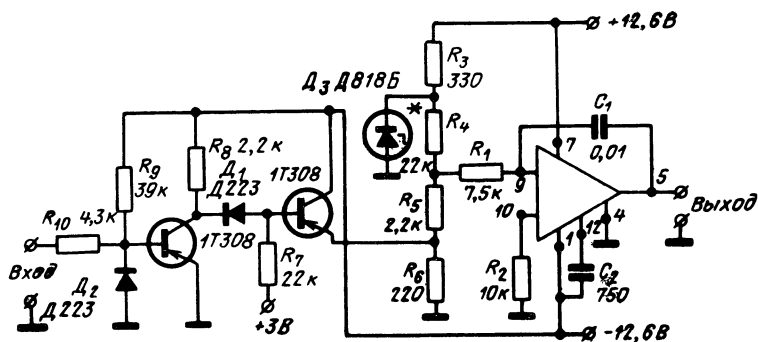


Рис. 3. Схема генератора линейного напряжения, формирующего двухполярное пилообразное напряжение.

Входное положительное интегрирующее напряжение поступает с параметрического стабилизатора напряжения, выполненного на стабилитроне D_3 типа Д818Б и резисторе R_3 . Для уменьшения уровня интегрируемого напряжения используются делители R_4 , R_5 , R_6 . Входное отрицательное напряжение поступает с выхода эмиттерного повторителя (транзистор T_1). Управление эмиттерным повторителем производится транзистором T_2 , на вход которого поступает импульс управления.

Генератор вырабатывает двухполярное пилообразное напряжение амплитудой ± 3 В с линейностью 0,1%.

ЛИТЕРАТУРА

1. «Расчет и проектирование импульсных устройств на транзисторах». Под ред. М. Д. Штерка. Изд-во «Советское радио», 1964

Ю. Н. Гришанов

УДК 621.376.327+621.376.54

ЧАСТОТНО-ИМПУЛЬСНЫЕ МОДУЛЯТОРЫ НА ОСНОВЕ УПТ С ИМПУЛЬСНОЙ ОБРАТНОЙ СВЯЗЬЮ

В настоящей работе исследуются характеристики частотно-импульсных модуляторов (ЧИМ), построенных с использованием усилителей постоянного тока (УПТ), охваченных переменной обратной связью. Показана

связь точностных характеристик модуляторов с дрейфом УПТ, приведенным ко входу, и способы компенсации нелинейности характеристик. Интегральные УПТ могут служить основой для построения ЧИМ с высокими метрологическими характеристиками. Широкая полоса пропускания этих УПТ позволяет строить на их основе модуляторы с перекрытием частот 0,5 Гц — 10 кГц в одном диапазоне с высокой линейностью характеристики $f_{\text{вых}}(U_{\text{вх}})$.

Практическое отсутствие зоны нечувствительности и двухканальный выход позволяют строить на основе этих модуляторов следящие системы высокой точности с шаговыми двигателями и двигателями постоянного тока. В качестве усилителей могут быть использованы и соответствующие УПТ на дискретных элементах.

Функциональная схема рассматриваемого ЧИМ приведена на рис. 1, а напряжение в различных точках схемы — на рис. 2.

Модулятор работает следующим образом. УПТ с резисторами R_1 , R_2 образует интегратор, напряжение на выходе которого U_1 при разомкнутом ключе K связано с входным напряжением интегральной зависимостью. При достижении U_1 напряжения срабатывания порогового устройства (ПУ) $U_{\text{пу}}$ на выходе ПУ появляется импульс напряжения, который вызывает замыкание ключа K . При замкнутом ключе напряжение U_1 быстро падает, ПУ выключается, ключ размыкается и цикл повторяется сначала. Блок Φ представляет собой формирователь, который формирует из коротких импульсов на выходе ПУ импульсы заданной амплитуды и длительности.

Для анализа схемы введем следующие обозначения: $U_{\text{вх}}(t)$ — входное напряжение, $U_{\text{др вх}}$ — дрейф УПТ, приведенный ко входу, $U_{\text{пу}}$ — напряжение срабатывания порогового устройства, $U_{\text{др пу}}$ — дрейф напряжения срабатывания порогового устройства, Δ — гистерезис порогового устройства, K_u — коэффициент усиления по напряжению УПТ, $R_{\text{вх}}$ — входное сопротивление УПТ, τ_u — время установления УПТ, γ — время замкнутого состояния ключа, U_0 — напряжение на выходе УПТ в момент размыкания ключа, $R_{\text{кз}}$ — сопротивление ключа в замкнутом состоянии, $R_{\text{кр}}$ — сопротивление ключа в разомкнутом состоянии, $U_{\text{ок}}$ — остаточное напряжение на замкнутом ключе, σ — зона нечувствительности.

При $K_u \gg 1$, разомкнутом идеальном ключе и $U_{др\text{ вх}} = 0$ можно записать [1, 2]:

$$U_1(t) = \frac{U_{вх} R_2}{R_1} + \frac{1}{R_1 C} \int_0^t U_{вх} dt. \quad (1)$$

Считая $U_{вх}(t)$ медленно меняющейся функцией за время интегрирования, получим

$$U_1(t) = \frac{U_{вх} R_2}{R_1} + \frac{U_{вх}}{R_1 C} t. \quad (2)$$

При выполнении условия

$$U_1(t) \geq U_{пу} \quad (3)$$

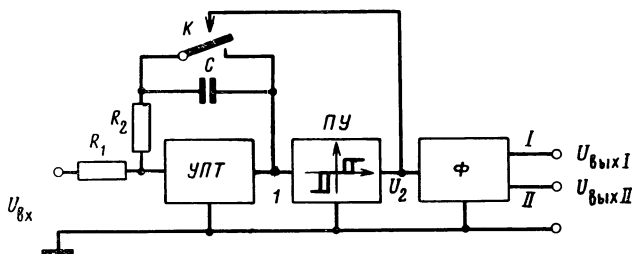


Рис. 1. Функциональная схема ЧИМ.

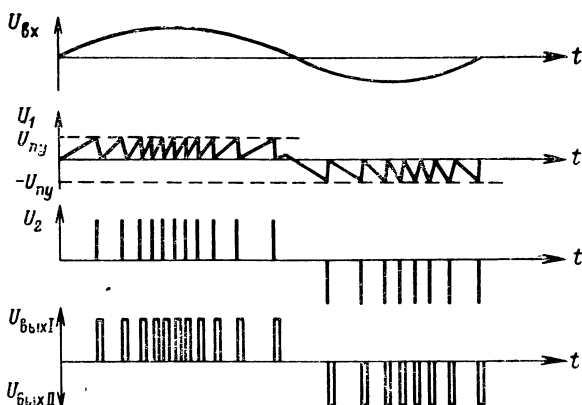


Рис. 2. Диаграмма напряжений в различных точках схемы рис. 1.

на выходе ПУ появляется импульс и ключ замыкается на время γ . Если за время γ переходные процессы в УПТ закончились, то на выходе УПТ устанавливается напряжение U_0 [1, 2], равное $U_{вх}R_2/R_1$. Полный период следования импульсов T можно определить из условия (3) и выражения (2): $T=t+\gamma$, где t — время интегрирования от 0 до $U_{пу}$, равное

$$t = \left(\frac{U_{пу}}{U_{вх}} - \frac{R_2}{R_1} \right) R_1 C. \quad (4)$$

Частота f определится из выражения

$$f = \frac{U_{вх}}{U_{пу}R_1C + U_{вх}(\gamma - R_2C)}. \quad (5)$$

Из (5) видно, что при $R_2C = \gamma$ частота f линейно зависит от $U_{вх}$ и определяется выражением

$$f = \frac{U_{вх}}{U_{пу}R_1C}. \quad (6)$$

В реальной схеме дрейф УПТ, ПУ, остаточное напряжение на замкнутом ключе и конечное сопротивление ключа вызовут отклонение частоты от идеальной зависимости (6). С учетом этих факторов выражения (4) и (5) примут вид

$$t = \left[\frac{U_{пу} + (U_{др пу} + U_{ок})^2}{U_{вх} + U_{др вх}} - \frac{R_2 + R_{кз}}{R_1} \right] R_1 C, \quad (7)$$

$$f = \frac{U_{вх} + U_{др вх}}{(U_{пу} + U_{др пу} + U_{ок})R_1C + (U_{вх} + U_{др вх})[\gamma - (R_2 + R_{кз})C]}. \quad (8)$$

Для расширения частотного диапазона модулятора в сторону верхних частот необходимо уменьшать время γ . Минимальное время $\gamma_{мин}$ определяется временем разряда интегрирующего конденсатора C через сопротивление замкнутого ключа и временем установления напряжения на выходе УПТ. В основном $\gamma_{мин}$ зависит от времени установления УПТ, которое определяется приближенным выражением [3]:

$$\tau_y = \frac{0,35}{f_{0,7}}, \quad (9)$$

где $f_{0,7}$ — граничная частота УПТ по уровню 0,7.

Формула (9) справедлива, если переходный процесс УПТ близок к апериодическому.

Структурная ошибка операционного усилителя в режиме интегрирования определяется выражением [1]

$$\delta = \frac{U_{\text{вх}} - U_{\text{вх II}}}{U_{\text{вх II}}} = \frac{t}{2R_1 C K_u}. \quad (10)$$

Отсюда, задаваясь величиной $|\delta|$, можем определить минимальную частоту модулятора, при которой обеспечивается $\delta \leq |\delta|$, считая сопротивление ключа в разомкнутом состоянии равным бесконечности:

$$f_{\text{мин}} = \frac{1}{t} = \frac{1}{2R_1 C K_u |\delta|}. \quad (11)$$

Пример: при $K_u = 10^4$, $R_{\text{вх}} \geq 10^7$ Ом, $\delta = 0,1\%$, $R_1 C = 10^{-2}$ с получим $f_{\text{мин}} = 5$ Гц.

Зона нечувствительности модулятора σ при условиях $R_{\text{вх}} \gg R_1$, $K_u \gg 1$ и $R_{\text{кп}} \gg R_1$ связана с $U_{\text{п}}$ зависимостью

$$\sigma = \frac{U_{\text{пу}} R_1}{R_{\text{кп}} + R_2}. \quad (12)$$

Эксперимент показывает, что транзисторные компенсированные ключи на кремниевых триодах имеют $R_{\text{кп}}$ порядка 10^8 Ом и в случае, когда им нельзя пренебречь σ , будет определяться выражением

$$\sigma = U_{\text{пу}} \left(\frac{R_1}{R_{\text{кп}} + R_2} + \frac{1}{K_u} \right).$$

Максимальная устойчивая частота генерации модулятора зависит как от частотных свойств УПТ, ПУ, от величины γ , так и от типа ПУ.

При использовании в качестве ПУ статического триггера возможен срыв генерации после достижения некоторой частоты. Это объясняется тем, что при больших входных сигналах напряжение $U_0 = U_{\text{вх}} (R_2/R_1)$ может превышать напряжение отпускания ПУ, равное $U_{\text{пу}} - \Delta$. Следовательно, $U_{\text{вх}}$ не должно превышать величины $U_{\text{вх макс}}$, определяемой выражением

$$U_{\text{вх макс}} = \frac{(U_{\text{пу}} - \Delta) R_1}{R_2}. \quad (13)$$

Подставляя выражение (13) в (6), получим максимальную частоту модулятора

$$f_{\text{макс}} = \frac{1 - \frac{\Delta}{U_{\text{пн}}}}{R_2 C}. \quad (14)$$

При $R_2=0$, $f_{\text{макс}}$ будет в основном определяться частотными свойствами УПТ и величиной γ .

В этом случае $f_{\text{макс}}$ может быть приближенно определена из выражения

$$f_{\text{макс}} = \frac{1}{\gamma + \tau_y}. \quad (15)$$

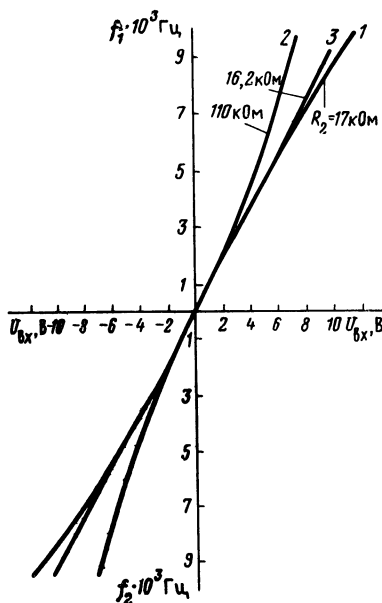


Рис. 3. Экспериментальные (1, 2) и расчетная (3) характеристики модулятора:

$R_1=110$ кОм, $C=620$ пФ, f_1 — частота на выходе I канала, f_2 — частота на выходе II канала.

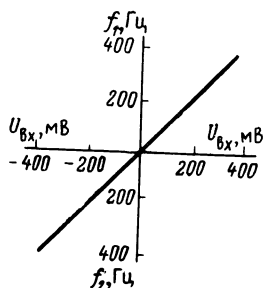


Рис. 4. Экспериментальная характеристика ЧИМ в области малых входных сигналов:

$R_1=110$ кОм, $C=620$ пФ, $R_2=17$ кОм.

На рис. 3 и 4 приведены экспериментальные и расчетные характеристики модулятора, собранного на полупроводниковых приборах согласно функциональной схеме рис. 1. УПТ и ПУ модулятора имеют следующие характеристики: $K_u=150\,000$, $R_{вх}=10^4$ Ом, $f_{0,7}=14$ кГц, $U_{\text{пн}}=1,6$ В, $\gamma=10$ мкс, $\Delta=0,8$ В.

Из результатов эксперимента следует, что в диапазоне частот от 5 Гц до 5 кГц экспериментальная характеристика с высокой точностью совпадает с расчетной. Анализ осциллограмм показывает, что в рассматриваемом диапазоне частот интегратор на основе

УПТ можно считать идеальным. Диапазон линейности модулятора в области верхних частот может быть расширен, если сигнал на ключ подавать через логическую схему ИЛИ с выхода формирователя, а не с выхода ПУ, где длительность импульса зависит от величины входного напряжения.

Электрические схемы УПТ и ПУ приведены на рис. 5 и 6. В качестве ключа в схеме рис. 5 используется интегральный прерыватель типа ИП-1В, на который подаются импульсы напряжения с Вых₃ ПУ.

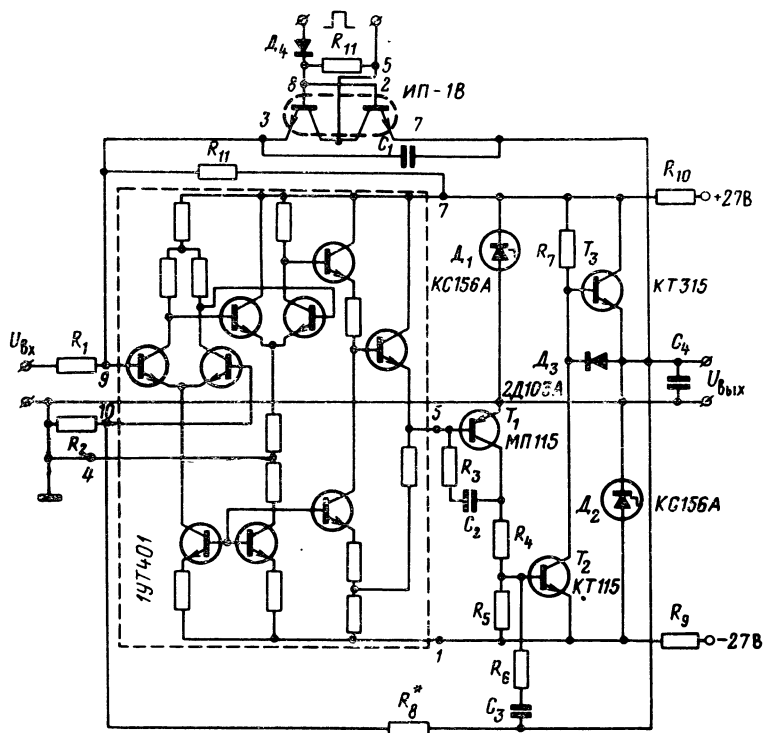


Рис. 5. Электрическая схема УПТ.

В качестве предварительного усилителя, который в схеме рис. 5 выделен пунктиром, использован интегральный УПТ. Частотная коррекция всего УПТ осуществляется цепочками R_3C_2 и R_6C_3 в усилителе мощности, собранном на транзисторах T_1 , T_2 и T_3 . Резистор R_{11} в цепи положительной обратной связи служит для нейтрализации влияния активной проводимости ключа в разомкнутом состоянии, которая сказывается в диапазоне малых входных сигналов.

Пороговое устройство (рис. 6) представляет собой двухканальный релейный усилитель тока, собранный на туннельных диодах $ТД_1$, $ТД_2$, транзисторах T_1 , T_2 — T_3 , T_4 , T_5 и имеет характеристику трехпозиционного реле с зоной нечувствительности.

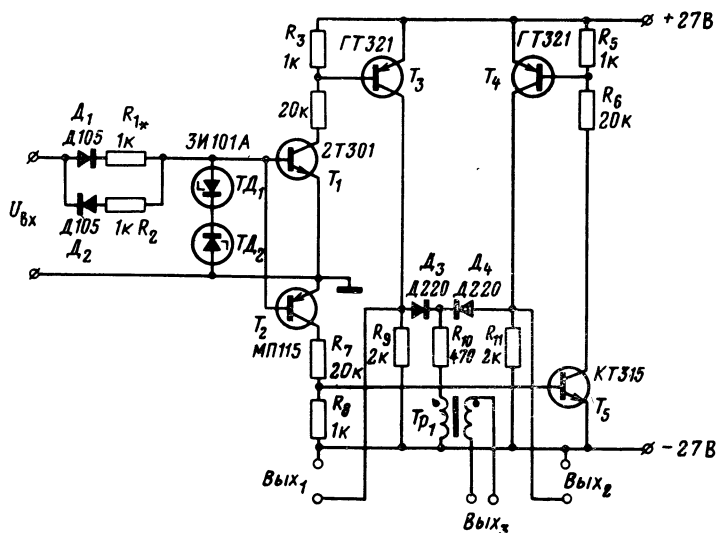


Рис. 6. Электрическая схема порогового устройства.

В приведенной схеме модулятора с успехом может быть применен ключ, собранный на фототранзисторах типа ФТ-1К, работающих в паре с излучающим диодом. В этом случае схема не содержит индуктивностей и может быть выполнена по единой гибридно-плочной технологии.

ЛИТЕРАТУРА

1. Доброгурский С. О. и др. Счетно-решающие устройства. Изд-во «Машиностроение», 1965.
2. Корн Г. и Корн Т. Электронные моделирующие устройства. Изд-во иностранной литературы, 1955.
3. Варшавер Б. А. Расчет и проектирование импульсных усилителей. Изд-во «Высшая школа», 1967.

В. А. Ваваев, Г. И. Маломот, М. Г. Попова

УДК 681.142.621

АНАЛОГО-ЦИФРОВОЙ ИНТЕГРАТОР С БОЛЬШИМ ВРЕМЕНЕМ ИНТЕГРИРОВАНИЯ

Интегратор предназначен для интегрирования напряжения любого знака в течение большого интервала времени и выполняет функцию

$$U_{\text{вых}} = \frac{K}{T} \int_0^t U_{\text{вх}} dt,$$

где T — время интегрирования.

При времени интегрирования порядка сотен и тысяч секунд интегратор, работающий на аналого-цифровом принципе, при большей точности существенно меньше по габаритам и весу, чем обычный аналоговый интегратор. При этом, что весьма важно, он позволяет вместо высокоточного операционного усилителя (с паразитными токами порядка единиц наноампер) применить операционный усилитель средней точности. Аналого-цифровой интегратор позволяет запомнить результат интегрирования в любой момент времени и поддерживать его на выходе сколь угодно долго.

В предлагаемом устройстве применен аналоговый интегратор с квантованием по уровню. Приращения интеграла входного напряжения с аналогового интегратора суммируются реверсивным счетчиком.

Схема аналого-цифрового интегратора изображена на рисунке. Входное напряжение поступает на аналоговый интегратор 1. При

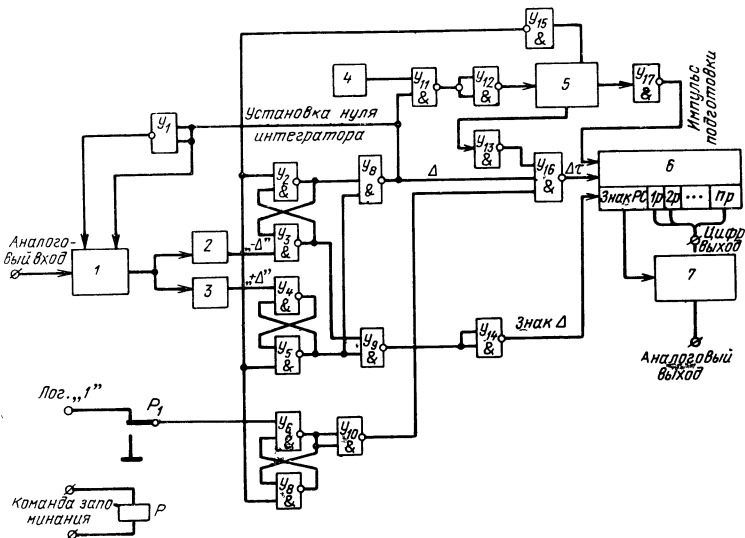


Схема аналого-цифрового интегратора.

накоплении на выходе его приращения интеграла (Δ) входного напряжения какого-либо знака и заранее установленной абсолютной величины срабатывает соответствующий компаратор (2 или 3) и передает сигнал о появлении Δ в виде единичного скачка напряжения, который алгебраически суммируется реверсивным счетчиком (РС) 6. Интегратор в это время устанавливается на нуль. При необходимости получить сигнал в аналоговой форме добавляется цифро-аналоговый

преобразователь (ЦАП) 7. Управляющий счетчик 5 используется для установки схемы в начальное положение и для получения задержки на время установки нуля интегратора. Число разрядов счетчика определяется временем, необходимым для установки нуля интегратора, и частотой тактового генератора 4. В начальное положение схема устанавливается следующим образом: если схема не установлена на нуль, то хотя бы на одном из входов элемента $У_8$ будет логический «0», что соответствует на выходе логической «1», которая запускает счетчик. При появлении на выходе дешифратора $У_{15}$ логического «0» происходит установка всех триггеров и управляющего счетчика в начальное положение (PC устанавливается на нуль отдельной внешней командой). О накоплении Δ указывает появление на выходе элемента $У_8$ логической «1», знак Δ определяется на выходе элемента $У_{14}$. Появление «1» вызывает установку нуля интегратора и запуск управляющего счетчика на время, пока он не отсчитает необходимое число тактовых импульсов и на выходе дешифратора $У_{15}$ не установится логический «0», что приведет к установке схемы в исходное состояние. Функция запоминания осуществляется при срабатывании реле P_1 .

В схеме используется PC последовательного типа. Число значащих разрядов его тем больше, чем больше время интегрирования и меньше время накопления Δ при максимальном сигнале. На вход PC поступает значение приращения интеграла (Δ), задержанное на время τ , с тем чтобы обеспечить предварительную подготовку команды сложения или вычитания на PC . Задержка Δ осуществляется специальным импульсом управляющего счетчика, сдвинутым относительно начала отсчета на i -м шаге на необходимое время τ .

Функции формирования знака на выходе триггера знака реверсивного счетчика представляют собой

$$Q_i = ST_0 V + Q_{i-1},$$

$$Q_i = \bar{S} T_0 V + Q_{i-1},$$

где Q_{i-1} — значение знакового разряда PC к началу просчета на i -м шаге; Q_i — значение знакового разряда PC после просчета на i -м шаге; S — знак («0» — положительный знак и отсутствие сигнала знака, «1» — отрицательный знак); T_0 — сигнал с выхода схемы дешифратора нулевого состояния PC ; V — сигнал блокировки.

Сигнал блокировки введен в схему знакового разряда PC , чтобы исключить возможность ошибочного вторичного просчета на i -м шаге, если импульс Δ_i еще не кончился, поскольку результат просчета на этом же шаге влияет на состояние триггера знака «1», а следовательно, и на значение формируемой команды сложения (Φ_+) или вычитания (Φ_-) PC . Для формирования блокирующего сигнала в первый разряд PC введен триггер блокировки. Импульсом подготовки, формируемым управляющим счетчиком в начале каждого i -го шага, триггер ставится в состояние, соответствующее $V=1$. Момент прихода приращения на PC определяется переходом в «0» одного из сигналов U_1 или U_2 первого разряда счетчика, который и переводит триггер блокировки в состояние $U=0$. Команда сложения реализуется в схеме согласно выражению $\Phi_+ = \bar{Q}S + QS$. Команда вычитания реализуется как инверсия команды сложения.

Параметры реализованной схемы аналого-цифрового интегратора с применением операционного усилителя средней точности $K_{\Sigma} = 30000$,

Параметр	Аналого-цифровой интегратор	Аналоговый интегратор
$T, \text{ с}$	1200	1200
$U_{\text{вх макс}}, \text{ В}$	0,5	0,05
$\tau_{\text{н}}, \text{ с}$	80	5000
$t_{\text{мин}}, \text{ с}$	1	1200
$\epsilon_{\text{и}}, \%$	$< 0,6$	< 12
Напряжение паразитного нулевого сигнала (в % от $U_{\text{вх макс}}$)	0,5	5
Общая погрешность, %	$< 2,5$	< 15
Тип и номинал конденсатора	K77-1 2 мкФ	K72П-6 5 мкФ
Отношение весов $P_{\text{ан}}/P_{\text{а-ц и}}$	20	

$\frac{d\Delta I_{\text{вх}}}{dt^{\circ}} = \pm 0,003 \text{ нА/град}$, $U_{\text{вх макс}}$ приведены в таблице. Здесь же

приведены для сравнения данные обычного аналогового интегратора на операционном усилителе высокой точности ($K_{\text{и}}=100\,000$, $d\Delta I_{\text{вх}}/dt^{\circ}=\pm 3 \text{ нА/град}$, $U_{\text{вых макс}}=10 \text{ В}$).

*Л. А. Г р е ч и щ е в а, А. В. Н и к о л а е в,
М. Г. П о п о в а*

УДК 681.142.621

ЦИФРО-АНАЛОГОВЫЙ ПРЕОБРАЗОВАТЕЛЬ НА ОПЕРАЦИОННЫХ УСИЛИТЕЛЯХ

Рассматриваемый цифро-аналоговый преобразователь (ЦАП) предназначен для преобразования параллельного двоичного цифрового кода вида

$$a_n 2^{-1} + a_n 2^{-2} + \dots + a_n 2^{-n}, \quad (1)$$

поступающего с выхода логических элементов, в выходное напряжение вида

$$U_{\text{вых}} = U_1 R_0 \sum_{n=1}^n \frac{a_n}{R_n}, \quad (2)$$

где U_1 — напряжение на выходе разрядного преобразователя; R_0 — сопротивление обратной связи сумматора; a_n может принимать значения логических «0» и «1»; $R_n = 2R_{n-1}$ — сопротивления, взвешенные по разрядам кода.

Таким образом, принцип действия преобразователя состоит в суммировании электрических сигналов, взвешенных по разрядам, причем каждый из этих сигналов отличен от нуля, если в соответствующем разряде входного кода будет единица, и равен нулю при нуле в соответствующем разряде кода.

Обычно коммутация весовых резисторов в точных преобразователях производится с помощью контактов реле или электронных ключей.

Применение интегральных операционных усилителей с хорошими точностными характеристиками позволяет:

— совместить функцию коммутатора и формирователя уровней «1» и «0» на одних и тех же микросхемах указанного типа;

— осуществить формирование требуемого знака преобразуемого кода на двух точных сумматорах, но с одним набором коммутаторов-формирователей, что существенно упрощает схему и уменьшает габариты и вес устройства.

На рисунке показана структурная схема преобразователя с применением интегральных операционных усилителей. ЦАП состоит из преобразователя знака (Пзн), разрядных коммутаторов-преобразователей ($\Phi_{1\text{разр}}$, ..., ..., $\Phi_{N\text{разр}}$), двух сумматоров.

Значащие разряды двоичного кода подаются на входные клеммы V_{x1} , ..., V_{xN} . Формирователи $\Phi_{1\text{разр}}$, ..., ..., $\Phi_{N\text{разр}}$ формируют стабильные уровни «0» и «1» (обычно в положительной полярности) соответственно 1, ..., N разрядов кода.

Если на вход $Vx_1 (Vx_N)$ подается «0», то входной ток операционного усилителя OY_1 определяется нестабилизированным источником смещения отрицательной полярности $U_{см1}$, который вводит OY_1 в насыщение, передается сигналом положительной полярности на вход OY_2 , инвертируется и далее отсекается диодом D_2 . Таким образом, на выходе разрядного формирователя возникает напряжение $U_1=0$ с точностью, в основном зависящей от OY_2 и обратным током диода D_2 , поэтому напряжение U_1 в этом случае определяется выражением

$$U_1 \approx \frac{U_{\text{ВЫХ } OY_2} R_1}{K_{\text{без о с}} (R_{\text{ос } 2} + R_1)} + I_{\text{д обр}} R_1. \quad (3)$$

Здесь $K_{\text{без о с}}$ — коэффициент усиления по напряжению операционного усилителя без обратной связи; $I_{\text{д обр}}$ — обратный ток диода D_2 ; $U_{\text{ВЫХ } OY_2}$ — напряжение на вы-

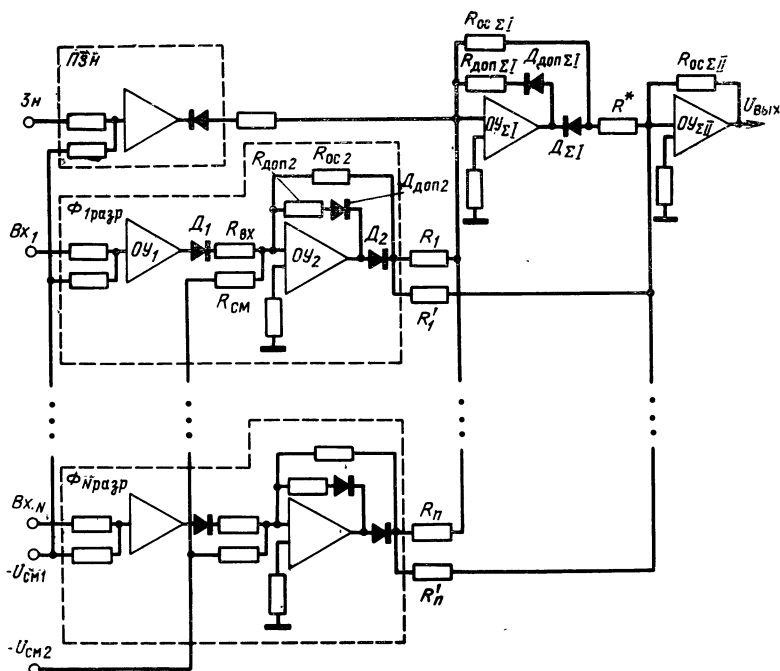


Рис. 1. Схема цифро-аналогового преобразователя на интегральных операционных усилителях.

ходе операционного усилителя ОУ₂ при формировании напряжения $U_1=0$.

Если на вход $V_{x1}(V_{xN})$ подается «1», то инвертированный сигнал отсекается диодом D_1 , а на входе ОУ₂ сигнал определяется стабильным источником смещения отрицательной полярности $U_{см2}$; при этом на выходе разрядного формирователя возникает стабильное напряжение $U_1=1$ с точностью, определяемой стабильным источником $U_{см2}$ и коэффициентом передачи ОУ₂:

$$U_1 = \frac{U_{см2} R_{oc2}}{R_{см2}} \quad (4)$$

От узла ОУ₁ требуется коэффициент усиления порядка $(2-10) \cdot 10^3$ и не требуется высокой точности коэффициента передачи; сопротивления на его входах могут иметь разброс 5—10%. Узел ОУ₂ работает в линейном режиме, поэтому для того чтобы операционный усилитель не вносил заметной погрешности в расчетную формулу (4), необходимо, чтобы он имел следующие параметры: $K_y \geq 50 \cdot 10^3$, $U_{см0} \leq 5$ мВ, $I_{вх1} \leq 700$ нА, $I_{вх2} \leq 700$ нА, $\Delta I_{вх} \leq 200$ нА, $U_{вых макс} \geq \pm 10$ В, $R_{вх ОУ} \geq 50 \cdot 10^3$ Ом, $R_{н} \leq 2 \cdot 10^3$ Ом. Диод D_2 должен иметь обратный ток порядка единиц микроампер. Операционные сопротивления должны быть высокостабильными. ОУ₂ имеет две цепи обратной связи: основную функциональную цепь обратной связи R_{oc2} , определяющую коэффициент передачи ОУ₂; дополнительную цепь обратной связи $R_{доп2}$, $D_{доп2}$.

Основная обратная связь охватывает диод, соединенный последовательно с выходом ОУ₂, что практически исключает влияние нестабильности падения напряжения на диоде на точность передачи сигнала. Дополнительная обратная связь служит для потенциального заземления входа ОУ₂ при формировании уровня нуля.

Входной сигнал ЦАП может иметь две полярности, поэтому для того чтобы на выходе получать сигнал требуемой полярности, необходимо учитывать знак кода. Знак подается на вход преобразователя знака $\Pi_{зн}$, который формирует управляющую команду, в результате чего суммирование разрядов производится либо одним, либо двумя сумматорами.

Если знак отрицательный, т. е. на вход преобразователя знака подается «1», то на входе 1-го сумматора ОУ_{с1} вырабатывается команда запрета суммирования

разрядов, сформированная напряжением отрицательной полярности с выхода Π_{3H} . Таким образом, суммирование разрядов в этом случае производится только вторым сумматором и выходное напряжение имеет знак «—».

Если знак входного сигнала положительный, т. е. подается «0», то на выходе Π_{3H} формируется нулевой сигнал и суммирование разрядов производится двумя сумматорами. Для того чтобы добиться симметричности выходных напряжений при двух полярностях сигнала, необходимо обеспечить следующую зависимость между коэффициентами передачи 1-го и 2-го сумматоров:

$$\frac{R_{oc \Sigma I}}{\Sigma R} = \frac{R_{oc \Sigma II}}{\Sigma R} = \frac{1}{2} \frac{R_{oc \Sigma II}}{R^*}, \quad (5)$$

где $R_{oc \Sigma I}$ — сопротивление обратной связи 1-го сумматора; $R_{oc \Sigma II}$ — сопротивление обратной связи 2-го сумматора; ΣR — параллельное соединение сопротивлений, взвешенных по разрядам; R^* — сопротивление на входе 2-го сумматора, передающее результат 1-го сумматора. Первый сумматор, так же как и OY_2 разрядного формирователя, охвачен основной и дополнительной обратной связями. Узлы $OY_{\Sigma I}$ и $OY_{\Sigma II}$ должны иметь параметры не хуже, чем OY_2 .

Погрешность преобразования состоит из погрешности формирования стабильного напряжения U_1 ($U_1=0$ или $U_1=1$) и погрешности суммирования двумя сумматорами. В общем виде выражение для определения максимальной погрешности на выходе преобразователя имеет вид

$$\begin{aligned} \Delta U_{\text{вых}} = & \Delta U_1 (K_1 + \Delta K_1) (K_2 + \Delta K_2) + \\ & + \Delta U_{\text{вых } \Sigma I} (K_2 + \Delta K_2) + \Delta U_{\text{вых } \Sigma II}. \end{aligned} \quad (6)$$

$$\Delta U_1 = \frac{\Delta U_{\text{см}} (R_{oc 2} \pm \Delta R_{oc 2})}{R_{\text{см} 2} \pm \Delta R_{\text{см} 2}} + \Delta U_{\text{вых } OY_1},$$

где ΔU_1 — среднеквадратичная погрешность формирования уровня $U_1=1$; $K_1, \Delta K_1$ — соответственно коэффициент передачи и погрешность коэффициента передачи первого сумма-

тора; K_2 , ΔK_2 — соответственно коэффициент передачи и погрешность коэффициента передачи второго сумматора; $\Delta U_{\text{вых ОУ}_2}$ — начальное смещение выходного напряжения ОУ₂; $\Delta U_{\text{вых ОУ}_{\Sigma I}}$ — начальное смещение выходного напряжения ОУ _{ΣI} ; $\Delta U_{\text{вых ОУ}_{\Sigma II}}$ — начальное смещение выходного напряжения ОУ _{ΣII} .

Таким образом, точность преобразования ЦАП определяется тремя основными видами погрешностей: начальными смещениями выходного напряжения, вызванными напряжением смещения нуля, разностью входных токов и входными токами операционных усилителей ОУ₂, ОУ _{ΣI} и ОУ _{ΣII} ; разбросом напряжения стабильного источника смещения; разбросом номиналов сопротивлений.

При использовании рассматриваемой схемы для преобразования 7-разрядного (7 разрядов значащих и 1 знаковый) кода в напряжение получена точность 1,4%¹ при максимальном сигнале в нормальных условиях. Точность сопротивлений $\pm 0,2\%$ ¹. При этом 53%¹ погрешности приходилось на начальное смещение выходного напряжения операционных усилителей ОУ₂, ОУ _{ΣI} и ОУ _{ΣII} и 42%¹ на разброс сопротивлений.

Следовательно, для получения большей точности необходимо ввести компенсацию начального смещения выходного напряжения операционных усилителей ОУ₂, ОУ _{ΣI} и ОУ _{ΣII} и применять более точные сопротивления.

В результате этих мер можно достигнуть погрешности преобразования не хуже 0,5%¹.

ЛИТЕРАТУРА

1. Корн Г., Корн Т. Электронные аналоговые и аналого-цифровые вычислительные машины. Изд-во «Мир», 1968.
2. Гитис Э. И. Преобразователи информации для электронных цифровых вычислительных устройств. Госэнергоиздат, 1961.

ИНТЕГРАТОР НА ИНТЕГРАЛЬНЫХ МИКРОСХЕМАХ С КВАНТОВАНИЕМ ПО УРОВНЮ

Рассматривается интегратор с преобразованием интеграла от входного сигнала в количество одинаковых приращений интеграла (Δ) за время интегрирования с указанием знака каждого Δ . Указанный интегратор может применяться в аналого-цифровом интеграторе, в специализированных вычислительных устройствах типа дифференциальных анализаторов, использоваться в качестве преобразователя напряжения в частоту и т. п.

Принцип действия возможной схемы интегратора заключается в следующем.

Интегратор на операционном усилителе (ОУ) интегрирует входное напряжение. По достижении определенного значения напряжения на выходе интегратора срабатывает компаратор. При этом выдается сигнал в схему формирования импульса установки нуля, которая формирует на определенное (короткое) время цепь разряда интегрирующей емкости, после чего интегратор снова переходит в режим интегрирования. Сигнал с компаратора поступает также на логическую схему формирования выходных сигналов.

Установка нуля интегратора после накопления Δ должна в идеальном случае производиться мгновенно, иначе из-за отсутствия интегрирования во время установки нуля будет накапливаться ошибка. Для быстрой установки нуля удобно использовать полупроводниковые ключи на интегральных микросхемах, которые обеспечивают высокую скорость переключения. Однако эти схемы допускают небольшие коммутируемые токи. Поэтому интегрирующий конденсатор должен иметь малую емкость. Необходимый коэффициент интегрирования ($R_{\text{вх}}C_{\text{о.с.}}$) приходится обеспечивать за счет увеличения $R_{\text{вх}}$, т. е. работать в области малых входных токов интегратора.

Например, при динамическом диапазоне входных сигналов порядка 1000, $E_{\text{вх макс}}=2$ В, $U_{\text{вых}}=10$ В и средней погрешности накопления $\Delta < 2-3\%$ потребуется высокоточный ОУ, у которого разность входных токов не превышает единиц наноампер.

Предлагаемая схема (рис. 1) отличается тем, что вместо одного интегратора в ней применены два, работающие поочередно (когда первый находится в режиме интегрирования, второй устанавливается на нуль). В связи с одинаковым временем работы и установки нуля интегрирующего усилителя здесь $C_{\text{о.с.}}$ может быть примерно в 30—100 раз увеличена и соответственно снижены требования к усилителю. Это позволяет применить ОУ средней точности с $\Delta I_{\text{вх}} \approx 0,2$ мкА. Ошибка за счет установки нуля в этом варианте определяется только временем переключения с одного интегратора на другой.

В схеме рис. 1 не нужно формировать импульс установки нуля; вместо этого применяется переключающий триггер (5), который после включения питания устанавливается в произвольное состояние, выдавая на один из выходов логическую «1», на другой — логический «0». Система ключей K_2, K_3, K'_1, K'_4 , управляемая с первого плеча триггера 5, включает интегратор 1 в режим интегрирования, а интегратор 2 в режим установки нуля. Система ключей K_1, K_4, K'_2, K'_3 , управляемая со второго плеча триггера 5, включает интегратор 2 в режим интегрирования, а 1 — в режим установки нуля. После достижения выбранного уровня выходного сигнала интегратор срабатывает соответствующий данному интегратору компаратор (3 или 4), который дает сигнал на переключение триггера 5, т. е.

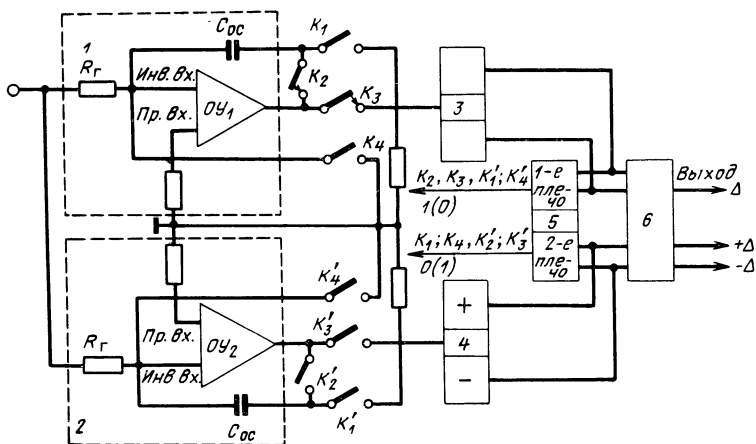


Рис. 1. Схема на двух интеграторах:

1, 2 — интеграторы; 3, 4 — компараторы; 5 — переключающий триггер; 6 — логическая схема формирования выходных сигналов.

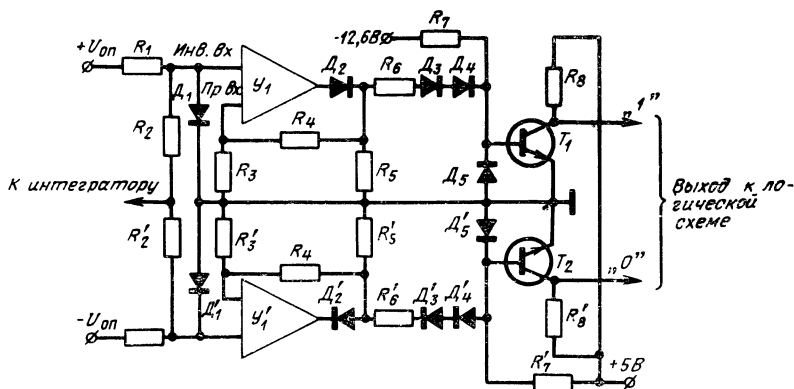


Рис. 2. Принципиальная схема компаратора.

на переключение интеграторов. Таким образом, при подаче на вход сигнала схема рис. 1 входит в режим автоколебаний и обеспечивается поочередная работа интеграторов.

На выходе устройства логическая схема 6 выдает коротким импульсом информацию о накоплении Δ и его знаке. Длительность импульса определяется временем, проходящим с момента срабатывания компаратора до момента размыкания ключа $K_3(K'_3)$.

На рис. 2, 3 показаны принципиальные схемы входящих узлов.

На рис. 2 показан компаратор, построенный на интегральном ОУ. На прямой вход вводится положительная обратная связь через делитель R_4, R_3 . На инверсный вход через резисторы R_1, R_2 подаются входной сигнал и опорное напряжение $U_{оп}$, задающее порог

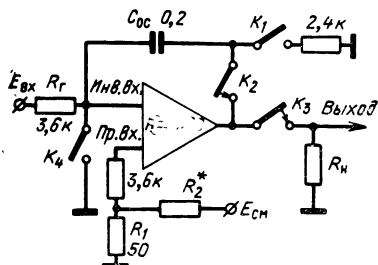


Рис. 3. Принципиальная схема интегратора.

срабатывания. Благодаря положительной обратной связи компаратор имеет только два статических состояния глубокого насыщения. Компараторы на разные полярности отличаются друг от друга полярностью $U_{оп}$ и полярностью включения диода D_2 . Точность компаратора определяется стабильностью $U_{оп}$ и уходами нулевых входных напряжений ОУ. Элементы $R_7, R_8, D_3—D_5, T_1, T_2$ служат для связи с логической схемой 6.

На рис. 3 дана схема интегратора без корректирующих цепей, обеспечивающих устойчивость усилителя. В схеме предусмотрена начальная регулировка нуля. Схема управления группой ключей K_2, K_3, K'_1, K'_4 или K_1, K_4, K_2, K'_3 (рис. 2) состоит из мощного ключа на транзисторе и двух диодах, который при логической «1» на управляющем плече триггера 5 подает переменное напряжение в цепь первичных обмоток трансформаторов. Ключи отпираются выпрямленным напряжением со вторичных обмоток трансформаторов.

Используя повышенную частоту питания ключей (выше 10 кГц), можно обеспечить суммарный вес всех трансформаторов 25—30 г и менее.

Основные технические характеристики разработанного варианта схемы

Динамический диапазон входных сигналов	1000
Максимальный входной сигнал	2 В
Минимальное время накопления приращен- ия интеграла	3,6 мс
Среднеквадратичная точность выделения Δ на сред- нем сигнале	2—3%
Операционная постоянная времени при $C=0,2$ мкФ (конденсатор типа К-77-1) и $R_r=3,6$ кОм	20 с
Вес элементов	165 г

КЛЮЧЕВЫЕ СХЕМЫ С ОПТОЭЛЕКТРОННЫМИ ПРЕОБРАЗОВАТЕЛЯМИ

Оптоэлектронные преобразователи позволяют во многих случаях упростить различные схемы автоматики. Широко известные оптоэлектронные пары, например излучающий диод — фоторезистор или фотодиод, или фототранзистор, уже сами по себе могут быть использованы как элементарные ключевые схемы. Однако только излучающий диод — фоторезистор имеет реверсивные выходные характеристики, но частотные свойства этой пары резко ограничивают область ее применения.

Значительно больший интерес представляют реверсивные пары, выполненные по схемам типа схемы Брайта [1] (рис. 1). При этом

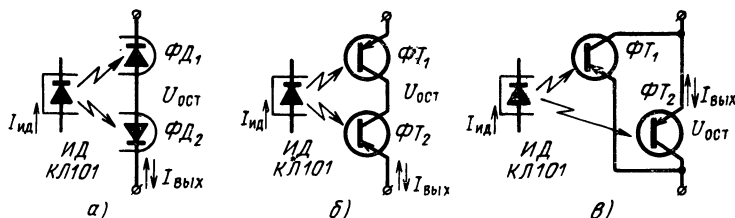


Рис. 1. Реверсивные ключевые схемы с оптоэлектронными преобразователями (излучающий диод выполнен на основе GaAs, фотодиоды типа КФДМ, фототранзисторы типа ФТ-1К):

а) $I_{нд}=60$ мА, $I_{вых}=130 \cdot 10^{-6}$ А, $U_{ост}=0,3$ В, сопротивление в открытом состоянии около 3 кОм, в закрытом — около 4 МОм; б) $I_{нд}=60$ мА, $I_{вых}=300 \cdot 10^{-6}$ А, $U_{ост}=0,15$ В; сопротивление в открытом состоянии около 0,65 кОм, в закрытом — около 4 МОм; в) $I_{нд}=30$ мА, $I_{вых}=3$ мА, $U_{ост}=0,5$ В; сопротивление в открытом состоянии около 0,09 кОм, в закрытом — около 1,0 МОм.

схема рис. 1,а при использовании стандартных элементов имеет остаточное напряжение из-за разности фото-э. д. с., устранить которую можно, например, варьируя взаиморасположение излучателя и приемника.

С другой стороны, фото-э. д. с. можно использовать как гальванически развязанный источник управления одиночными транзисторами и стандартными интегральными прерывателями типа ИП-1.

Практически фото-э. д. с. холостого хода кремниевый фотодиод, работающего совместно с излучающим диодом на основе GaAs при токе через него $I_{нд} \approx 50$ мА, $U_{хх} \approx 0,4$ В, а ток короткого замыкания $I_{кз} \approx 150$ мкА. При необходимости получить больший ток или определенную величину напряжения фото-э. д. с. фотодиоды можно включать параллельно и последовательно.

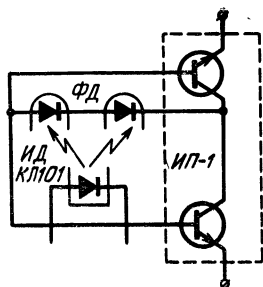


Рис. 2. Управление интегральным преобразователем при гальванической развязке управляющей и коммутирующей цепей:

$$U_{\text{кл}} \approx 0,25 \text{ В}, I_{\text{кл}} \approx 65 \cdot 10^{-6} \text{ А.}$$

В качестве примера использования фото-э. д. с. оптоэлектронного преобразователя, содержащего один излучающий диод и два соединенных последовательно фотодиода, может служить его работа с интегральным прерывателем типа ИП-1 (рис. 2). В такой схеме весьма просто достигается гальваническая развязка управляющей и коммутируемой цепей, позволяющая выполнить все устройство по микроэлектронной технологии. Основные параметры ИП-1 и некоторые способы управления им даны в [2].

Используя формулы, выведенные для такого типа ключей [3], остаточное напряжение на выводах ИП-1, с учетом тока через излучающий диод, можно определить по формуле

$$U_{\text{эк}} \approx \varphi_T \ln \frac{(\alpha/B_I) I_{\text{э}} + I_{\text{ко}} + \alpha K I_{\text{ид}}}{K I_{\text{ид}} + I_{\text{ко}} - (1 - \alpha) I_{\text{э}}},$$

где $I_{\text{ид}}$ — ток излучающего диода; K — коэффициент пропорциональности между током, протекающим через излучающий диод, и током фотодиода, нагруженного на входы двух транзисторов.

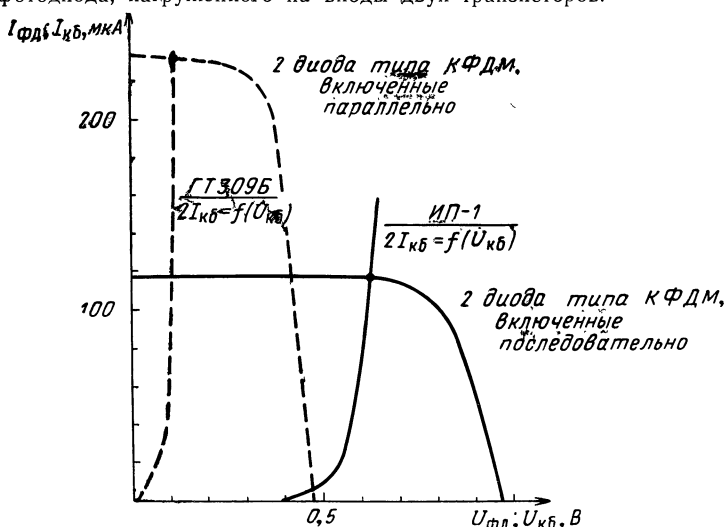


Рис. 3. Согласование характеристики фото-э. д. с. с входной характеристикой транзисторных прерывателей типа ИП-1.

Совпадение расчетных и экспериментальных данных составляло примерно 10%. Аналогичное совпадение было получено на двух специально подобранных германиевых транзисторах типа ГТ309Б, включенных по схеме ИП-1, но при параллельном включении фотодиодов. При этом остаточное напряжение на ключе было около 0,1 В. На рис. 3 приведен пример согласования источника фото-э. д. с. с входной характеристикой ИП-1 и ключа, собранного на транзисторах ГТ309Б. Кроме рассмотренных ключевых схем, представляет инте-

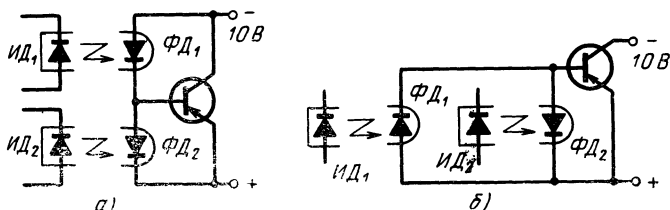


Рис. 4. Переключение транзистора при помощи фото-э. д. с. (транзисторы типа МП16Б, $V=70$; фотодиоды типа КФДМ, $I_{ид}=60$ мА):
 а) освещен $\Phi Д_1$, затемнен $\Phi Д_2$, выходное сопротивление равно 0,25 кОм; затемнен $\Phi Д_1$, освещен $\Phi Д_2$, выходное сопротивление равно 2,5 МОм; б) освещен $\Phi Д_1$, затемнен $\Phi Д_2$, выходное сопротивление равно 0,29 кОм; затемнен $\Phi Д_1$, освещен $\Phi Д_2$, выходное сопротивление равно 2,5 МОм.

рес использование фото-э. д. с. как гальванически развязанных источников отпирающего и запирающего напряжений для входных цепей различных импульсных схем. Два способа такого управления показаны на рис. 4. В данном случае поочередно освещается один из фотодиодов, генерирующих запирающую или насыщающую фото-э. д. с.

ЛИТЕРАТУРА

1. Bright R. L. Junction transistors as switches. Trans AIEE, Communication and Electronics, 1955, v. 75, March.
2. Петухов А. А., Полова Л. А., Туфлин Э. К. Ключевые параметры интегрального прерывателя. Микроэлектронные быстродействующие переключающие устройства на интегральном прерывателе. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 2. Изд-во «Советское радио», 1971.
3. Анисимов В. И., Голубев А. П. Транзисторные модуляторы. Изд-во «Энергия», 1964.

СОДЕРЖАНИЕ

Конев Ю. И. Энергетические возможности миниатюризации силовых полупроводниковых интегральных устройств . . .	3
Машуков Е. В., Конев Ю. И. Импульсные регуляторы электродвигателей постоянного тока на силовых интегральных схемах . . .	17
Головацкий В. А., Мелешин В. И. Транзисторный импульсный стабилизатор постоянного напряжения на силовых интегральных схемах . . .	24
Мелешин В. И., Опадчий Ю. Ф. Стабилизированные преобразователи постоянного напряжения с применением интегральных схем . . .	28
Головацкий В. А., Кульчечев Б. А., Розно Ю. Н. Устройство управления бесколлекторным двигателем постоянного тока на силовых интегральных схемах . . .	34
Сомова Л. Б. Параллельное включение насыщенных транзисторов . . .	37
Головацкий В. А., Мелешин В. И. Стабилизатор постоянного напряжения на интегральных схемах . . .	43
Горбач А. В., Слынько В. П. Микроэлектронный источник эталонного напряжения . . .	45
Калинина А. Г., Шишкова Ю. И., Щукін А. И. Расчет напряжения смещения нуля решающих усилителей . . .	48
Букреев С. С. Статический расчет интегрально-гибридных усилителей низкой частоты . . .	55
Букреев С. С., Хвалин Н. А. Интегрально-гибридные усилители низкой частоты . . .	66
Баранов В. В., Семенов Ю. М. Усилитель низкой частоты К2УС245 . . .	69
Гольберг В. А. Релейный усилитель для двигателя с последовательным возбуждением . . .	71
Борисов С. Я., Царьков В. А. Время-импульсное вычислительное устройство на интегральных элементах . . .	74
Ройтман М. С., Рыбин Ю. К. Широкополосный высокоизбирательный фазовый детектор . . .	79
Борисов С. Я., Царьков В. А. Широтно-импульсные модуляторы на основе интегральных операционных усилителей . . .	84
Беляков В. М. Широтно-импульсный модулятор на интегральном усилителе постоянного тока . . .	91
Поплавко В. М. Широтно-импульсные преобразователи напряжения с использованием интегральных микросхем . . .	96
Гришанов Ю. Н. Частотно-импульсные модуляторы на основе УПТ с импульсной обратной связью . . .	100
Ваваев В. А., Маломот Г. И., Попова М. Г. Аналого-цифровой интегратор с большим временем интегрирования . . .	107
Гречищева Л. А., Николаев А. В., Попова М. Г. Цифро-аналоговый преобразователь на операционных усилителях . . .	110
Бойко Л. Л., Мартынюк А. И., Николаев А. В., Попова М. Г., Сапего В. С. Интегратор на интегральных микросхемах с квантованием по уровню . . .	116
Малышков Г. М., Русланов В. И. Ключевые схемы с оптоэлектронными преобразователями . . .	119

УДК 621.375.145:621.382

Энергетические возможности миниатюризации силовых полупроводниковых интегральных устройств. Конев Ю. И. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева, Вып. 4, Стр. 3—16. Изд-во «Советское радио», 1973.

Рассмотрены основные факторы, определяющие энергетические возможности миниатюризации силовых интегральных устройств на кремниевых транзисторах: оптимальный режим цепей управления; параллельное включение оптимального количества транзисторов; применение составных ненасыщенных транзисторов; особенности энергетики импульсных регуляторов и стабилизаторов; метод определения размеров силового интегрального устройства.

Отмечена необходимость комплексного проектирования системы, включающей как источники питания, так и потребители энергии.

8 рис., библи. 5 назв.

УДК 621.375:621.382.8

Импульсные регуляторы электродвигателей постоянного тока на силовых интегральных схемах. Машуков Е. В., Конев Ю. И. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 17—24. Изд-во «Советское радио», 1973.

Изложены рациональные методы проектирования импульсных регуляторов на силовых интегральных схемах. Рассмотрены схемы с включающим транзистором и замыкающим диодом и мостовые схемы. Определены области применения насыщенных транзисторов и составных ненасыщенных. Получены аналитические выражения, определяющие оптимальные структуры. Приведены основные характеристики двух практически выполненных интегральных схем для двигателя с номинальным током якоря, равным 2А.

4 рис., библи. 1 назв.

УДК 621.316.722.1:621.382

Транзисторный импульсный стабилизатор постоянного напряжения на силовых интегральных схемах. Головацкий В. А., Мелешин В. И. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 24—28. Изд-во «Советское радио», 1973.

Изложены основные принципы миниатюризации транзисторных импульсных стабилизаторов постоянного напряжения. Приведена практическая схема стабилизатора постоянного напряжения с максимальной выходной мощностью около 300 Вт. Стабилизатор выполнен на кремниевых транзисторах и диодах с применением силовых интегральных схем и интегрального УПТ типа IUT401. Максимальный к. п. д. стабилизатора равен 95%. Рабочая частота 10 кГц, размеры конструкции 100×100×40 мм.

2 рис., библи. 2 назв.

УДК 621.314.2

Стабилизированные преобразователи постоянного напряжения с применением интегральных схем. Мелешин В. И., Опачий Ю. Ф. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 28—34. Изд-во «Советское радио», 1973.

Рассмотрены основные соотношения и практическая схема преобразователя постоянного напряжения 23—24 В в стабилизированное постоянное 5 В±1% при токе нагрузки 0,25—2,5 А. Выходная цепь гальванически развязана от входной. Преобразователи выполнены

на силовых интегральных схемах и интегральных УПТ типа 1УТ401. К. п. д. преобразователя 71—77%. Размеры конструкции 100×60××25 мм. Второй вариант преобразователя с выходной мощностью 70 Вт имеет к. п. д. 80—85% и выполнен в размерах 100×100××40 мм.

2 рис., библи. 1 назв.

УДК 621.313.2:621.382

Устройство управления бесколлекторным двигателем постоянного тока на интегральных схемах. Головацкий В. А., Кульчев Б. А., Розно Ю. Н. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 34—37. Изд-во «Советское радио», 1973.

Рассмотрен бесколлекторный двигатель постоянного тока, представляющий собой сочетание синхронного двигателя с трехфазным регулируемым инвертором синусоидального напряжения, работающим в режиме D. Частота напряжения равна скорости вращения ротора, величина напряжения регулируется извне. Система обеспечивает равномерность вращения ротора, регулирование скорости от нуля и реверсирование. Инвертор выполнен на силовых интегральных схемах. Мощность на валу двигателя 28 Вт.

1 рис. библи. 3 назв.

УДК 621.375.146:621.382

Параллельное включение насыщенных транзисторов. Сомова Л. Б. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 37—42. Изд-во «Советское радио», 1973.

Проанализировано статическое токораспределение между параллельно включенными насыщенными транзисторами. Получены выражения, определяющие токораспределение в зависимости от параметров транзисторов. Расположение транзисторов на общей подложке при хорошем теплообмене улучшает токораспределение между ними.

2 рис., библи. 4 назв.

УДК 621.316.722.1-181.4

Стабилизатор постоянного напряжения на интегральных схемах. Головацкий В. А., Мелешин В. И. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 43—45. Изд-во «Советское радио», 1973.

Рассмотрен транзисторный стабилизатор непрерывного действия с использованием интегрального усилителя 1УТ401 и бескорпусных силовых транзисторов. Схема стабилизатора обеспечивает защиту силовых транзисторов при перегрузке или коротком замыкании. Особенность схемы защиты — включение силового транзистора при снижении напряжения на выходе до определенного уровня.

Напряжение на выходе стабилизатора 12,6 В, максимальный ток нагрузки 400 мА, размеры 55×50×12 мм.

3 рис., библи. 2 назв.

УДК 621.316.722.1-181.4

Микроэлектронный источник эталонного напряжения. Горбач А. В., Слынько В. П. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 45—48. Изд-во «Советское радио», 1973.

На подложке размерами 24×30 мм разработан гибридно-пленочный источник эталонного напряжения от 1 до 7 В с точностью установки выходного напряжения до 1 мВ при коэффициенте стабилизации не менее 10 000 и ТКН до $0,1 \text{ мВ}/^\circ\text{C}$.

2 рис., библи. 2 назв.

УДК 621.375.132:621.382

Расчет напряжения смещения нуля решающих усилителей. Калинин А. Г., Шишкова Ю. И., Щукин А. И. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 48—55. Изд-во «Советское радио», 1973.

Дана методика оценки напряжения смещения нуля (как постоянной, так и дрейфовой составляющих) для решающего усилителя. Приведен пример расчета. В качестве исходных данных использованы контролируемые параметры элементов.

1 рис., библи. 2 назв.

УДК 621.375.132.621.382

Статический расчет интегрально-гибридных усилителей низкой частоты. Букреев С. С. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 55—65. Изд-во «Советское радио», 1973.

Рассмотрены вопросы статического расчета используемых в усилителях низкой частоты серийных интегральных УПТ с учетом особенностей их применения в УНЧ. Приведен инженерный метод расчета элементов цепей смещения и стабилизации режима УПТ. Проанализирована устойчивость УПТ, режим которого стабилизируется обратной связью. Определен выбор конденсаторов низко- и высокочастотных цепей усилителя и оговорены условия их изменения при формировании частотной характеристики всего усилителя мощности.

5 рис., библи. 8 назв.

УДК 621.375.132.621.382

Интегрально-гибридные усилители низкой частоты. Букреев С. С., Хвалин Н. А. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 66—69. Изд-во «Советское радио», 1973.

Рассмотрены интегрально-гибридные усилители низкой частоты. В маломощных усилителях и в предварительном усилителе мощного усилителя использованы серийные интегральные УПТ (1УТ221, 1УТ401). Предоконечный и оконечный каскады выполнены в виде силового интегрально-гибридного блока.

4 рис.

УДК 621.376.223

Усилитель низкой частоты К2УС245. Баранов В. В., Семенов Ю. М. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. стр. 69—71. Изд-во «Советское радио», 1973.

Описана принципиальная электрическая схема усилителя низкой частоты на микросхеме К2УС245 (входит в серию К224). Приведены технические характеристики УНЧ, состоящего из микросхемы К2УС245 и оконечного каскада на транзисторах МП11, МП14,

ГТ403Б, ГТ403Б. Коэффициент усиления по напряжению более 180 в полосе частот от 800 Гц до 12 кГц при выходной мощности около 2 Вт.

1 рис.

УДК 621.375.446

Релейный усилитель для двигателя последовательного возбуждения. Гольбергер В. А. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 71—74. Изд-во «Советское радио», 1973.

Описана принципиальная электрическая схема транзисторного усилителя релейного типа. Роль пороговых устройств выполняют интегральные усилители постоянного тока с положительной обратной связью. Приведены экспериментальные характеристики всего устройства. Изменение порога срабатывания при всех дестабилизирующих факторах не более 2%.

2 рис., библи. 2 назв.

УДК 681.142.65

Время-импульсное вычислительное устройство на интегральных элементах. Борисов С. Я., Царьков В. А. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 74—79. Изд-во «Советское радио». 1973.

Описано время-импульсное вычислительное устройство на интегральных элементах, осуществляющее операции умножения, деления, возведения в квадрат, извлечение квадратного корня и нахождение среднего геометрического двух величин.

Приводятся его технические характеристики.

2 рис., библи. 3 назв.

УДК 621.376.4

Широкополосный высокоизбирательный фазовый детектор. Ройтман М. С., Рыбин Ю. К. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 79—84. Изд-во «Советское радио», 1973.

Рассмотрены вопросы построения высокоизбирательного фазового детектора на основе дифференциального усилителя постоянного тока. Проанализировано влияние высших гармоник в спектрах входного и опорного напряжений на погрешность измерения, показано, что это влияние весьма мало. Приведены результаты экспериментальной проверки фазового детектора на интегральной полупроводниковой схеме, обладающего высокой избирательностью, малым уходом нуля и отличающегося простотой реализации. Даны рекомендации по выбору оптимальных соотношений в различных режимах работы.

3 рис., библи. 3 назв.

УДК 621.376.223+621.376.54

Широтно-импульсные модуляторы на основе интегральных операционных усилителей. Борисов С. Я., Царьков В. А. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 84—91. Изд-во «Советское радио», 1973.

Описаны способы повышения точности преобразования сигнала и стабилизации рабочей частоты автоколебательных ШИМ. Приводятся практические схемы и рабочие характеристики ШИМ, построенных на основе интегрального УПТ.

3 рис., библи. 7 назв.

УДК 621.376.223+627.376.54

Широтно-импульсный модулятор на интегральном усилителе постоянного тока. Беляков В. М. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 91—96. Изд-во «Советское радио», 1973.

Описан принцип действия широтно-импульсного модулятора, предназначенного для формирования сигнала управления полупроводниковых усилителей, работающих в режиме класса Д, а также для функциональных преобразователей, использующих принцип широтно-импульсной модуляции сигналов.

Выведены основные аналитические выражения, описывающие работу ШИМ, приведен пример реализации модулятора на интегральном усилителе типа IUT401A.

3 рис., библи. 2 назв.

УДК 621.376.223+621.376.54

Широтно-импульсные преобразователи напряжения с использованием интегральных микросхем. Поплавко В. М. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева, Вып. 4. Стр. 96—100. Изд-во «Советское радио», 1973.

Рассмотрены схемы широтно-импульсных преобразователей постоянного напряжения, построенные на основе интегральных полупроводниковых микросхем. В устройствах использованы операционные дифференциальные усилители постоянного тока в интегральном исполнении, а также микроминиатюрные универсальные усилители в совместном включении с туннельными диодами.

Даны основные технические характеристики устройств.

3 рис., библи. 1 назв.

УДК 621.376.327+621.376.54

Частотно-импульсные модуляторы на основе УПТ с импульсной обратной связью. Гришанов Ю. Н. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 100—107. Изд-во «Советское радио», 1973.

Исследуются характеристики частотно-импульсных модуляторов, построенных с использованием усилителей постоянного тока (УПТ), охваченных переменной обратной связью. Показана связь точностных характеристик модуляторов с дрейфом УПТ, приведенным ко входу, и способы компенсации нелинейности характеристик.

Отсутствие практически зоны нечувствительности и двухканальный выход позволяет строить на основе этих модуляторов следующие системы высокой точности с шаговыми двигателями и двигателями постоянного тока. В качестве УПТ могут быть использованы и соответствующие УПТ на дискретных элементах.

6 рис., библи. 3 назв.

УДК 681.142.621

Аналого-цифровой интегратор с большим временем интегрирования. Ваваев В. А., Маломот Г. И., Попова М. Г. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 107—110. Изд-во «Советское радио», 1973.

Рассмотрен аналого-цифровой интегратор с временем интегрирования порядка тысячи секунд, выполненный на интегральных микросхемах. Отмечаются его преимущества перед обычным аналоговым интегратором на то же время интегрирования.

Описан принцип действия аналого-цифрового интегратора. Приведены сравнительные характеристики аналого-цифрового и обычного аналогового интеграторов с временем интегрирования $T=1200$ с.

1 рис., 1 табл.

УДК 681.142.621

Цифро-аналоговый преобразователь на операционных усилителях. Гречищева Л. А., Николаев А. В., Попова М. Г. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 110—115. Изд-во «Советское радио», 1973.

Рассмотрен цифро-аналоговый преобразователь, выполненный на интегральных операционных усилителях и служащий для преобразования параллельного двоичного кода вида $a_n 2^{-1} + a_n 2^{-2} + \dots + a_n 2^{-n}$

в напряжение вида $U_{вых} = U_1 R_{oc} \sum_1^n \frac{a_n}{R_n}$.

Показано, как при использовании операционных усилителей можно совместить функцию коммутатора и формирователя уровней «1» и «0» в одних и тех же узлах схемы; осуществить формирование требуемого знака преобразуемого кода на двух точных сумматорах с одним набором коммутаторов-формирователей.

Приведено значение точности преобразования реализованной схемы и показаны пути ее увеличения.

1 рис., библи. 2 назв.

УДК 681.142.644.3

Интегратор на интегральных микросхемах с квантованием по уровню. Бойко Л. Л., Мартынюк А. И., Николаев А. В., Попова М. Г., Сапего В. С. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 116—118. Изд-во «Советское радио», 1973.

Рассмотрен интегратор с преобразованием интеграла от входного сигнала в количество одинаковых приращений интеграла (Δ) в единицу времени с различением полярности приращения.

Такой интегратор может применяться в аналого-цифровом интеграторе, в специальных вычислительных устройствах, а также использоваться в качестве преобразователя напряжения в частоту.

3 рис.

УДК 621.373.53:621.382

Ключевые схемы с оптоэлектронными преобразователями. Малышков Г. М., Русланов В. И. В сб. «Электронная техника в автоматике» под ред. Ю. И. Конева. Вып. 4. Стр. 119—121. Изд-во «Советское радио», 1973.

Рассмотрены вопросы применения оптоэлектронных преобразователей, приемники которых служат как гальванически развязанные источники управления транзисторами и интегральными прерывателями типа ИП-1.

4 рис., библи. 3 назв.

Цена 36 коп.

«СОВЕТСКОЕ РАДИО»